



UNIVERSIDAD TECNOLÓGICA DE LA MIXTECA

**“SIMULACIÓN Y DESARROLLO EXPERIMENTAL DEL
AMPLIFICADOR CLASE E CONMUTADO A VOLTAJE
CERO, CONSIDERANDO LOS ELEMENTOS PARÁSITOS
DEL INTERRUPTOR”**

TESIS

**PARA OBTENER EL TÍTULO DE
INGENIERO EN ELECTRÓNICA**

**PRESENTA:
TOMÁS TOLEDO LAGUNAS**

**DIRECTOR DE TESIS:
M.C. ESTEBAN OSVALDO GUERRERO RAMÍREZ**

HUAJUAPAN DE LEÓN, OAX.; AGOSTO DE 2005

**Tesis presentada el 5 de agosto de 2005
ante los siguientes sinodales:**

M.C. F. Hugo Ramírez Leyva

M.C. Alejandro Ruiz Figueroa

Ing. Hugo Suárez Onofre

Director de Tesis:

M.C. Esteban O. Guerrero Ramírez.

Dedicatoria

Dedico este trabajo a mi familia, con quienes comparto este logro y de quienes obtengo la mayor fuerza para superar cualquier obstáculo y lograr mis metas. Muchas gracias por todo su cariño y apoyo.

A mis padres:

Víctor Toledo Matus y Maria del Carmen Lagunas Bartolo

A mis hermanos:

Víctor Toledo Lagunas y Ladxidua Toledo Lagunas

Tomás

Agradecimientos

Quiero agradecer a todas las personas, por quienes se ha hecho posible la elaboración de este trabajo de tesis.

A mi director de tesis: Esteban O. Guerrero Ramírez, por su enseñanza y apoyo para poder realizar este proyecto.

Quiero dar las gracias también, a mis revisores de tesis: F. Hugo Ramírez Leyva, Alejandro Ruiz Figueroa y Hugo Suárez Onofre, por sus oportunos comentarios y consejos, los cuales contribuyeron a mejorar este trabajo.

A los profesores: Heriberto I. Hernández Martínez y Gabriel G. Castillo, así como a Josué N. García Matías, ya que durante el desarrollo de esta tesis, recurrí a ellos sin que estuvieran relacionados directamente y me brindaron su colaboración desinteresada.

A todos los profesores que contribuyeron a enriquecer mis conocimientos durante mi época de estudiante.

A mis tíos: Felipe y Rogelia por todo el apoyo brindado, así como a mis primos: Felipe, Juana, Javier y Roció.

A mi novia: Maty, gracias por tu cariño y consejos que me haz brindado y por aportarme una gran fuerza para seguir adelante.

A mis amigos y compañeros de la universidad, en especial a: Andrés, Micho, Luvia, Chema, Karina, Rodrigo, Bennetts, Aparicio, Noe, Richi, Estela, Oscar, Paulina, Chango, Rolando, Paunani, Beto, Toño, Tania, Chema (pelón). Y a mis amigos de siempre Richard, Álvaro y Cachorro, gracias por los momentos que pasamos juntos.

Tomás

Índice general

ÍNDICE GENERAL	ix
ÍNDICE DE FIGURAS	xi
ÍNDICE DE TABLAS	xv
SIMBOLOGÍA	xvii
1 INTRODUCCIÓN	1
1.1 Motivación	1
1.2 Planteamiento y objetivos de la tesis	5
1.3 Estructura de la tesis	6
2 AMPLIFICADORES DE POTENCIA EN RF	9
2.1 Introducción	9
2.2 Clasificación de los Amplificadores de Potencia	10
2.3 Amplificador Clase E Conmutado a Voltaje Cero.....	16
2.3.1 Principio de funcionamiento	16
2.3.2 Características del ACECVC	18
2.3.3 Pérdidas de potencia en el ACECVC.....	18
2.4 Topologías derivadas del ACE	20
2.4.1 Amplificador clase E Push-Pull	20
2.4.2 Amplificador clase E con inductor y capacitor en la red de carga.....	21
2.4.3 Amplificador clase E conmutado a corriente cero (ACECCC).....	22
2.5 Aplicaciones del ACECVC	23
3 DISEÑO Y SIMULACIÓN DEL ACECVC	27
3.1 Introducción	27
3.2 Diseño del circuito a 430KHz y 100W de potencia.....	30
3.3 Simulación del circuito	32
3.3.1 Variación de parámetros	34
3.3.1.1 Variación del voltaje de alimentación	34
3.3.1.2 Variación del capacitor paralelo al interruptor	37
3.3.1.3 Variación de la resistencia de carga	40
3.3.2 Simulación considerando la resistencia interna del inductor L_O	43

3.4	Diseño del circuito a 930KHz y 100 W de potencia.....	45
3.4.1	Simulación del circuito.....	47
3.4.2	Variación de parámetros.....	49
3.4.2.1	Variación del voltaje de alimentación	49
3.4.2.2	Variación del capacitor paralelo al interruptor	52
3.4.2.3	Variación de la resistencia de carga.....	55
3.4.3	Simulación considerando la resistencia interna del inductor L_0	57
4	CONSTRUCCIÓN DEL ACECVC	61
4.1	Introducción	61
4.2	Diseño del circuito impulsor de compuerta	61
4.3	Diseño de inductores	63
4.4	Selección de capacitores	67
4.5	Selección del interruptor	69
4.6	Construcción final del ACECVC.....	71
5	RESULTADOS EXPERIMENTALES	73
5.1	Introducción	73
5.2	Caracterización del amplificador a 430khz.....	73
5.2.1	Formas de onda en el interruptor.....	73
5.2.2	Formas de onda en la carga	75
5.3	Caracterización del amplificador a 900KHz.....	79
5.3.1	Formas de onda en el interruptor.....	79
5.3.2	Formas de onda en la salida.....	81
5.4	Comparación simulación-experimento	84
5.4.1	Señales a 430KHz	84
5.4.2	Señales a 900KHz	86
6	CONCLUSIONES Y TRABAJOS FUTUROS	89
6.1	Conclusiones	89
6.2	Trabajos futuros	91
	Referencias.....	93
	Paginas de Internet.....	95

Anexo A. Hojas de datos del impulsor de compuerta IR2110

Anexo B. Hojas de datos del MOSFET IRFP450

Índice de figuras

Figura 1.1 Comparativo de las pérdidas generadas entre las conmutaciones dura y suave.....	4
Figura 1.2 Diagrama a bloques para el diseño y construcción del ACECVC	6
Figura 2.1 Formas de onda de amplificadores de potencia ideales	11
Figura 2.2 Circuito del ACECVC.....	16
Figura 2.3 Formas de ondas óptimas y subóptimas del ACECVC [21]	17
Figura 2.4 Amplificador clase E Push-Pull	21
Figura 2.5 Formas de onda del amplificador clase E Push-Pull	21
Figura 2.6 Amplificador clase E con red RL en la carga.....	21
Figura 2.7 Formas de onda del amplificador clase E con red RL en la carga	22
Figura 2.8 Amplificador clase E conmutado a corriente cero	22
Figura 2.9 Formas de onda del ACECCC voltaje de salida.....	22
Figura 2.10 Diagrama a bloques de un balastro electrónico.....	23
Figura 2.11 Balastros electrónicos comerciales.....	24
Figura 2.12 Diagrama a bloques de un convertidor CD/CD resonante	24
Figura 2.13 Convertidores CD-CD comerciales.....	24
Figura 2.14 Transmisor – Receptor para comunicaciones.....	25
Figura 2.15 Transmisores y receptores comerciales.....	25
Figura 2.16 Escaneo de imágenes de resonancia magnética	25
Figura 2.17 Diagrama a bloques de una cocina de inducción	26
Figura 2.18 Cocina de inducción comercial	26
Figura 3.1 Pantalla del programa de cómputo para el diseño del ACECVC.....	29
Figura 3.2 Señales en el interruptor	31
Figura 3.3 Señales en la carga	31
Figura 3.4 Circuito a simular	32
Figura 3.5 Formas de onda en el interruptor.....	32
Figura 3.6 Potencia en el interruptor	33
Figura 3.7 Señales en la carga	33
Figura 3.8 Potencias de entrada, salida y eficiencia	33
Figura 3.9 Variación de las señales en el interruptor en función del V_{CD}	34
Figura 3.10 Variación de la potencia en el interruptor en función del V_{CD}	35
Figura 3.11 Variación de las señales en la carga en función del V_{CD}	36
Figura 3.12 Variación en función del V_{CD} de la potencias de entrada, salida y eficiencia.....	36
Figura 3.13 Variación de las señales en el interruptor en función de C_S	37

Figura 3.14 Variación de la potencia en el interruptor en función de C_S	38
Figura 3.15 Variación de las señales en la carga en función de C_S	39
Figura 3.16 Variación en función de C_S de la potencia de entrada, salida y eficiencia.....	39
Figura 3.17 Variación de las señales en el interruptor en función de R_L	40
Figura 3.18 Variación de la potencia en el interruptor en función de R_L	41
Figura 3.19 Variación de las señales en la carga en función de R_L	41
Figura 3.20 Variación en función de R_L de la potencia de entrada, salida y eficiencia.....	42
Figura 3.21 Circuito simulado con valores obtenidos experimentalmente.....	43
Figura 3.22 Señales en el interruptor	43
Figura 3.23 Potencias en el interruptor	44
Figura 3.24 Señales en la carga.....	44
Figura 3.25 a) Potencia de entrada, salida y eficiencia.....	45
Figura 3.26 Formas de onda en el interruptor.....	46
Figura 3.27 Señales en la carga.....	46
Figura 3.28 Circuito a simular	47
Figura 3.29 Formas de onda en el interruptor.....	47
Figura 3.30 Potencias en el interruptor	48
Figura 3.31 Señales en la carga.....	48
Figura 3.32 Potencias de entrada, salida y eficiencia	48
Figura 3.33 Variación de las señales en el interruptor en función del V_{CD}	49
Figura 3.34 Variación de la potencia en el interruptor en función del V_{CD}	50
Figura 3.35 Variación de las señales en la carga en función del V_{CD}	51
Figura 3.36 Variación en función del V_{CD} de las potencias de entrada, salida y eficiencia	51
Figura 3.37 Variación de las señales en el interruptor en función de C_S	52
Figura 3.38 Variación de la potencia en el interruptor en función de C_S	53
Figura 3.39 Variación de las señales en la carga en función del V_{CD}	54
Figura 3.40 Variación en función de C_S de la potencia de entrada, salida y eficiencia.....	54
Figura 3.41 Variación de las señales en el interruptor en función de R_L	55
Figura 3.42 Variación de la potencia en el interruptor en función de R_L	56
Figura 3.43 Variación de las señales en la carga en función de R_L	56
Figura 3.44 Variación en función de R_L de las potencia de entrada, salida y eficiencia.....	57
Figura 3.45 Circuito simulado con valores obtenidos experimentalmente.....	58
Figura 3.46 Señales en el interruptor	58
Figura 3.47 Potencias en el interruptor	59
Figura 3.48 Señales en la carga.....	59
Figura 3.49 Potencia de entrada, salida y eficiencia.....	59
Figura 4.1 Circuito impulsor de compuerta	62
Figura 4.2 Núcleo de ferrita, vista externa y sección transversal	64
Figura 4.3 Programa de cómputo para el diseño de inductores	66
Figura 4.4 Material necesario para la construcción de inductores.....	67
Figura 4.5 Pines del componente MOSFET	70
Figura 4.6 Tipos de encapsulados de MOSFETs.....	70
Figura 4.7 ACECVC experimental	72
Figura 5.1 Diagrama esquemático	74
Figura 5.2 Señal impulsora de compuerta.....	74
Figura 5.3 Esfuerzo de voltaje	74
Figura 5.4 Esfuerzo de corriente.....	75

Figura 5.5 Pérdidas de potencia en el transistor	75
Figura 5.6 Señales en la carga	76
Figura 5.7 Armónicos de las señales en la carga	77
Figura 5.8 Potencia de salida	78
Figura 5.9 Potencia de entrada.....	78
Figura 5.10 Diagrama esquemático	79
Figura 5.11 Señal impulsora de compuerta	79
Figura 5.12 Esfuerzo de voltaje	80
Figura 5.13 Esfuerzo de corriente.....	80
Figura 5.14 Pérdidas de potencia en el transistor	81
Figura 5.15 Señales en la carga	81
Figura 5.16 Armónicos de las señales en la carga	82
Figura 5.17 Potencias de salida.....	83
Figura 5.18 Potencia de entrada	83
Figura 5.19 Esfuerzo de voltaje	84
Figura 5.20 Esfuerzo de corriente.....	84
Figura 5.21 Pérdidas de potencia promedio en el interruptor.....	85
Figura 5.22 Voltaje de salida (arriba), corriente de salida (abajo)	85
Figura 5.23 Potencia de salida	85
Figura 5.24 Esfuerzo de voltaje	86
Figura 5.25 Esfuerzo de corriente.....	86
Figura 5.26 Pérdida de potencia en el interruptor.....	87
Figura 5.27 Voltaje de salida (arriba), corriente de salida (abajo)	87
Figura 5.28 Potencia de salida	87

Índice de tablas

Tabla 2.1	Tabla comparativa de diferentes amplificadores de potencia.....	14
Tabla 2.2	Tabla de antecedentes históricos del ACE	15
Tabla 3.1	Parámetros de entrada y salida del programa de cómputo para el diseño del ACECVC	27
Tabla 3.2	Parámetros de entrada proporcionados al programa computacional de diseño.....	30
Tabla 3.3	Parámetros de salida calculados mediante el programa computacional de diseño.....	30
Tabla 3.4	Variables útiles calculados mediante el programa computacional de diseño.....	31
Tabla 3.5	Valores máximos del análisis paramétrico variando el voltaje de alimentación.....	36
Tabla 3.6	Valores máximos del análisis paramétrico variando el capacitor paralelo.....	39
Tabla 3.7	Valores máximos del análisis paramétrico variando la resistencia de carga.....	42
Tabla 3.8	Parámetros de entrada proporcionados al programa computacional de diseño.....	45
Tabla 3.9	Parámetros de salida calculados mediante el programa computacional de diseño.....	45
Tabla 3.10	Variables útiles calculados mediante el programa computacional de diseño.....	46
Tabla 3.11	Valores máximos del análisis paramétrico variando el voltaje de alimentación.....	51
Tabla 3.12	Valores máximos del análisis paramétrico variando el capacitor paralelo.....	54
Tabla 3.13	Valores máximos del análisis paramétrico variando la resistencia de carga.....	57
Tabla 4.1	Valores obtenidos de los elementos del circuito impulsor	63
Tabla 4.2	Clasificación de los núcleos RM en función de la potencia [URL-3].....	64
Tabla 4.3	parámetros de entrada del programa de cómputo para el diseño de inductores	66
Tabla 4.4	parámetros de salidas calculadas por el programa de diseño de inductores.....	66
Tabla 4.5	Valores de inductores diseñados y construcción experimental	67
Tabla 4.6	Tabla característica de condensadores de plástico [URL-5]	68
Tabla 4.7	Valores de condensadores empleados en el diseño y experimentalmente.....	69
Tabla 4.8	Características técnicas requeridas del MOSFET	70
Tabla 4.9	Características técnicas de diferentes MOSFETs de potencia [URL-1].....	71
Tabla 4.10	Comparación de valores en el diseño y utilizados en la construcción del ACECVC ...	72

Simbología

μ_0	Permeabilidad del aire
Ac	Sección media transversal del circuito magnético
ACECCC	Amplificador clase E conmutado a corriente cero
ACECVC	Amplificador clase E conmutado a voltaje cero
Ae	Área efectiva del núcleo
AM	Amplitud modulada
Aw	Área de ventana
BJT	Transistor de unión bipolar
Bmax	Densidad de flujo magnético
CA	Corriente alterna
CCC	Conmutado a corriente cero
CD	Corriente directa
C_{DS}	Capacitor drenaje-fuente
CMOS	Complemento Metal-Óxido-Semiconductor
C_o	Capacitor resonante
C_s	Capacitor paralelo al interruptor
CVC	Conmutado a voltaje cero
D	Ciclo de trabajo
DSEP	Dispositivo semiconductor de potencia
f	Frecuencia de conmutación
FM	Frecuencia modulada
g	Longitud del entrehierro
HF	Alta frecuencia
I_{CD}	Corriente de la fuente de alimentación
I_D	Corriente de drenaje
I_m	Corriente máxima en la carga
I_p	Corriente pico
I_{RMS}	Corriente eficaz
I_{SM}	Esfuerzo de corriente en el interruptor
J	Densidad de corriente
Kcu	Coefficiente de empaquetamiento del cobre
L	Inductancia
L_c	Inductor fuente de corriente

L_{max}	Inductancia máxima
L_o	Inductor resonante
m	Coefficiente de distribución
MOSFET	Transistor de efecto de campo Metal-Óxido-Semiconductor
η	Eficiencia
N	Número máximo de espiras
P_{CD}	Potencia de corriente directa
P_{ent}	Potencia de entrada
P_M	Pérdidas de potencia por conducción
P_{RM}	Potencia en la resistencia equivalente de saturación del MOSFET
P_{sal}	Potencia de salida
Q	Factor de calidad
$R_{DS(on)}$	Resistencia de encendido del MOSFET
RF	Radio frecuencia
R_L	Resistencia de carga
R_s	Resistencia interna del interruptor
S	Interruptor
V_{CD}	Voltaje de corriente directa
V_{DS}	Voltaje drenaje fuente
VHF	Muy alta frecuencia
V_m	Voltaje máximo en la carga
V_o	Voltaje rms de salida
V_{SM}	Esfuerzo de voltaje
I_{SM}	Esfuerzo de corriente

1 INTRODUCCIÓN

En este capítulo se presentan algunas de las razones que han originado un creciente interés en el estudio, desarrollo y aplicación del amplificador clase E conmutado a voltaje cero (ACECVC) en los últimos años. De esta forma, se introduce el tema y la motivación de la presente tesis. Adicionalmente, se exponen el planteamiento, los objetivos y estructura de la tesis.

1.1 Motivación

Desde la aparición del primer dispositivo semiconductor, la evolución de la electrónica se ha convertido en una realidad incuestionable. El impacto de ésta evolución en la actividad humana; tanto en el ámbito industrial como en el comercial y domestico, es enorme. Es evidente que el desarrollo de los equipos electrónicos ha cambiado de forma significativa los hábitos de conducta de las personas y ha mejorado sustancialmente la calidad de los equipos, en todos los ámbitos de aplicación.

En particular, dentro de la electrónica en general, la electrónica de potencia se ha convertido en una de las áreas de mayor evolución en los últimos años. Lo anterior se ha originado por diversas razones: en primer lugar, la disminución de los costos de fabricación, tamaño y precio accesible de los sistemas que han contribuido al incremento del empleo de equipo electrónico. Sin embargo, el incremento del equipo electrónico trabajando en régimen de conmutación, inyecta armónicos a la red generando una mala calidad del voltaje en la misma. Un campo de estudio activo en la actualidad es aquel cuya finalidad es conseguir que los equipos electrónicos introduzcan el mínimo contenido armónico en la red. Por otro lado, la creciente preocupación social por el uso indiscriminado de combustibles fósiles y la eficiencia en el empleo de los recursos del medio ambiente, han propiciado un mayor interés y exigencias de sistemas con mayor rendimiento y la utilización de energías renovables. En

consecuencia, otro campo de trabajo se halla en la conexión eficiente de energías renovables a la red eléctrica. Además, conforme se produce la evolución técnica, existe una creciente demanda de convertidores de mayor potencia. Si se tiene en cuenta que la electrónica de potencia es, esencialmente, una electrónica de sistemas de alimentación, resulta obvio que se encuentra implicada en un grado máximo en los objetivos anteriores.

La conjunción de los objetivos mencionados en el párrafo anterior constituye un reto en el ámbito de la electrónica de potencia, y ha contribuido a la aparición de nuevos dispositivos semiconductores, estrategias de conmutación y control, y nuevas topologías de conversión de energía. Por su constitución, el ACECVC presenta características adecuadas para alcanzar los objetivos anteriores, especialmente en aplicaciones de potencias medias y alta eficiencia.

El concepto de resonancia en la conversión de energía contribuyó en gran medida a la realización de convertidores electrónicos con altas eficiencias de funcionamiento. El empleo de un circuito resonante, formado por un inductor y un capacitor, genera formas de onda sinusoidales de corriente y voltaje en los dispositivos de conmutación, dando lugar a condiciones de conmutación suave en los mismos. Con las técnicas de conmutación suave se pretende que los dispositivos semiconductores de potencia se enciendan ante condiciones de voltaje cero y se apaguen ante condiciones de corriente cero. Con estas técnicas se reducen significativamente las pérdidas por conmutación.

Los convertidores resonantes son redes que enlazan un sistema de CD con uno de CA [27], pero en términos más generales los convertidores resonantes son todos aquellos que utilizan un *tanque resonante* LC. El tanque resonante es utilizado para una o ambas de las siguientes funciones:

- Filtrar la componente fundamental de una señal determinada: el tanque resonante se comporta como un corto circuito ante la componente fundamental y como una impedancia de valor muy elevado ante el resto de las componentes.
- Generar formas de onda sinusoidales en los interruptores: las formas de onda sinusoidales en el interruptor sirven para dos objetivos diferentes:
 - A. Conmutación forzada de tiristores: fue una de las primeras aplicaciones que se le dio a los convertidores resonantes, pero en la actualidad es poco utilizada.
 - B. Conmutación sin pérdidas en interruptores bipolares y de efecto de campo: es cada vez más utilizada sobre todo en fuentes conmutadas de alta frecuencia, balastos, entre otros.

El principal motivo de la utilización de redes resonantes ha sido la búsqueda de mayores potencias de salida con la consiguiente disminución en el peso y tamaño de los elementos pasivos, lo cual se consigue aumentando la frecuencia de conmutación. Esto se debe a que el valor de estos elementos está en función de la frecuencia. Por lo tanto un aumento en la misma permite una reducción en tamaño de sus bobinas y capacitores.

El aumento de la frecuencia no se realiza de manera indiscriminada, las causas que acotan el incremento de la frecuencia de conmutación son:

- Las pérdidas por conmutación en los elementos semiconductores.
- Generación de interferencias en altas frecuencias.

Un dispositivo semiconductor de potencia presenta los siguientes tipos de conmutación:

- **Conmutación dura:** Se presenta un traslape de voltaje y corriente durante el intervalo de tiempo que dura la fase de conmutación, tanto al encendido como al apagado del dispositivo, generando de esta manera una buena cantidad de pérdidas en el mismo.
- **Conmutación suave:** Existen dos posibilidades de conmutar suavemente a un dispositivo semiconductor de potencia:
 - Conmutación a voltaje cero (CVC): eliminando el voltaje que se presenta en las terminales del dispositivo, antes que la corriente aparezca en el componente. De esta forma se reducen las pérdidas por conmutación en el encendido.
 - Conmutación a corriente cero (CCC): eliminando la corriente antes de que el voltaje que se presenta entre las terminales de dispositivo se desarrolle. De esta forma se reducen las pérdidas de conmutación en el apagado.

La figura 1.1 muestra un comparativo entre las pérdidas que se generan con la conmutación dura y la conmutación suave. La conmutación dura de un dispositivo semiconductor de potencia se puede presentar tanto en la fase de encendido, (permanece el voltaje de bloqueo, mientras el dispositivo está ya conduciendo corriente), (figura 1.1a) como en la fase de apagado (permanece la corriente de conducción, mientras el dispositivo está ya bloqueando voltaje), (figura 1.1b). Con las condiciones anteriores se genera una buena cantidad de pérdidas, mientras que con las técnicas de conmutación suave se reducen significativamente. Con la utilización de las técnicas de conmutación suave, se pretende que los DSEP's se enciendan ante condiciones de voltaje cero (CVC) y que se apaguen ante condiciones de corriente cero (CCC). Con estas condiciones se reducen significativamente las pérdidas por conmutación [17].

La CVC es particularmente atractiva para aplicaciones donde los MOSFETs de potencia e IGBTs rápidos son usados como interruptores. La CCC es también efectiva para reducir las pérdidas de conmutación si IGBTs lentos u otros DSEP son usados como interruptores [14].

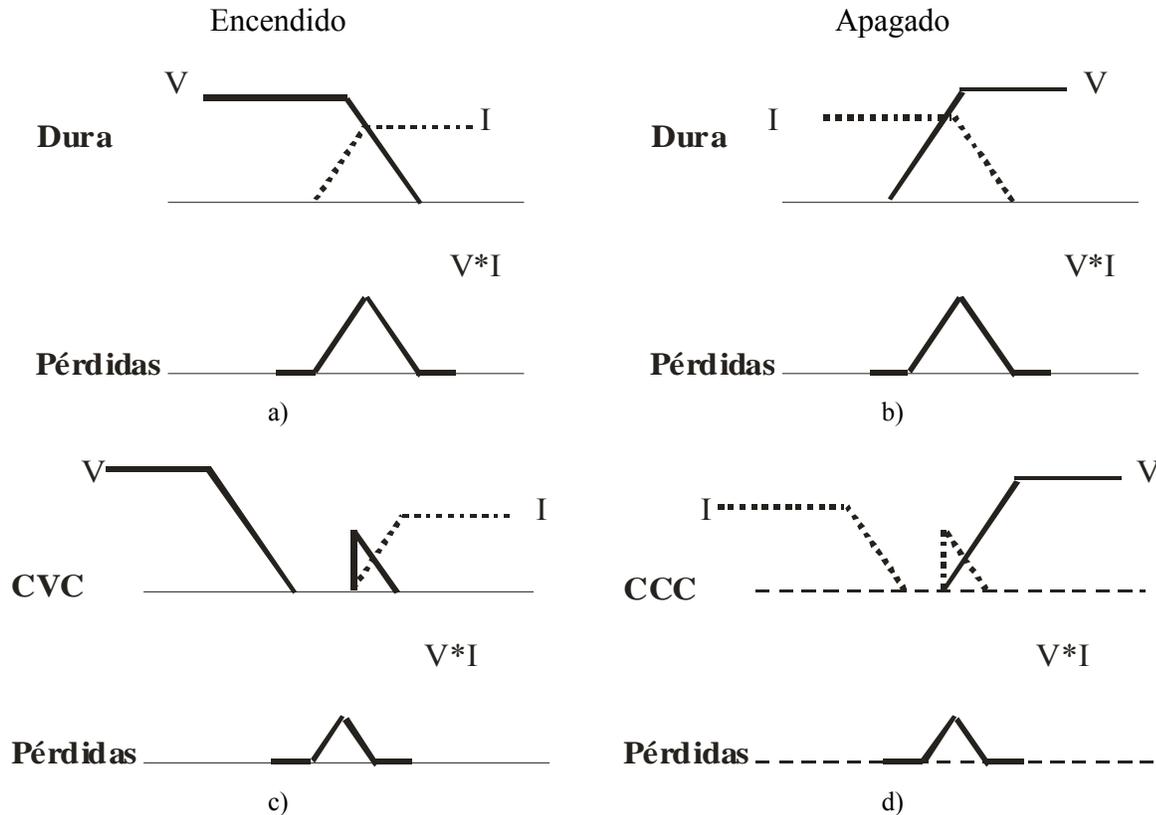


Figura 1.1 Comparativo de las pérdidas generadas entre las conmutaciones dura y suave

El ACECVC pertenece a este tipo de convertidores resonantes. Este circuito cuenta con una estructura de pocos componentes y tiene altas eficiencias de funcionamiento (teóricamente del 100%), razón por la cual es utilizado en diferentes áreas de la electrónica. Sin embargo su análisis es complicado ya que todos sus elementos se relacionan entre sí. Una forma de disminuir tal complejidad es considerar al interruptor ideal, pero los resultados obtenidos con esta suposición son adecuados en la medida en que los efectos parásitos del mismo sean despreciables. Al aumentar la frecuencia de conmutación, la capacitancia parásita del interruptor es la dominante en el arreglo paralelo que se forma entre ésta y el capacitor externo, y en un caso extremo el valor de tal capacitancia lo forma únicamente la capacitancia parásita del interruptor, siendo cero el capacitor externo. Puesto que la capacitancia no lineal de los dispositivos varía con el voltaje drenaje fuente, es difícil la selección de un interruptor adecuado para el ACECVC.

La motivación para utilizar técnicas de conmutación es que, con este método, se incrementa la eficiencia de conversión de potencia, con respecto a la eficiencia obtenida con técnicas que utilizan los dispositivos en el modo de operación lineal. En sistemas electrónicos lineales, los dispositivos semiconductores son usados en sus regiones de operación lineal en donde actúan como resistencias ajustables. En estas aplicaciones, los semiconductores tienen baja eficiencia, tolerada únicamente porque los niveles de potencia son usualmente bajos. En aplicaciones de electrónica de potencia, los dispositivos semiconductores operan como

interruptores. Esto da como resultado una mayor eficiencia de conversión de energía, una desventaja de la conmutación es la generación de armónicos en las líneas de carga y alimentación

El ACECVC es un sistema electrónico que utiliza un dispositivo semiconductor de potencia como interruptor, para lograr convertir una señal de corriente directa a corriente alterna, por lo cual está clasificado dentro de los convertidores CD-CA (inversores). Esta topología realiza conmutaciones en el interruptor a corriente o voltaje cero, es eficiente y puede trabajar a frecuencias elevadas. Sin embargo, su principal desventaja, es que somete al interruptor a esfuerzos de corrientes y voltaje elevados y, puesto que utilizan un solo interruptor, está limitado en la potencia que puede manejar.

1.2 Planteamiento y objetivos de la tesis

En el presente trabajo, se plantea la simulación y desarrollo experimental del ACECVC a diferentes frecuencias y una potencia de salida de 100W. Para ello, es necesario realizar el diseño del amplificador basado en un programa de cómputo, con el cual se encuentran los valores de los elementos del circuito. Este programa se desarrolló utilizando como interruptor un MOSFET convencional, considerando la resistencia de encendido y la capacitancia parásita del mismo [6]. Durante la fase de simulación se realizará un análisis paramétrico, mediante el cual se podrá observar el comportamiento del ACECVC ante variaciones en cualquiera de los elementos del circuito. El análisis paramétrico, consiste en variar un elemento del circuito sin variar los demás. Con esto se analizarán los posibles efectos producidos por la variación de alguno de los elementos, buscando optimizar el funcionamiento del ACECVC. Además, se realizará un análisis de pérdidas en el dispositivo.

Una vez planteado el objetivo principal, se proponen los siguientes objetivos específicos:

- Simular y desarrollar experimentalmente el ACECVC a una frecuencia de 900KHz, con una potencia de salida máxima de 100W.
- Simular y desarrollar experimentalmente el ACECVC a una frecuencia de 430KHz, con una potencia de salida máxima de 100W.
- Estudiar las técnicas de conmutación suave (Conmutación a voltaje cero).
- Diseñar y construir inductores a altas frecuencias.
- Diseñar y construir el circuito impulsor de compuerta del dispositivo.
- Manejar interruptores a altas frecuencias.

Con este trabajo de tesis se dará continuidad a la investigación realizada en [6], la cual consistió en el estudio del desempeño del ACECVC con varios dispositivos semiconductores de potencia y se realizó un programa de diseño considerando los elementos parásitos del dispositivo, se comprobó experimentalmente a una frecuencia de conmutación de 250KHz.

La importancia del trabajo propuesto, radica en la validación tanto en simulación como experimentalmente, del diseño mencionado a altas frecuencias de funcionamiento, tomando en cuenta los elementos parásitos del dispositivo, ya que en investigaciones anteriores no se habían considerado al mismo tiempo.

1.3 Estructura de la tesis

En este apartado se detalla la estructura de la presente tesis, indicando el contenido de cada capítulo.

Capítulo 2. Amplificador clase E conmutado a voltaje cero

En este capítulo se presenta una panorámica general sobre el estado actual del ACECVC. Se destacan el principio de funcionamiento, características y principales pérdidas en el circuito. Se presentan y describen diferentes topologías y tipos de conmutación empleadas en el mismo. El capítulo finaliza con la descripción de las aplicaciones mas importantes en la actualidad.

Capítulo 3. Diseño y simulación del ACECVC

En este capítulo se presenta el entorno al diseño y simulación del ACECVC. Se describe el programa de cómputo utilizado para el diseño del circuito, así como el simulador Pspice. Comparando los resultados obtenidos en el programa de diseño con los resultados arrojados por el simulador Pspice.

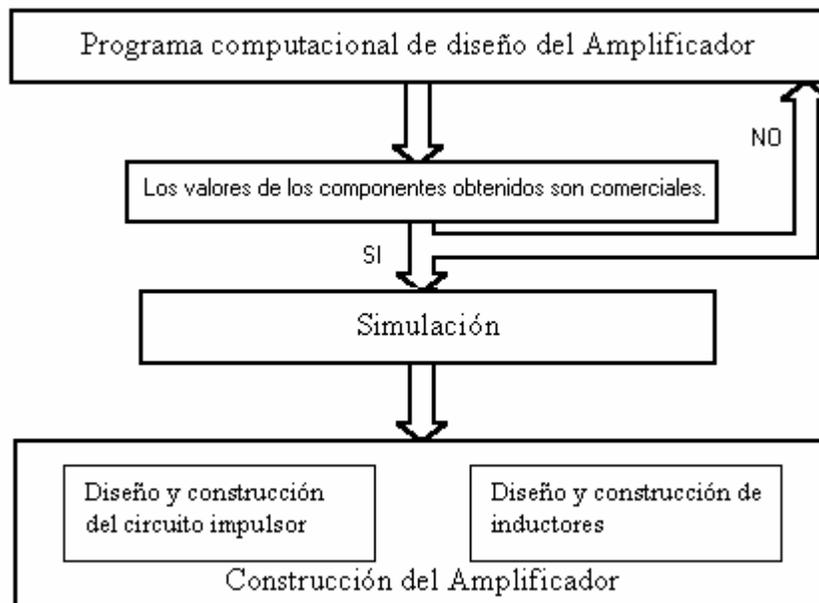


Figura 1.2 Diagrama a bloques para el diseño y construcción del ACECVC

El diseño del ACECVC se realiza con base en el diagrama a bloques mostrado en la figura 1.2, cuya finalidad, es obtener valores comerciales de los elementos del circuito utilizados para su construcción (principalmente capacitores), que se encuentren en el mercado nacional. Debido a esto, las frecuencias de trabajo planteadas en los objetivos son ligeramente desplazadas, hasta encontrar componentes comerciales y así poder realizar el desarrollo experimental del ACECVC.

Capítulo 4. Construcción del ACECVC

En este capítulo se presenta la construcción del amplificador clase E conmutado a voltaje cero. Describiendo el programa y material necesario para la construcción de inductores, construcción del circuito impulsor de compuerta y la elección de los capacitores e interruptor.

Capítulo 5. Resultados experimentales

En este capítulo se presentan los resultados obtenidos experimentalmente, con una potencia de salida de 100W, comparándolos con los resultados obtenidos en simulación.

Capítulo 6. Conclusiones

En este capítulo se presentan las conclusiones de la tesis y futuras líneas de investigación que se derivan del trabajo realizado.

Finalmente se incorporan diversos apéndices que permiten complementar algunos de los temas tratados en la tesis.

2 AMPLIFICADORES DE POTENCIA EN RF

En este capítulo se analizan de manera breve, algunas clases de amplificadores de potencia a manera de introducción, para posteriormente presentar la descripción del amplificador clase E. Esto en base a su principio de funcionamiento, características, diferentes aplicaciones y la descripción de las principales topologías derivadas del mismo.

2.1 Introducción

Un amplificador de potencia proporciona la potencia suficiente a una carga de salida u otro dispositivo para su funcionamiento. Las características principales de los amplificadores de potencia son: linealidad, eficiencia, potencia de salida y ganancia de la señal.

Los amplificadores de potencia son lineales si, conservan la información de la forma de onda de la señal de entrada en la salida, cuya relación es una constante que representa la ganancia del amplificador.

La eficiencia de un amplificador de potencia es la capacidad de conversión de potencia de CD, en potencia de CA entregada a la carga. La definición de eficiencia se representa por la siguiente ecuación.

$$\eta = (\text{potencia en la carga} / \text{potencia de CD (alimentación)}) * 100\% \quad (2-1)$$

Para un amplificador ideal la eficiencia es del 100%, en donde la potencia entregada a la carga es igual a la potencia de CD obtenida de la fuente. En este caso no existe potencia consumida por el amplificador. En realidad esto es imposible, especialmente trabajando a altas frecuencias.

La capacidad de potencia de salida o factor de utilización del transistor, juega un papel importante en la evaluación de los amplificadores de potencia. Por definición es la potencia de salida que se puede producir por transistor, normalizada para una corriente pico de 1A con un

voltaje pico de 1V. Es una figura de mérito que sirve para calcular la potencia máxima que puede extraerse de un dispositivo en una determinada clase de amplificación.

2.2 Clasificación de los Amplificadores de Potencia

Los amplificadores de potencia se dividen en “clases”, de acuerdo a las configuraciones del circuito y a los métodos de operación. En RF, la clase se identifica con una letra mayúscula, que va de la A hasta la F, normalmente. En los últimos años han proliferado denominaciones por encima de este límite, pero, o son amplificadores no utilizados en RF o variantes y perfeccionamientos de los anteriores.

La elección del punto de polarización (punto de reposo) causa que el dispositivo activo no esté, necesariamente, conduciendo durante toda la duración del ciclo completo de una señal sinusoidal. Lo anterior solo se presenta en los amplificadores clase A. En el resto, sólo conduce durante un número determinado de grados de la señal sinusoidal que se desea amplificar, lo que también pueden servir para identificar, con mayor precisión, la clase de funcionamiento.

En realidad, todas las clases de operación, a excepción de la A, emplean diversas técnicas no lineales, de conmutación o de conformado de onda. Lo que hace cuestionarse el sentido estricto de la palabra “amplificador”, pero no se entrará, en absoluto, a la discusión del tema semántico y se consideran desde ahora, como tales [10].

Clase A:

El funcionamiento en clase A se desarrolla dentro de la región activa, comprendida entre el corte y la saturación del dispositivo, sin llegar a salirse de ella en ningún momento. La señal mantiene al transistor conduciendo durante los 360° del ciclo generando que las corrientes y voltajes en el circuito de salida sean una réplica de las señales de entrada.

En teoría, se puede alcanzar un rendimiento de hasta el 50% y permite trabajar lo más cerca posible de los límites de frecuencia del transistor.

Aplicaciones clásicas sensibles a la linealidad son: transmisores de voz en AM, transmisores de TV analógica, repetidores o transponders de TV.

Clase B:

En este montaje la conducción sólo se realiza durante un semiciclo (ángulo de conducción de 180°), requiriendo montajes en contrafase o “push-pull” para recuperar la información de la señal de entrada. La corriente de polarización es cero, por lo tanto no hay consumo de potencia en ausencia de señal de RF.

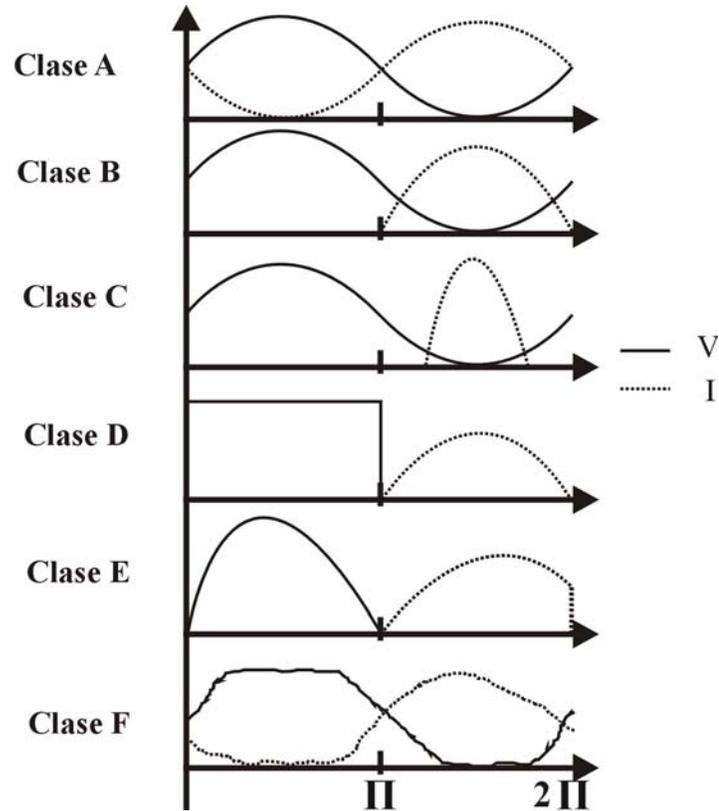


Figura 2.1 Formas de onda de amplificadores de potencia ideales

La operación en clase B se caracteriza, por un voltaje de colector constante y, a diferencia de la clase A, una corriente media de colector creciente con el aumento de potencia. Puesto que la corriente de colector es proporcional a la amplitud de la señal de entrada, la clase B proporciona amplificación sensiblemente lineal, mientras esté conduciendo el transistor. Esta componente lineal siempre está presente a la salida, y será aprovechable como señal amplificada, aunque el hecho de que se produzca una interrupción de la señal durante el medio ciclo negativo provoca la aparición de fuertes componentes armónicos.

La eficacia instantánea teórica de un amplificados clase B ideal, es del 78.5%, pero del 70% real (VHF). Con señales pequeñas, puede ser varias veces mayor que la correspondiente en clase A.

Clase C:

Esta modalidad, tiene su auténtica razón de ser, y origen, en la amplificación de alta potencia con válvulas termoiónicas. En tal caso, el dispositivo conduce durante menos de un semiciclo. El punto de trabajo se consigue polarizando inversamente la entrada del dispositivo activo. En clase C el dispositivo es llevado, deliberadamente, a un funcionamiento absolutamente no lineal. La eficiencia puede llevarse, teóricamente, a las proximidades del 100%, en la medida que el ángulo de conducción se aproxima a cero. Desgraciadamente esto provoca que la ganancia disminuya de manera que la potencia de excitación tiende a infinito. Un buen compromiso es un ángulo de conducción de 150° , que resulta en una eficacia de 85%.

Se dice que funciona como un interruptor. El dispositivo conduce durante un ángulo muy pequeño y el circuito sintonizado del colector (drenador o ánodo) se encarga de “reconstruir” (en realidad, “seleccionar”) la señal fundamental a partir de la señal periódica impulsiva que le entrega el amplificador. El filtro de salida de clase C es un circuito resonante paralelo que deriva a tierra los componentes armónicos de la señal pulsante, que, de este modo, no generan voltajes correspondientes a los citados armónicos. Cuando se lleva el amplificador a saturación, la eficiencia se estabiliza y el voltaje de salida está determinado por el voltaje de alimentación, lo que permite la modulación lineal de amplitud a alto nivel (haciendo que el voltaje de alimentación sea la señal moduladora). Una dificultad añadida con semiconductores es que se requiere una baja impedancia de salida y esto crea serios problemas para adaptar circuitos resonantes paralelos a la salida.

La clase C, a diferencia de la B, no sólo genera importantes armónicos, sino que su respuesta es esencialmente no lineal. Es tal la distorsión que estos sistemas proporcionan, que sólo se emplea en amplificación de RF donde no existan requerimientos de linealidad como en aplicaciones de FM; GSM o FSK. En general, para aquellas que sean inmunes a la distorsión de amplitud, a no ser que el sistema no funcione como amplificador, propiamente dicho, sino que se utilice como modulador de potencia en la propia etapa de salida, como en el caso de los transmisores de AM.

Clase D:

En la modalidad clase D, se utilizan dos o más transistores en régimen de conmutación que actúan, idealmente, como interruptor bipolar. El resultado teórico es una onda cuadrada de voltaje (o de corriente) de la cual se selecciona, mediante filtrado, su componente fundamental. La señal de la etapa final puede ser cuadrada o sinusoidal. En este último caso, debe ser lo suficientemente fuerte como para producir la saturación y el corte de los transistores en el momento adecuado.

Los amplificadores de potencia clase D proporcionan un rendimiento casi perfecto, es decir del 100%. En la práctica, sufren pérdidas debidas a la resistencia de saturación, que aumentan de forma directamente proporcional con la frecuencia.

Clase E:

Emplea un solo transistor como interruptor, teóricamente no existe otra pérdida de potencia que el producto de la corriente, en estado “on”, por la resistencia que presenta el transistor. Cuenta con un circuito resonante, cuyo funcionamiento en régimen transitorio garantiza que la forma de onda de voltaje que se genera en el drenador del transistor, durante el período de corte, sea la correcta, es decir evite la presencia simultánea de altos niveles de voltaje y corriente en el transistor. La forma de onda teórica impulsora del transistor, para conseguir el máximo de rendimiento, debe tener un ciclo de trabajo del 50% y ser perfectamente cuadrada, cayendo, prácticamente, a cero durante el semiperiodo de corte del transistor. La generación de armónicos de clase E es similar a la de clase B.

La forma de onda de voltaje del drenador es el resultado de sumar las corrientes de RF y de CD, al cargar el condensador en paralelo con el drenador.

En una clase E óptima, el voltaje de drenador cae a cero y mantiene la pendiente cero hasta que el transistor vuelve a ponerse en conducción. Como consecuencia: el rendimiento ideal es del 100%. Se eliminan las pérdidas asociadas a la carga y descarga del condensador de drenador; se reducen las pérdidas de conmutación y presenta buena tolerancia a las variaciones de los componentes.

La habilidad para trabajar eficazmente, aún en presencia de capacidades de drenador, hace que la clase E sea útil en numerosas aplicaciones. Se pueden construir amplificadores, de hasta 1 KW a base de MOSFET de bajo costo, desarrollados para conmutación, más bien que para RF. Con diseños de esta filosofía se ha llegado a frecuencia tan alta como la banda K (26.5 GHz).

Clase F:

Fue uno de los primeros intentos para mejorar el rendimiento de los amplificadores no lineales. En ellos, el dispositivo activo actúa como fuente de corriente (saturación) tal y como ocurre en la típica clase C. La eficiencia se consigue, mediante la utilización de resonadores armónicos en la red de salida para conformar las formas de onda del colector, o drenador y hacerlas lo más parecido posible a ondas cuadradas. La forma de onda de voltaje sensiblemente cuadrada incluye uno o más armónicos impares, con lo que comienza a parecerse a una onda cuadrada, mientras que la de corriente incluye los pares y se asemeja a una onda semi-sinusoidal. Como alternativa existe la clase F inversa donde las cosas ocurren de manera recíproca.

En la medida que el número de armónicos aumenta, el rendimiento aumenta, por parecerse cada vez más la curva de respuesta a la cuadrada ideal. Así pasando del 50 % (sinusoidal- Clase A) al 100% (cuadrada total- Clase D). Los armónicos necesarios suelen producirse al llevar el dispositivo a saturación, de modo similar a lo que ocurre en clase C. Cuando se desea una onda cuadrada, los voltajes de los armónicos han de cobrar importancia y, para ello, se debe crear una impedancia de carga en el colector o drenador, de 2 a 10 veces la impedancia de carga fundamental, mientras que si se trata de obtener corrientes cuadradas, la impedancia debe sufrir un cambio opuesto (resonancia serie).

Dado que la clase F requiere un filtrado mucho más complicado que el de otros amplificadores, la impedancia será correcta sólo a unas frecuencias determinadas. Se emplean trampas de elementos concentrados a bajas frecuencias, mientras que se recurre a líneas en la región de microondas. Con todo ello, se implementan amplificadores operativos de este tipo desde la banda de frecuencias medias hasta la banda Ka (30 GHz).

Clase S, G y H:

Existen más clases de amplificadores que las aquí reseñadas, algunas de las cuales se mencionan a continuación, con el único propósito de mencionarlas: S, G, H. El hecho de que muchas de ellas, o bien son variantes de las ya explicadas, o no tienen empleo específico, hace que no se les dedicara más atención que la mera mención.

La tabla 2.1 muestra una comparación de diferentes amplificadores de potencia, recalando las diferencias del ACE, como se observa, existen diferencias en eficiencia, frecuencia, forma de uso y número de transistores que utilizan.

Tabla 2.1 Tabla comparativa de diferentes amplificadores de potencia

	Clase A	Clase B	Clase C	Clase D	Clase E	Clase F
Eficiencia teórica	50%	78.5%	85%	100%	100%	50-100%
Frecuencias	Bajas	Bajas	>20KHz	Altas	Altas	Altas
Uso	Preamplificador	Preamplificador	Preamplificador	Inversor	Inversor	Inversor
No. transistores	Uno	Dos	Uno	Dos	Uno	Uno

Después de analizar las diferentes clases de amplificadores de potencia, se dará una breve reseña histórica para adentrarnos de fondo al amplificador clase E con el cual se trabaja en esta tesis, mostrando también la importancia que este ha venido desarrollando desde su aparición.

La aparición del ACE se da en 1975, inventado por N. O. Sokal y A. D. Sokal [25], ha tenido gran importancia desde sus inicios por las características que presenta, acaparando la atención de diversos investigadores, los cuales realizaron análisis con respecto a los diferentes componentes del circuito, señales del interruptor, señales de salida, análisis de pérdidas y potencia tanto en el interruptor como a la salida del amplificador, desarrollando así diferentes topologías y generalizando el análisis del circuito. Fue hasta 1998 que aparecieron algunas aplicaciones del ACE, trabajando en transmisión vía microondas, radios portátiles y estaciones base en celulares. En 2002 se presentó un programa computacional de diseño, el cual reduce el complejo análisis para la obtención de los valores de los componentes del circuito. Hoy en día las aplicaciones del ACE se encuentran en la generación de fuentes de poder conmutadas, simple banda lateral para HF y VHF, aplicaciones médicas, transmisores de AM y FM, teléfonos celulares, transmisión en estaciones base de teléfonos celulares, módulos de potencia y balastos.

En la siguiente tabla se presentan los antecedentes históricos del ACE, mostrando la evolución y algunas aplicaciones que este ha tenido. Se presenta el año, el autor y el acontecimiento histórico ocurrido. Esta tabla fue obtenida de diversas publicaciones realizadas principalmente por la IEEE [2], [3], [4], [5], [8], [9], [11], [13], [19], [22], [23], [25], [26], [29], [31].

Tabla 2.2 Tabla de antecedentes históricos del ACE

AÑO	AUTOR	ACONTECIMIENTO
1975	N. O. Sokal & A. D. Sokal	Inventaron el ACE.
1977	Raab F. H.	Realizó un análisis idealizado del ACE.
1978	Raab F. H.	Analizó los efectos producidos por variaciones en los elementos del circuito.
1978	Raab F. H. & N. O. Sokal	Analizó las pérdidas de potencia en el transistor.
1981	M. Kazimierczuk	Propuso una nueva configuración del ACE, utilizando un inductor en paralelo.
1983	M. Kazimierczuk	Presentó las ecuaciones del principio de operación de la nueva configuración del ACE.
1989	C. P. Avratoglou, N. C. Voulgaris & F. I. Ioannidou	Realizaron un análisis más general por medio de suposiciones simples y condiciones de diseño propuestas.
1994	C. H. Li & Y. O. Yam	Analizaron el ACE obteniendo el valor mínimo del capacitor en paralelo con el interruptor. Para no obtener potencias de salida no esperadas.
1994	C. H. Li & Y. O. Yam	Máxima frecuencia de operación segura del transistor en el ACE.
1994	M. J. Chudobiak	Análisis del amplificador considerando la capacitancia parásita del interruptor.
1998	T. B. Mader, E. W. Bryerton, M. Markovic, M. Forman & Z. Popovic	Se realizó un análisis del ACE orientado a la transmisión vía microondas.
2000	D. K. Choi, & S. I. Long	Aplicaron el ACE en estaciones base y radios portátiles.
2001	N. O. Sokal	expuso un análisis de diversos amplificadores de potencia mostrando diferencias del principio de operación, ecuaciones de diseño mejoradas, principios de optimización
2002	H. Sekiya, I. Sasase & S. Mori	Desarrollaron un programa de cómputo para el diseño del ACE.
2003	Z. Xu & E. I. El-Masry	Mostraron el diseño óptimo de un ACE CMOS.

2.3 Amplificador Clase E Conmutado a Voltaje Cero

Estos convertidores tienen un solo transistor con resonancia básicamente en serie, trabajan en modo de conducción continuo, son alimentados con una fuente de corriente directa, y el interruptor trabaja en forma bi-direccional.

2.3.1 Principio de funcionamiento

La figura 2.2 muestra el circuito del ACECVC, el cual consiste en una fuente de voltaje directa V_D que es convertida en una fuente de corriente por la inductancia L_c , un interruptor S y un capacitor lineal paralelo al interruptor C_s , un circuito resonante en serie L_0 - C_0 , y una resistencia de carga R_L .

Las formas de onda del ACE se muestran en la figura 2.3, con un ciclo de trabajo del 50% para la señal de control utilizada en la activación del interruptor. La condición de conmutación óptima, se presenta cuando el $V_{DS}(JI)=0$ y $dV_{DS}(JI)/dt=0$. De tal manera que el voltaje en el interruptor cruza por cero justo en la transición de bajo a alto de la señal de conmutación, evitando la conducción del diodo interno del MOSFET. En condiciones subóptimas esto no se logra, provocando la conducción el diodo interno del MOSFET.

Durante el intervalo en alto de la señal de control, el transistor se comporta como un corto circuito. En consecuencia, el voltaje en las terminales del interruptor es cero, pero existe circulación de corriente que está en función de los componentes del circuito.

Durante el intervalo en bajo de la señal de control, el transistor actúa como un circuito abierto y no existe circulación de corriente a través de él, una parte de la corriente generada por la fuente de alimentación circula hacia la carga (R_L) y otra hacia el capacitor paralelo al interruptor (C_s), cargándolo y generando una señal de voltaje entre las terminales del mismo.

Considerando lo anterior, se evita la generación de señales con altos niveles de voltaje y corriente simultáneamente, permitiendo así bajas pérdidas por conmutación. Las pérdidas por conmutación son la principal desventaja al aumentar la frecuencia de trabajo, pero mediante convertidores de estructura resonante como el ACE se pueden disminuir. Con la consiguiente reducción en tamaño y peso de los elementos pasivos.

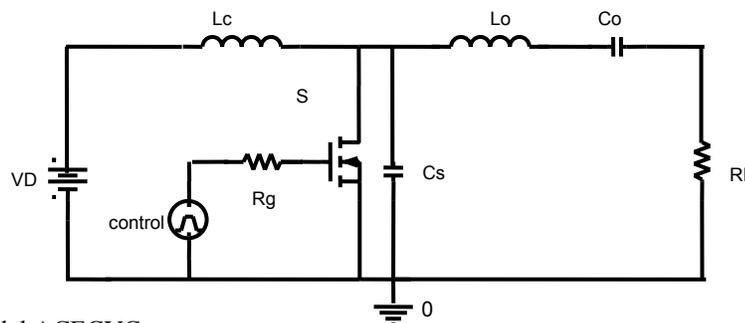


Figura 2.2 Circuito del ACECVC

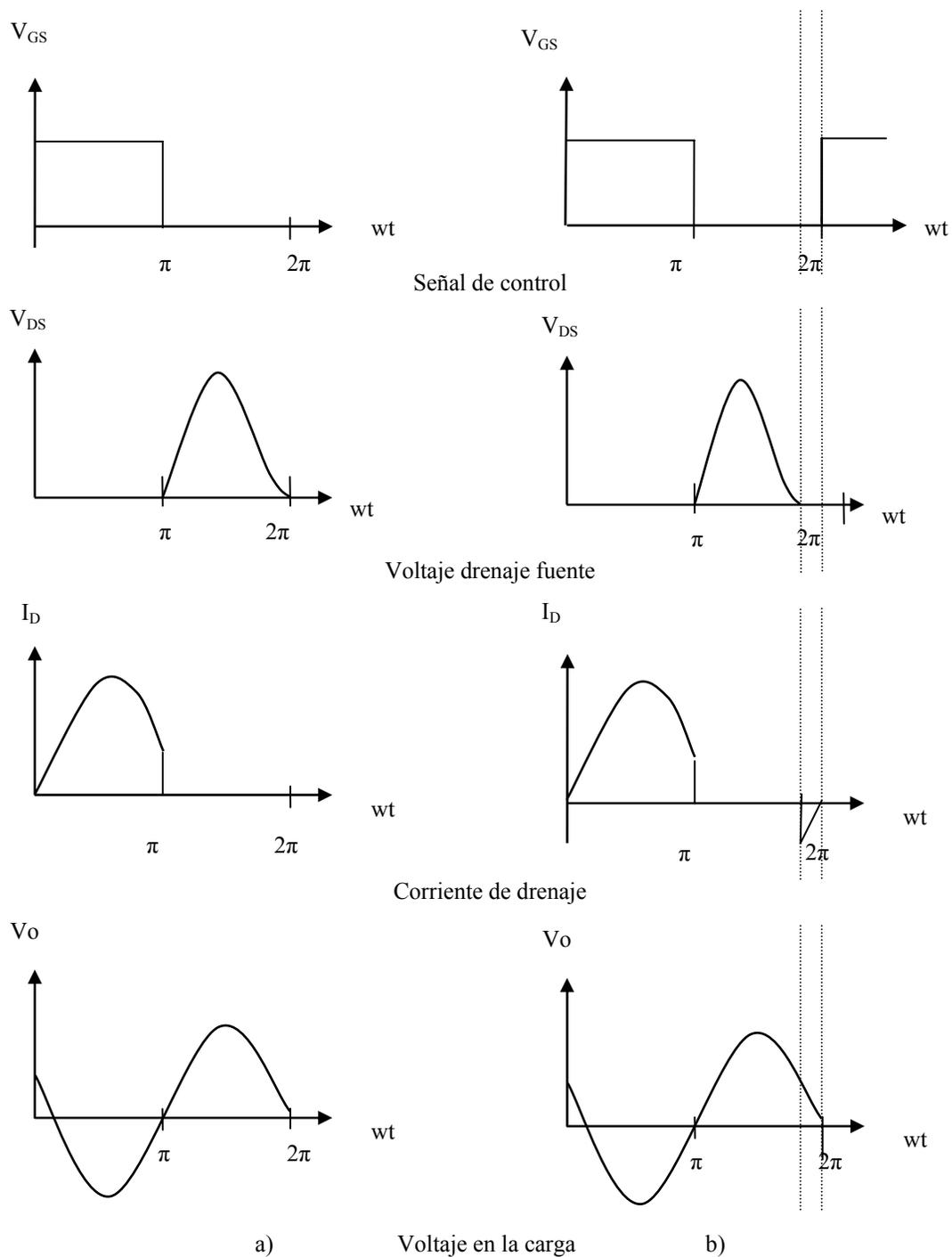


Figura 2.3 Formas de ondas óptimas y subóptimas del ACEVCV [21]

El tanque resonante en serie Lo-Co, está diseñado con un factor de calidad suficientemente alto para producir una señal de voltaje de salida sinusoidal, ya que este circuito se comporta como un filtro y únicamente permite el paso de la componente fundamental.

2.3.2 Características del ACECVC

El ACE conmutado a voltaje cero tiene diversas aplicaciones en la electrónica, debido a su sencillez y a su alta eficiencia de conversión de potencia. El ACECVC representa una atractiva solución para el diseño de amplificadores a potencias medias con altas eficiencias de conversión de potencia. A frecuencias bajas, proporciona altas eficiencias con una mejor linealidad que los amplificadores clase B, clase C y clase F. Las diferentes clases de amplificadores difieren no sólo en el método de operación y eficiencia, también en la capacidad de potencia de salida.

Dentro de las principales características del ACE conmutado a voltaje cero se mencionan las siguientes:

- Eficiencia teórica del 100%: el rendimiento o eficiencia de conversión, es el grado de conversión de la potencia continua suministrada en potencia alterna efectiva en la carga. Se determina según la relación de la ecuación 2.1.
- Altas frecuencias de funcionamiento: las altas frecuencias de trabajo en un ACECVC reduce el tamaño de los elementos pasivos, y con esto, peso y tamaño del amplificador.
- Altas densidades de potencia: el ACECVC empleando un sólo transistor, alcanza altas densidades de potencia a diferencia de otros amplificadores que requieren de más de un transistor para ello.
- Conmutación a voltaje cero: la conmutación a voltaje cero, elimina el voltaje en las terminales del interruptor antes de que aparezca la corriente al encendido, eliminando las pérdidas por conmutación en el encendido de la señal de control.
- Análisis complicado: a pesar de que el circuito del ACE es sencillo, su análisis es complicado ya que todos sus elementos se relacionan entre sí.

2.3.3 Pérdidas de potencia en el ACECVC

Cuando un ACECVC se encuentra en operación óptima o subóptima, las conmutaciones en el interruptor son a voltaje cero, es decir, no existen pérdidas en el encendido. Sin embargo, se tienen presentes otro tipo de pérdidas debidas a que los componentes involucrados en el circuito no son ideales. Estas pérdidas se deben a resistencias parásitas en los elementos pasivos y activos del amplificador. Las principales pérdidas en los amplificadores clase E se encuentran en la bobina resonante L_O y en la resistencia equivalente de saturación del MOSFET. Este hecho se debe a que estos elementos tienen resistencias parásitas de mayor valor que el resto de los componentes, ya que por estos elementos circula la corriente del tanque resonante L_O - C_O . El valor de esta corriente depende del factor de calidad del tanque resonante, cuyo valor se desea sea lo más alto posible para así tener una senoide más pura en la carga. Esta relación establece un compromiso entre la eficiencia y la

calidad de la señal del amplificador. A mayor eficiencia menor calidad de la senoide y viceversa.

Las pérdidas en la bobina resonante L_O , dependen principalmente de la frecuencia de operación y de la calidad de los elementos utilizados en su construcción. La alta frecuencia a la que trabaja el amplificador clase E, obliga a tomar en cuenta fenómenos como el efecto piel¹. Además, a mayor frecuencia aumentan las pérdidas por histéresis debida a la corriente sinusoidal que circula por la bobina. El empleo de ferritas cerámicas para el núcleo de la bobina es imprescindible, pues reduce en gran medida las pérdidas por corrientes de Foucault² y el uso de hilo Litz reduce en gran medida los problemas generados por el efecto piel. Es difícil evaluar con precisión las pérdidas en la bobina resonante, sin embargo, éstas pueden ser reducidas significativamente con un buen diseño y utilizando los materiales adecuados.

En el caso de la resistencia equivalente de saturación del MOSFET, puede ser minimizada seleccionando MOSFET's con alta capacidad de corriente. Esta medida puede elevar el costo, por lo que habrá que seleccionar un valor intermedio que equilibre la balanza. En este caso si es posible evaluar las pérdidas debidas a este parámetro, la evaluación fue hecha por Raab y Sokal [10] y consiste en suponer que todos los elementos son ideales menos el interruptor, el cual al cerrarse tiene en serie una resistencia de igual valor a la resistencia R_{on} del MOSFET. También se asume que el amplificador está en operación óptima y al igual que en el análisis de Raab se supone que la inductancia L_C es infinita. Bajo estas suposiciones las ecuaciones a utilizar son las que se derivan del análisis de Raab.

La potencia disipada en la resistencia viene dada por la ecuación (2-2).

$$P_{RM} = \frac{1}{2\pi} \int_{\theta_{on}}^{\theta_{off}} i_M(\theta) R_{on} d\theta \quad (2-2)$$

Donde:

$\theta_{on} = \omega t_{on}$, es el instante angular en el cual se enciende el transistor.

$\theta_{off} = \omega t_{off}$, es el instante angular en el cual se apaga el transistor.

$i_M(\theta)$ es la corriente instantánea en el MOSFET.

Resolviendo la ecuación (2-2) utilizando las ecuaciones según el análisis de Raab da el siguiente resultado:

$$P_M = P_s \frac{R_{on}}{R_L} \frac{g^2 + 6}{2g^2} \cong 1.365 \frac{R_{on}}{R_L} P_{sal} \quad (2-3)$$

La ecuación (2-3) indica que las pérdidas en conducción del MOSFET están en función del valor de la carga y la potencia en la misma, además del valor de la resistencia de encendido del MOSFET [11].

¹ La corriente en un conductor fluye en la capa externa, aumentando su resistencia efectiva por lo que genera un efecto de calentamiento en el conductor.

² Corrientes inducidas en el conductor que presenta pérdidas por calentamiento.

Una conclusión importante que se desprende de esta ecuación es que, al igual que el factor de calidad del tanque resonante Q , la resistencia de carga juega un papel importante en la eficiencia del amplificador clase E. A mayor R_L mayor eficiencia y viceversa.

La potencia de salida puede ser expresada por:

$$P_{sal} = \frac{V_o^2}{2R_L} \quad (2-4)$$

Donde: V_o es la amplitud del voltaje en la carga del ACE básico. Según el análisis de Raab la amplitud del voltaje de salida en la configuración básica viene dada por $V_o=1.071V_{CD}$. Sustituyendo esta expresión en (2-4) y la expresión resultante en (2-3) se obtiene la siguiente expresión:

$$P_M = 2.38 \frac{R_{on} P_{sal}^2}{V_{CD}^2} \quad (2-5)$$

Si ahora se fija un límite máximo de las pérdidas debidas a R_{on} en 10% de la potencia total, entonces la resistencia de encendido R_{on} del MOSFET no deberá ser mayor del valor especificado por la ecuación (2-6).

$$R_{on} \leq 4.2 \frac{V_{CD}^2}{P_{sal}^2} \quad (2-6)$$

2.4 Topologías derivadas del ACE

Independientemente de las variaciones que se pueden presentar en el amplificador clase E, existen distintas derivaciones de la configuración básica, presentando diversas ventajas y desventajas. A continuación se presenta una breve descripción de algunas de ellas.

2.4.1 Amplificador clase E Push-Pull

La configuración Push-Pull se muestra en la figura 2.4. Este circuito ofrece un medio para combinar dos amplificadores clase E para obtener potencias de salida mayores. Como en cualquier configuración Push-Pull, los dos dispositivos son controlados con fases opuestas pero cada uno funcionando como si fuera un amplificador clase E con un solo interruptor.

En la figura 2.5, se muestran los esfuerzos de voltaje en cada uno de los transistores, así como la señal en la carga [6].

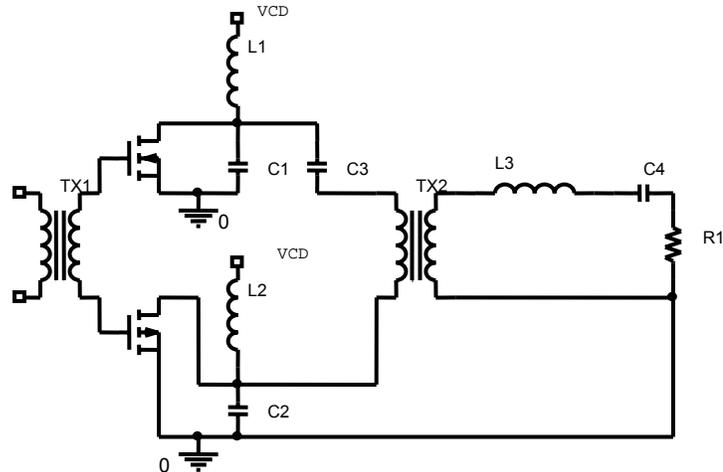
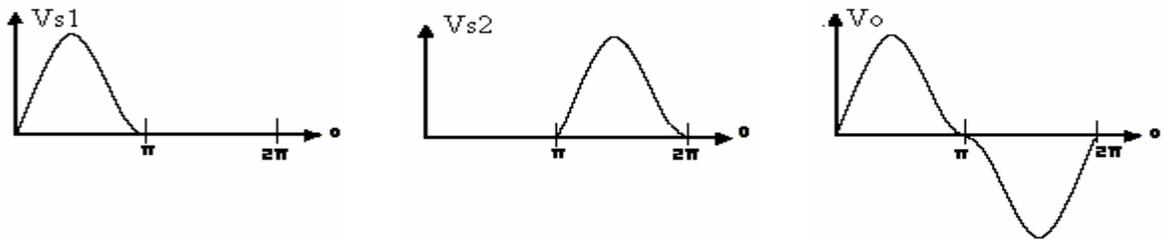


Figura 2.4 Amplificador clase E Push-Pull



a) voltaje en el interruptor 1

b) voltaje en el interruptor 2

c) voltaje de salida

Figura 2.5 Formas de onda del amplificador clase E Push-Pull

2.4.2 Amplificador clase E con inductor y capacitor en la red de carga

El amplificador clase E puede ser realizado únicamente con un inductor y un capacitor en la red de carga, como se muestra en la figura 2.6. Este circuito simplificado es apropiado para aplicaciones en donde el contenido armónico y ruido de modulación de fase no es un criterio importante. Por ejemplo en donde es necesario proporcionar energía para calentamiento, arcos, plasma o como control de entrada de una etapa de alta potencia. Uno de los problemas de este circuito es que proporciona una señal asimétrica en la carga tal y como lo muestra la figura 2.7 [6].

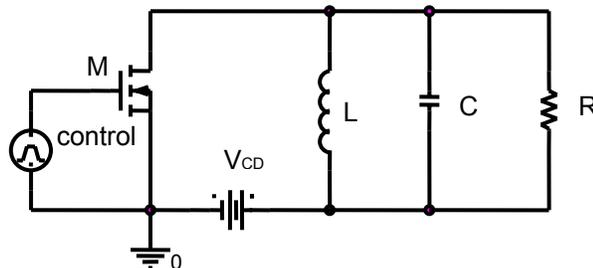


Figura 2.6 Amplificador clase E con red RL en la carga

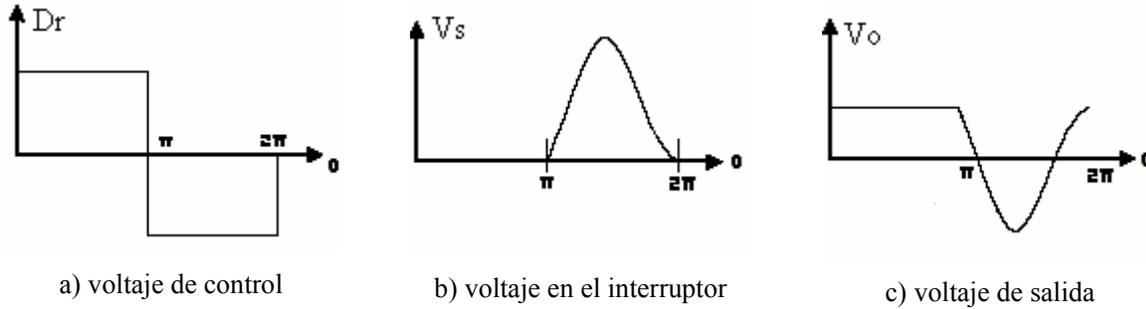


Figura 2.7 Formas de onda del amplificador clase E con red RL en la carga

2.4.3 Amplificador clase E conmutado a corriente cero (ACECCC)

Existe un enfoque alternativo para el diseño del amplificador de potencia clase E con altas eficiencias de funcionamiento, utilizando un inductor en paralelo como se muestra en la figura 2.8.

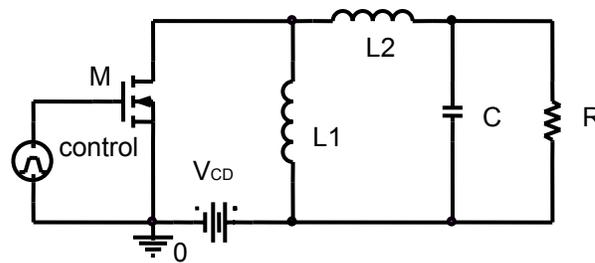


Figura 2.8 Amplificador clase E conmutado a corriente cero

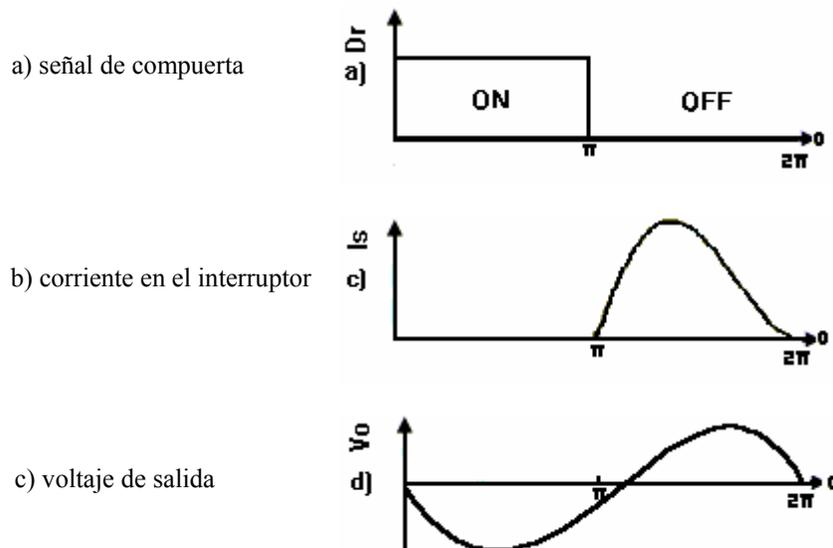


Figura 2.9 Formas de onda del ACECCC voltaje de salida

Esta topología representa el dual del ACECVC y su funcionamiento es muy similar, con la salvedad de que las formas de onda de voltaje del ACECVC son iguales a las formas de onda de corriente en un ACECCC (figura 2.9). En cuanto a la estructura, en esta topología el tanque resonante está en paralelo con la bobina L_1 a diferencia del amplificador conmutado a voltaje cero, en el cual el tanque resonante está en paralelo con el interruptor. Además, esta topología no utiliza un capacitor en paralelo con el interruptor [6]. Una ventaja del ACECCC es que el esfuerzo de voltaje³ en el interruptor es menor que el esfuerzo de voltaje en el ACECVC. En contraparte, esta topología no absorbe la capacitancia parásita del interruptor por lo que su eficiencia es menor.

2.5 Aplicaciones del ACECVC

En la actualidad, el ACECVC tiene aplicaciones en diversas áreas de la electrónica como: sistemas de iluminación, en donde se están desarrollando balastos electrónicos para encender lámparas de descarga, diseño y construcción de convertidores electrónicos de potencia, específicamente convertidores CD/CD con altas densidades de potencia. En electrónica industrial se tienen aplicaciones en el calentamiento por inducción y calentamiento por RF. En el área de comunicaciones en transmisores-receptores, en donde el circuito se utiliza a frecuencias muy altas y potencias bajas. En medicina, se utiliza para la obtención de imágenes médicas mediante resonancia magnética.

Balastos electrónicos:

En la actualidad los balastos electrónicos están sustituyendo a los balastos electromagnéticos, debido a las grandes ventajas que estos representan. En la figura 2.10 se muestra el diagrama a bloques de estos dispositivos electrónicos útiles en el encendido de diferentes tipo de lámparas, en el diagrama se puede observar que un inversor de alta frecuencia es el elemento principal de los mismos. Existe una buena cantidad de topologías de inversores dentro de los cuáles se encuentra el amplificador clase E, que se caracteriza por tener una estructura sencilla, su eficiencia es alta y funciona a altas frecuencias, por lo que es una buena alternativa para el diseño de balastos electrónicos [25].

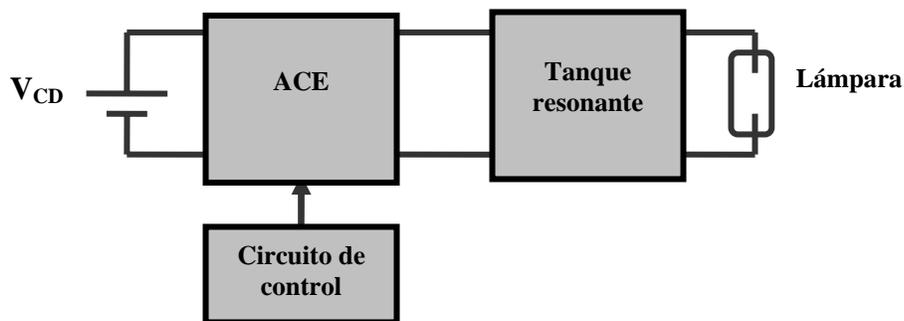


Figura 2.10 Diagrama a bloques de un balastro electrónico

³ Voltaje entre las terminales del dispositivo semiconductor.



Figura 2.11 Balastros electrónicos comerciales

Convertidor CD/CD:

La tendencia actual en cualquier sistema electrónico de conversión de potencia son las altas densidades de potencia, lo cual se consigue con altas frecuencias de funcionamiento. El diseño de un convertidor de potencia CD-CD en un chip, fue posible gracias a la integración del amplificador clase E (Inversor) y el rectificador síncrono clase E funcionando a altas frecuencias y conmutando a voltaje cero para desarrollar altas eficiencias de funcionamiento. Un control de modulación en frecuencia es usado para mantener el voltaje de salida constante [31].

Comunicaciones

Los principales requerimientos de los amplificadores de potencia usados en Transmisores-Receptores móviles, son alta eficiencia en la conversión de la potencia y habilidad para trabajar con fuentes de alimentación bajas. El amplificador clase E conmutado a voltaje cero es un firme candidato para desarrollar tales sistemas ya que cumple con los requisitos antes mencionados [5] [31]

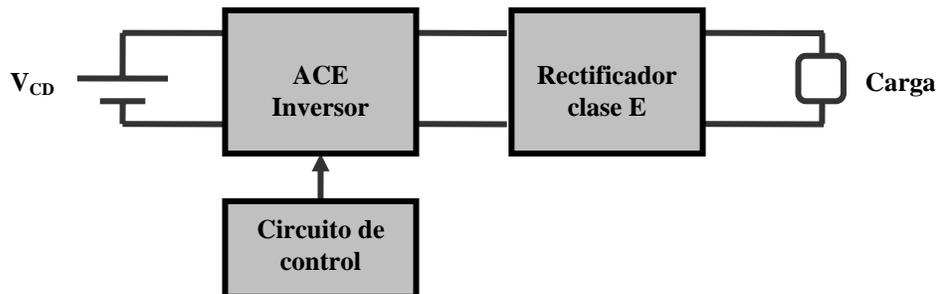


Figura 2.12 Diagrama a bloques de un convertidor CD/CD resonante



Figura 2.13 Convertidores CD-CD comerciales

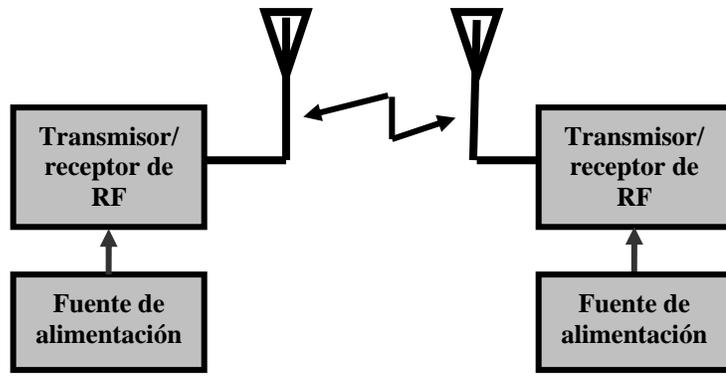


Figura 2.14 Transmisor – Receptor para comunicaciones



Figura 2.15 Transmisores y receptores comerciales

Imágenes médicas.

Un sistema de imágenes de resonancia magnética, usa el fenómeno de la resonancia magnética nuclear para obtener imágenes del interior de objetos tales como el cuerpo humano. En la figura 2.15, se muestra el diagrama a bloques de un sistema de IRM, en donde amplificadores de potencia de estado sólido a bajas potencias están siendo utilizados para generar los pulsos de potencia requeridos a frecuencias altas. Una alternativa para este tipo de sistemas es el amplificador clase E [7].

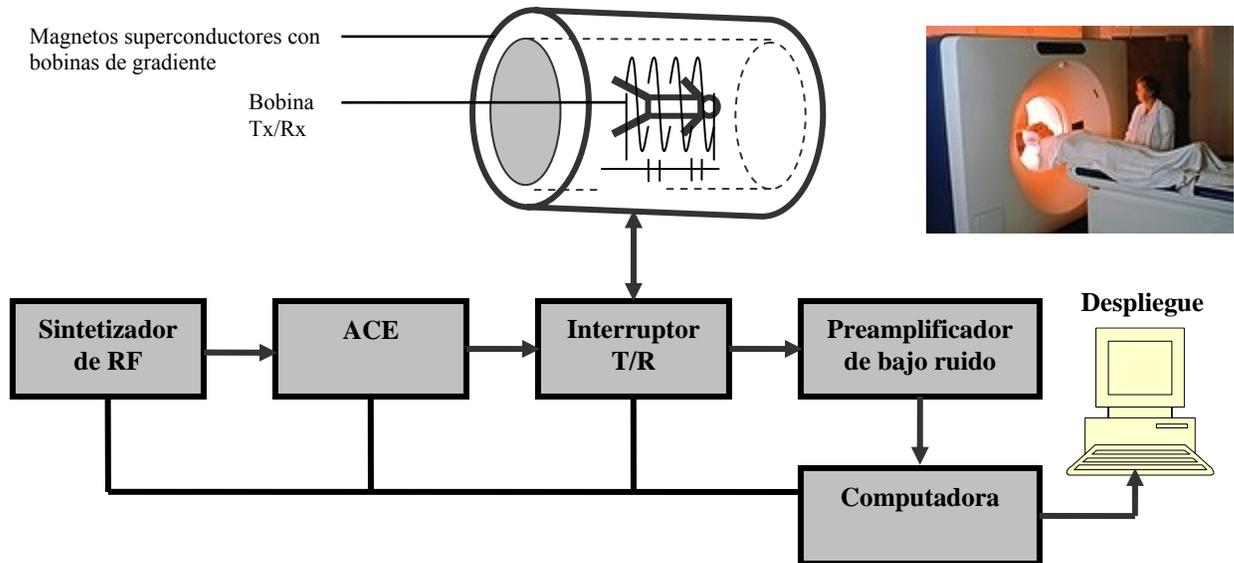


Figura 2.16 Escaneo de imágenes de resonancia magnética

Calentamiento por inducción

El calentamiento por inducción, se desarrolla usando la inducción electromagnética descubierta por Michael Faraday en 1831. El fenómeno de la inducción electromagnética se presenta cuando una corriente eléctrica se genera en un circuito cerrado debido al flujo de corriente que circula por un circuito cercano. El avance de la tecnología en el desarrollo de semiconductores con altas frecuencias de conmutación a hecho posible la introducción de nuevos dispositivos de conmutación con sofisticadas funciones, en un tamaño reducido y bajo costo. El calentamiento por inducción que anteriormente solo tenía aplicación en áreas específicas como el guiado de misiles, en la actualidad se ha abierto a una nueva fase en el desarrollo de aparatos electrónicos para el hogar con altas eficiencias, como por ejemplo las cocinas de inducción. El principio de funcionamiento de una cocina de inducción se basa principalmente en un inversor de alta frecuencia para suministrar corriente de alta frecuencia a la bobina de calentamiento, tal y como se muestra en el diagrama a bloques de la figura 2.17.

Existen dos tipos de topologías utilizadas para el desarrollo de estos sistemas: Convertidores serie resonante en medio puente y convertidores cuasi resonantes, sin embargo en aplicaciones de baja potencia se puede usar un amplificador clase E [12].



Figura 2.17 Diagrama a bloques de una cocina de inducción



Figura 2.18 Cocina de inducción comercial

Capítulo 3

3 DISEÑO Y SIMULACIÓN DEL ACECVC

En este capítulo se presenta el diseño y simulación del amplificador clase E conmutado a voltaje cero. También se presenta el análisis paramétrico que consiste en variar un elemento del circuito del ACECVC manteniendo fijos los demás, observándose el comportamiento del sistema ante estas variaciones. Los parámetros que se varían son: voltaje de alimentación, capacitor paralelo al interruptor y resistencia de carga. El inductor en serie con la fuente de alimentación no se considera para este análisis ya que es utilizado para convertir la fuente de voltaje en una fuente de corriente y cambiando el valor de la fuente de voltaje se cambia la corriente aplicada al sistema. El tanque resonante tampoco es modificado ya que se conforma mediante dos elementos que dependen del factor de calidad, y que es necesario variarlos conjuntamente, esta variación no es lineal por lo cual es muy complicado determinarla adecuadamente.

3.1 Introducción

Para realizar el diseño es necesario utilizar un programa de cómputo realizado en la tesis [6], el cual se implementó mediante el lenguaje de programación C++ Builder versión 6, el programa, considera los elementos parásitos del interruptor (resistencia de encendido y capacitancia parásita), para el cálculo de los valores de los elementos del ACECVC, además de algunas variables importantes que es necesario considerar para diseñar este circuito, como los mostrados en la tabla 3.1.

Tabla 3.1 Parámetros de entrada y salida del programa de cómputo para el diseño del ACECVC

Parámetros de entrada	Parámetros de salida
Frecuencia (f)	Inductor choque (Lc)
Fuente de alimentación (VD)	Capacitor lineal paralelo (Cs)
Factor de calidad (Q)	Capacitor resonante (Co)
Relación de inductancias (H)	Inductor resonante (Lo)
Resistencia de carga (R)	Capacitor paralelo no lineal Vds=0 (Cjo)
Ciclo de trabajo (D)	Capacitor paralelo linealizado (C1)
Resistencia interna del interruptor (Rs)	Capacitor paralelo no lineal a 25V (C25)
Capacitancia parásita del dispositivo (Coss)	Capacitor externo (Cext)

El programa cuenta con una pantalla principal amigable al usuario (figura 3.1), a la izquierda se encuentran los espacios para introducir las variables de entrada y a la derecha se encuentra el circuito del ACECVC en la cual se pueden observar los valores de cada uno de sus elementos, así como los niveles de voltaje y corrientes en diferentes puntos del circuito.

El programa también cuenta con otras dos pantallas más, una llamada tablas, en las cuales muestra tablas con el contenido de las variables tanto de entrada como de salida, así como algunos parámetros necesarios, como son: niveles de voltajes y corrientes, potencias de entrada y salida y eficiencia. La otra pantalla llamada graficador contiene las diferentes gráficas de los niveles de voltaje y corrientes calculados del circuito.

Para realizar las simulaciones y el análisis paramétrico se utiliza el programa de simulación SPICE (Simulation Program With Integrated Circuits Emphasis), es un programa de simulación y diseño de circuitos analógicos y digitales creado por el Laboratorio de Investigación Electrónica de la Universidad de Berkeley en California, el cual se ofreció por primera vez al público en 1975.

Para los computadores personales y estaciones de trabajo existen diversos paquetes de software que implementan SPICE. De estos, el más popular es PSpice, creado por Microsim Corporation como primer simulador basado en SPICE para PCs y comercialmente disponible desde 1984. Posteriormente OrCAD Inc. adquirió el producto, y en la actualidad es quien distribuye y desarrolla las nuevas versiones de PSpice. PSpice constituye una herramienta de gran valor para los diseñadores durante el proceso de desarrollo y prueba de un proyecto. El objetivo fundamental de la simulación no es solo comprobar el funcionamiento correcto de un circuito sino, el análisis y estudio del mismo. Para este proyecto se utiliza Pspice versión 9.2.

En ocasiones resulta útil realizar un análisis para valores diferentes de un determinado parámetro. En los distintos tipos de análisis que permite realizar el simulador Pspice, es posible añadir un análisis paramétrico.

La variable parámetro puede ser una fuente de voltaje o corriente, afectando la variación a su valor en continua, y es necesario indicar como se requiere que varíe el parámetro. En el caso lineal, se produce una variación del parámetro desde el valor inicial hasta el valor final, mediante incrementos.

A partir del análisis paramétrico se realiza un análisis de funcionamiento, observando la variación del parámetro con respecto a las diferentes señales obtenidas en el circuito. Para este análisis se utilizan los valores máximos de las diferentes señales.

Finalmente se realiza una simulación utilizando la resistencia interna obtenida experimentalmente del inductor del tanque resonante, la cual fue medida con el puente Quad Tech 1715 LCR Digibridge. Esto para obtener señales más aproximadas a las que se obtendrán experimentalmente y así poder realizar una comparación más cercana a lo real.

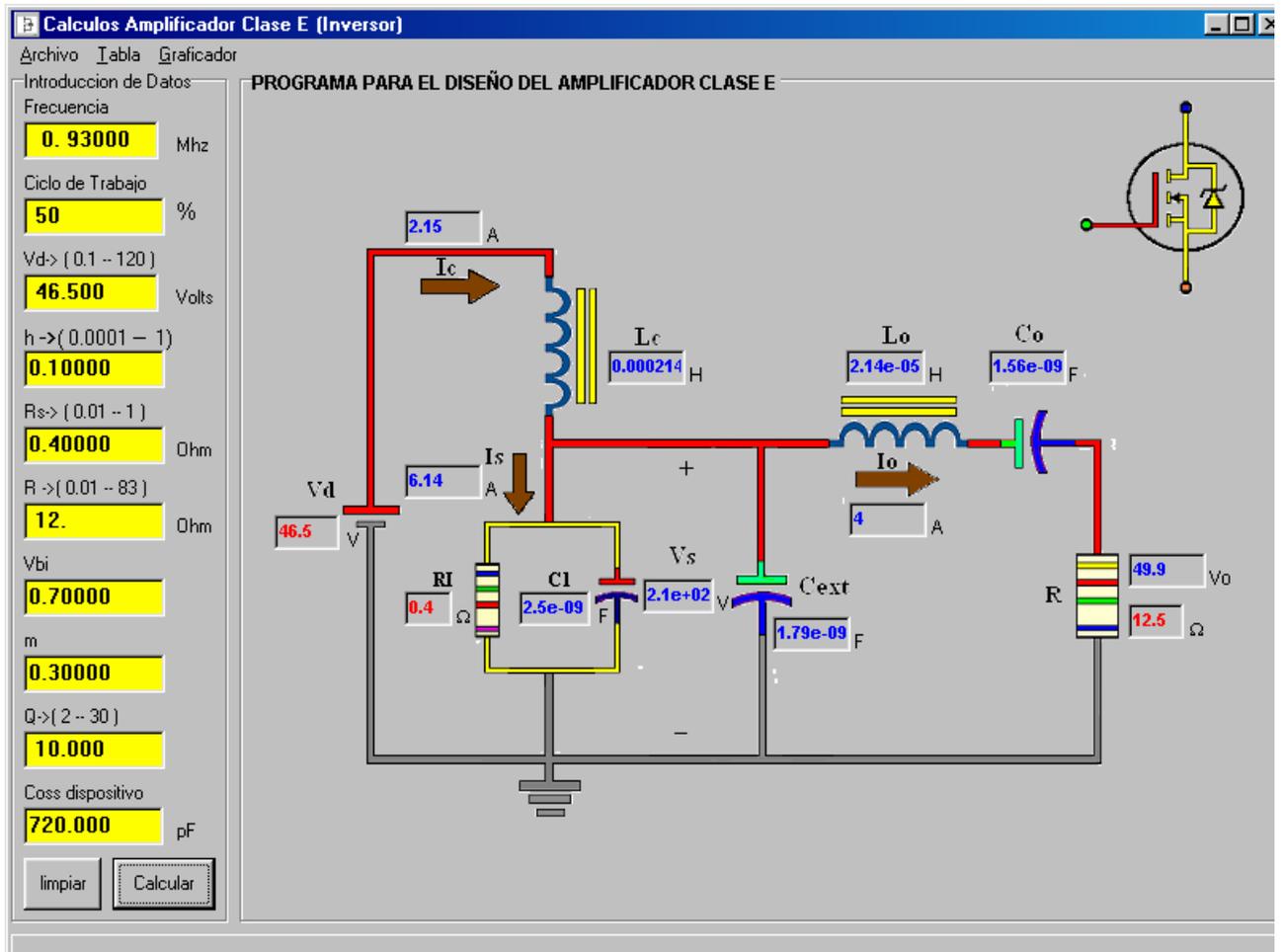


Figura 3.1 Pantalla del programa de cómputo para el diseño del ACECVC

3.2 Diseño del circuito a 430KHz y 100W de potencia

En base al diagrama a bloques mostrado en la figura 1.2 del capítulo 1 y mediante la utilización del programa computacional de diseño, se muestra a continuación el diseño del ACECVC a 430KHz y 100W de potencia de salida.

Los parámetros finales de entrada introducidos al programa computacional de diseño, se muestran en la tabla 3.2.

Tabla 3.2 Parámetros de entrada proporcionados al programa computacional de diseño

Nombre	Símbolo	Valor	Unidad
Frecuencia	F	0.43	Mhz
Voltaje de alimentación	V_D	46.5	V
Relación de inductancias	H	0.1	----
Factor de calidad	Q	10	----
Resistencia de carga	R	12.5	ohm
Resistencia interna del interruptor	R_s	0.4	ohm
Capacitancia parásita del dispositivo	C_{oss}	720	pF
Ciclo de trabajo	D	50	%

Como se observa en la tabla 3.3 los valores de los capacitores obtenidos son más aproximados a valores comerciales, el capacitor externo de 4.716nF puede ser empleado por uno comercial de 4.7nF y el capacitor del tanque resonante de 3.369nF por uno de 3.3nF.

Tabla 3.3 Parámetros de salida calculados mediante el programa computacional de diseño

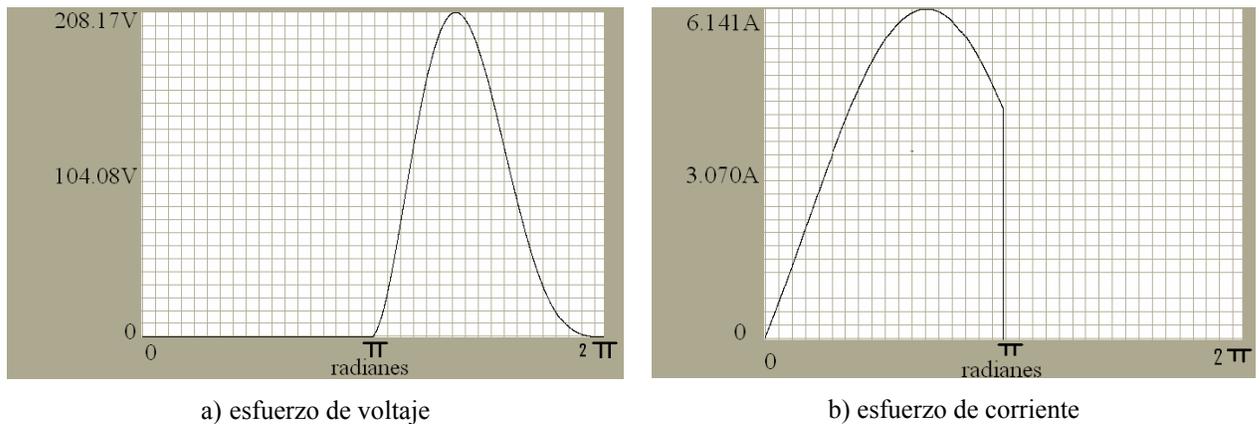
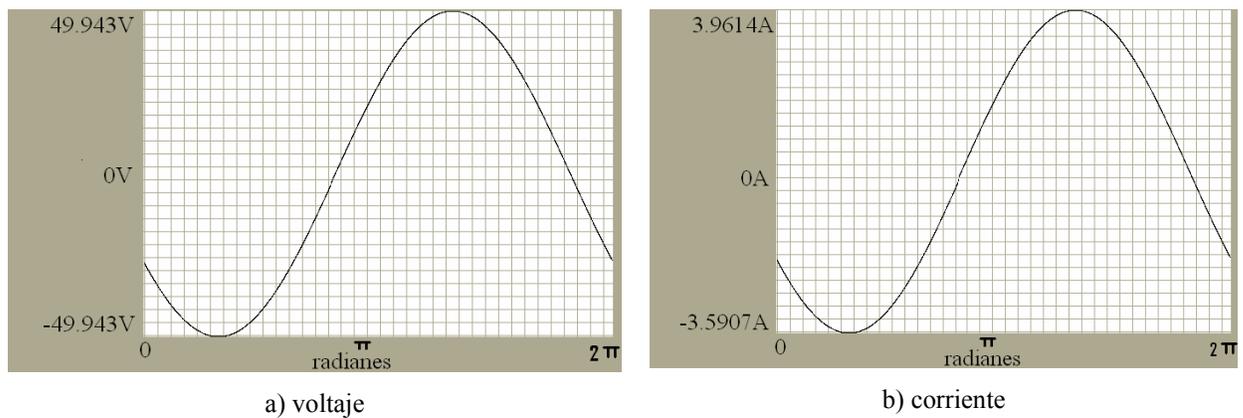
Nombre	Símbolo	Valor	Unidad
Inductor choque	L_c	462.7	uH
Capacitor lineal paralelo	C_s	5.933	nF
Capacitor resonante	C_o	3.369	nF
Inductor resonante	L_o	46.27	uH
Capacitor externo	C_{ext}	4.716	nF

En la tabla 3.4 se presentan algunas variables útiles calculadas mediante el programa computacional, que por ejemplo, dan los parámetros necesarios para la elección del dispositivo semiconductor a utilizar, como los esfuerzos de voltaje y corriente.

Tabla 3.4 Variables útiles calculados mediante el programa computacional de diseño

Nombre	Símbolo	Valor	Unidad
Corriente de la fuente de CD	I_C	21.46	A
Amplitud del voltaje de salida	V_m	49.94	V
Amplitud de la corriente de salida	I_o	3.995	A
Esfuerzo de voltaje en el interruptor	V_{SM}	208.2	V
Esfuerzo de corriente ⁴ en el interruptor	I_{SM}	6.141	A
Potencia de la fuente	P_{ent}	99.78	W
Potencia de salida	P_{sal}	99.78	W
Eficiencia	n	100	%

En las gráficas de la figura 3.2 obtenidas del programa de cómputo, se presenta el esfuerzo de voltaje con un valor pico de 208.1791V y el de corriente con un valor pico de 6.1412A. En la figura 3.3 se tiene la señal de voltaje en la carga con un valor pico de 49.9433V y una corriente con valor pico de 3.9614A obtenidas también del programa de cómputo.

**Figura 3.2** Señales en el interruptor**Figura 3.3** Señales en la carga

⁴ Corriente que circula por del dispositivo semiconductor.

3.3 Simulación del circuito

Una vez obtenido el diseño del ACECVC, se procede a realizar la simulación, para lo cual es necesaria la utilización de la herramienta Pspice simulando el circuito de la figura 3.4. Las señales principales a observar para determinar el funcionamiento correcto del ACECVC, a la frecuencia de 430KHz con una potencia de salida de 100W, son: los esfuerzos de voltaje y corriente en el interruptor, voltaje y corriente de salida, así como las potencias de entrada, salida y eficiencia.

En la figura 3.5 se muestran la señal impulsora del interruptor y el esfuerzo de voltaje y corriente en el interruptor, el esfuerzo de voltaje tiene un nivel aproximado de 175V y el de corriente de 6A, comparado con los valores obtenidos en el programa de diseño tabla 3.4, se corrobora que son muy aproximados a los de la simulación. En la figura 3.6a se observa un acercamiento de la conmutación en el encendido, en la cual se comprueba que existe una CVC pero no a pendiente cero, ya que las señales están ligeramente desplazadas hacia la izquierda de la señal impulsora del interruptor y se genera un pico de corriente negativa por la conducción del diodo interno en el interruptor. Por otro lado en la conmutación en el apagado existe un traslape entre las señales de los esfuerzos de voltaje y corriente en el interruptor, generándose pérdidas por conmutación en el apagado, en el encendido no existe este traslape por lo cual la disipación de potencia es cero. La potencia instantánea en el interruptor se presentan en la figura 3.6b (parte de arriba) y la potencia promedio en el interruptor se presentan en la figura 3.6b (parte de abajo), la cual es de aproximadamente 3.8W, potencia relativamente pequeña considerando que se tiene una potencia de salida de 100W.

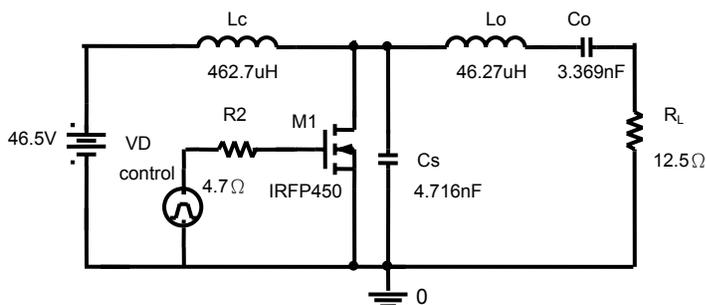
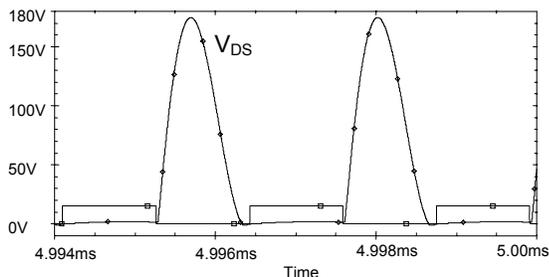
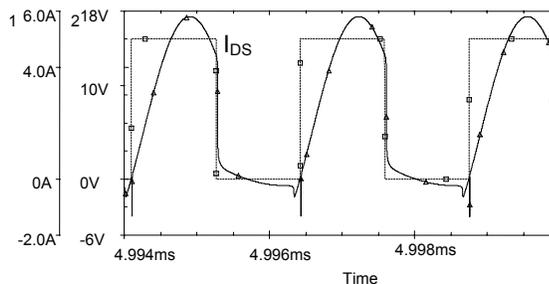


Figura 3.4 Circuito a simular



a) Esfuerzo de voltaje



b) Esfuerzo de corriente

Figura 3.5 Formas de onda en el interruptor

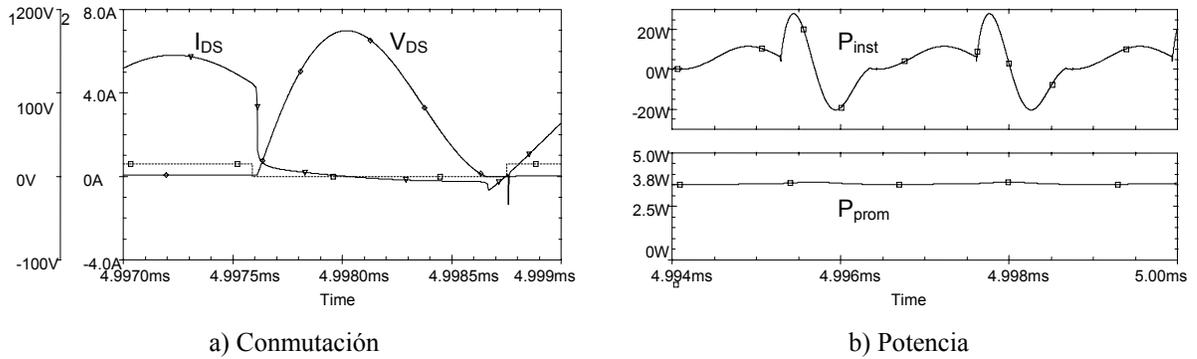


Figura 3.6 Potencia en el interruptor

En la figura 3.7 se muestran las señales de voltaje y corriente en la carga, las cuales se encuentran en fase y son sinusoidales debido al alto factor de calidad utilizado para el diseño ($Q=10$). El voltaje de salida tiene un nivel de 50Vpico y la corriente de 3.5Apico aproximadamente. Comparado con los valores obtenidos en el programa de diseño tabla 3.4, se corrobora que son muy aproximados a los de la simulación.

La eficiencia es un parámetro importantes que es necesario observar, para esto se presentan inicialmente las potencias de entrada y salida, que permiten realizar un comparativo para determinar la calidad con lo cual se realiza el ACECVC. En la figura 3.8 se observa la eficiencia, así como las potencias de entrada y salida, obteniéndose una eficiencia del 96.4%, una potencia de entrada de 98W y una potencia de salida de 94.5W.

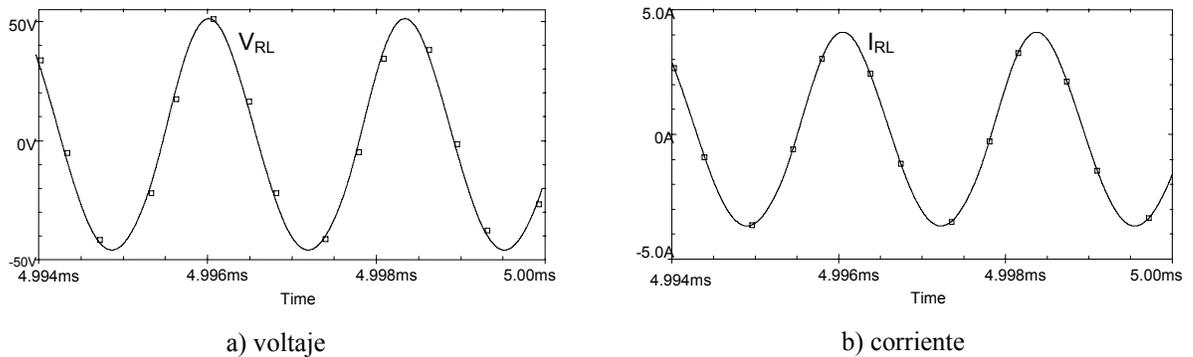


Figura 3.7 Señales en la carga

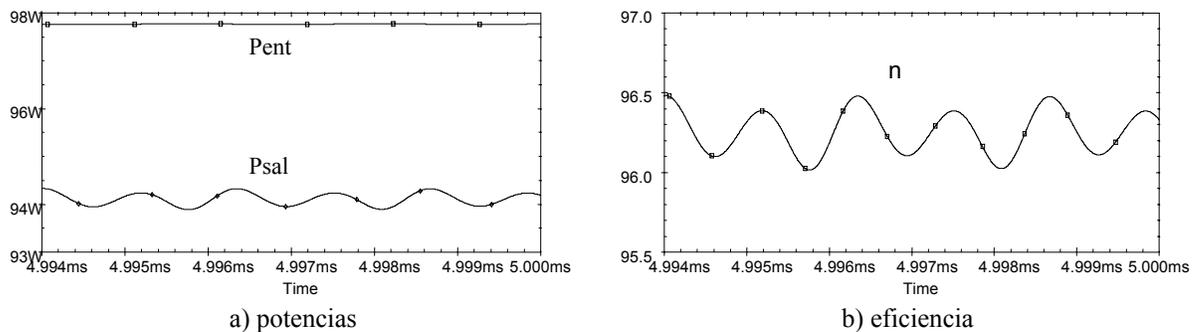


Figura 3.8 Potencias de entrada, salida y eficiencia

3.3.1 Variación de parámetros

Para observar el funcionamiento del ACECVC se realiza un análisis paramétrico, mediante el cual se muestra el cambio de diferentes señales en el amplificador con respecto a la variación de tres parámetros: voltaje de alimentación, capacitor paralelo al interruptor y resistencia de carga. También se realiza un análisis de funcionamiento, obteniendo los valores máximos de las señales con respecto a la variación de los parámetros antes mencionados.

3.3.1.1 Variación del voltaje de alimentación

La potencia máxima del diseño del ACECVC es 100W, cuyo valor se consigue con un voltaje de alimentación de 46.5V. Se requiere saber el comportamiento del circuito en función de este parámetro por lo cual será variado en un intervalo de 0.5V a 92.5V con incrementos de 23V.

En la figura 3.9a se muestra la variación del esfuerzo de voltaje con respecto al voltaje de alimentación. Como se observa en la parte inferior de la gráfica, el esfuerzo de voltaje varía directamente proporcional al voltaje de alimentación, incrementándose linealmente con respecto al aumento del mismo. El esfuerzo de corriente, también presenta un incremento lineal con respecto al aumento del voltaje en la alimentación (figura 3.9b). Por lo tanto a mayor voltaje de alimentación los esfuerzos tanto de voltaje como de corriente se incrementan. Se conserva la CVC pero no a pendiente cero ya que en el esfuerzo de corriente existen picos negativos debidos a la conducción del diodo interno del MOSFET que aumentan conforme se incrementa el voltaje de alimentación.

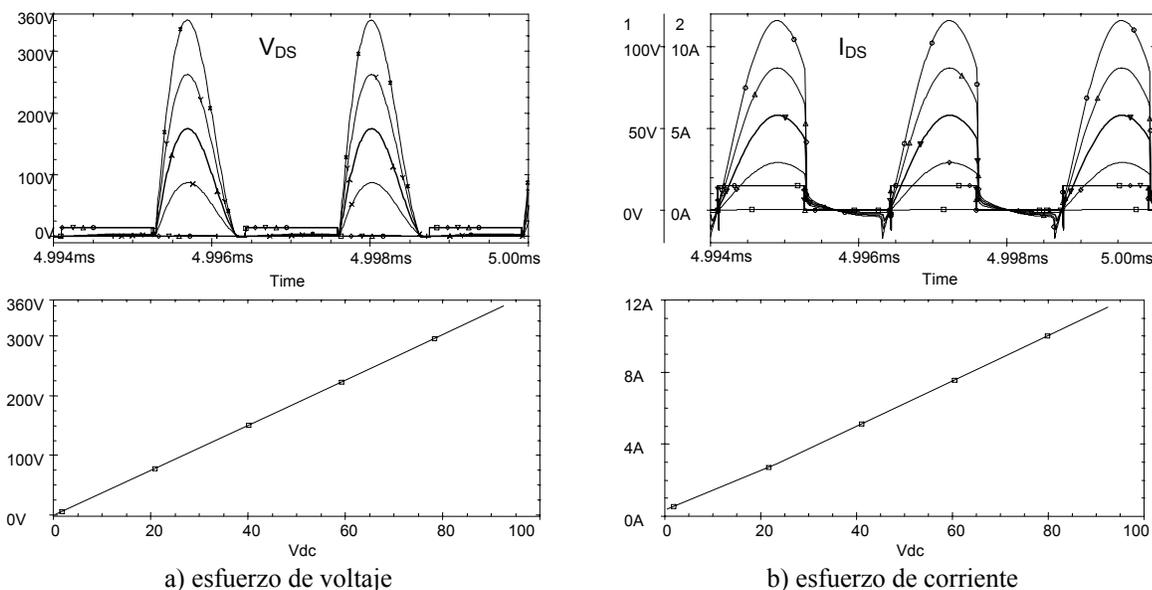


Figura 3.9 Variación de las señales en el interruptor en función del V_{CD}

En la figura 3.10a se presenta la variación de la potencia instantánea en el interruptor con respecto al voltaje de alimentación, como se observa no presenta una variación directamente proporcional, sino un incremento exponencial con respecto al voltaje de alimentación. El incremento del voltaje de alimentación, también incrementa las pérdidas en el interruptor. De esto se determina que en la conmutación en el apagado existe un traslape de la señal de corriente con la de voltaje, por lo cual existe una pérdida de potencia en el interruptor. En la conmutación al encendido no existe este traslape, por lo cual no se generan pérdidas de potencia. Esto sucede para todos los niveles de voltaje.

La potencia promedio también presenta un incremento exponencial con respecto al incremento del voltaje de alimentación (figura 3.10b). La potencia disipada por el interruptor se traduce en pérdida de potencia, por lo cual, a mayor voltaje de alimentación se genera mayor pérdida de potencia. En la tabla 3.5 se presentan los valores máximos obtenidos de las pérdidas de potencia en el interruptor.

El cambio en las señales de voltaje y corriente en la carga con respecto al voltaje de alimentación, presentan solo variaciones en los niveles tanto de corriente como de voltaje (figura 3.11), a mayor voltaje de alimentación mayores son los voltajes y corrientes en la carga, siendo estas sinusoidales y estando en fase. Para el menor nivel de voltaje 0.5V las señales en la carga son muy aproximadas a cero. En la tabla 3.5 se presentan los valores máximos obtenidos de los voltajes y corrientes en la carga.

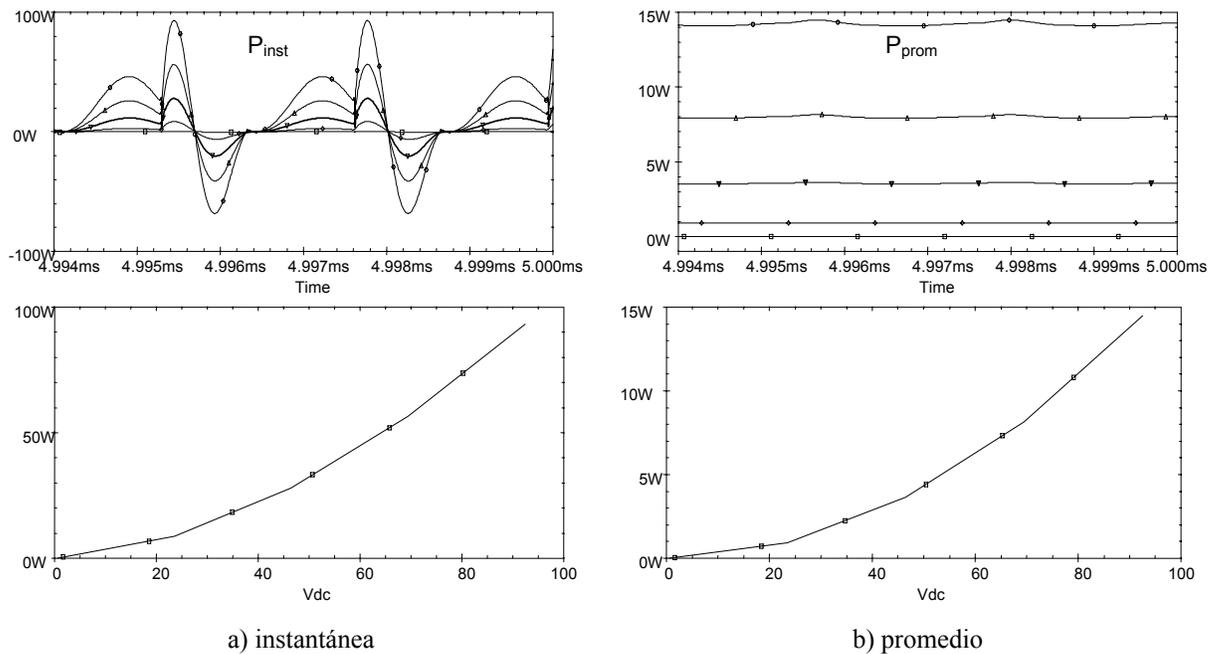


Figura 3.10 Variación de la potencia en el interruptor en función del V_{CD}

En la figura 3.12a se presenta la variación de las potencias de entrada y salida con respecto al voltaje de alimentación, estas potencias son muy aproximadas entre si, y presentan cambios exponenciales con respecto a la variación del voltaje de alimentación. A mayor voltaje de alimentación mayor son las potencias tanto de entrada como de salida.

En la figura 3.12b se presenta la variación de la eficiencia con respecto al voltaje de alimentación, la cual es exponencial. La eficiencia es mayor a menor voltaje de alimentación, lo que lleva, que a mayor potencia de salida, mayores son las pérdidas. Para el menor nivel de voltaje 0.5V las señales de potencias y eficiencias son muy aproximadas a cero.

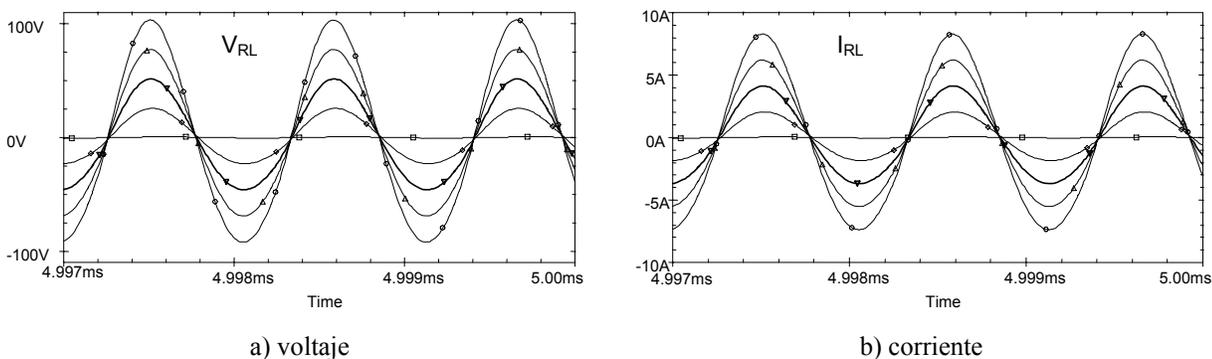


Figura 3.11 Variación de las señales en la carga en función del V_{CD}

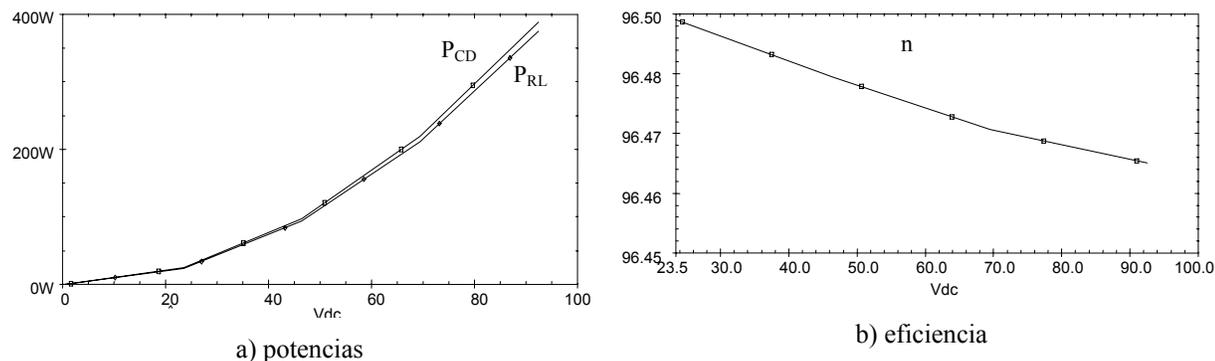


Figura 3.12 Variación en función del V_{CD} de las potencias de entrada, salida y eficiencia

Tabla 3.5 Valores máximos del análisis paramétrico variando el voltaje de alimentación

Vdc (V)	Interruptor (S)				Carga (R _L)		Pent (W)	Psal (W)	n (%)
	Vmax (V)	I _{max} (A)	P inst. max (W)	P prom. max (W)	Vmax (V)	I _{max} (A)			
0.5	1.62371	0.41952	0.10413	0.00046	0.50646	0.04051	0.00998	0.00955	96.7067
23.5	87.2582	2.91387	8.62347	0.91560	25.6837	2.05470	24.6764	23.8087	96.4988
46.5	174.631	5.80464	27.9332	3.62875	51.1625	4.09300	97.6515	94.2062	96.4867
69.5	262.300	8.70016	56.3898	8.14999	76.6790	6.13432	219.114	211.360	96.4758
92.5	350.179	11.5991	93.2069	14.4879	102.231	8.17855	389.167	375.367	96.4688

3.3.1.2 Variación del capacitor paralelo al interruptor

Para observar el comportamiento del circuito en función del capacitor paralelo al interruptor, será variado este parámetro de 3.11nF a 5.51nF, este intervalo está definido por incrementos de 0.8nF.

En la figura 3.13a se observa la variación del esfuerzo de voltaje con respecto al capacitor paralelo al interruptor. Para el valor de 4.71nF obtenido del diseño, existe una CVC con una pendiente aproximada a cero, ya que la señal cruza por cero casi en la transición de apagado a encendido de la señal impulsora del interruptor. Al incrementar el valor del capacitor se pierde la CVC, ya que la señal se desplaza hacia la derecha y no logra cruzar por cero, provocando que no se eliminen las pérdidas por conmutación al encendido en el dispositivo y por lo tanto incrementándose las pérdidas totales en el interruptor, que se ve reflejado en menor eficiencia. Para valores menores del capacitor diseñado, existe un desplazamiento hacia la izquierda del esfuerzo de voltaje, conservando la CVC pero incrementándose los niveles del mismo.

En la figura 3.13b se observa la variación del esfuerzo de corriente con respecto al capacitor paralelo al interruptor. Al igual que para el esfuerzo de voltaje, al incrementarse el valor de diseño del capacitor, existe un desplazamiento hacia la derecha del esfuerzo de corriente, generándose un pico de corriente positivo debido a que se pierde la CVC. Para valores menores las señales se desplazan hacia la izquierda, incrementándose los niveles del esfuerzo de corriente y generándose picos de corriente negativos debido a la conducción interna del diodo. Para el valor de 4.71nF el pico de corriente negativo es el menor.

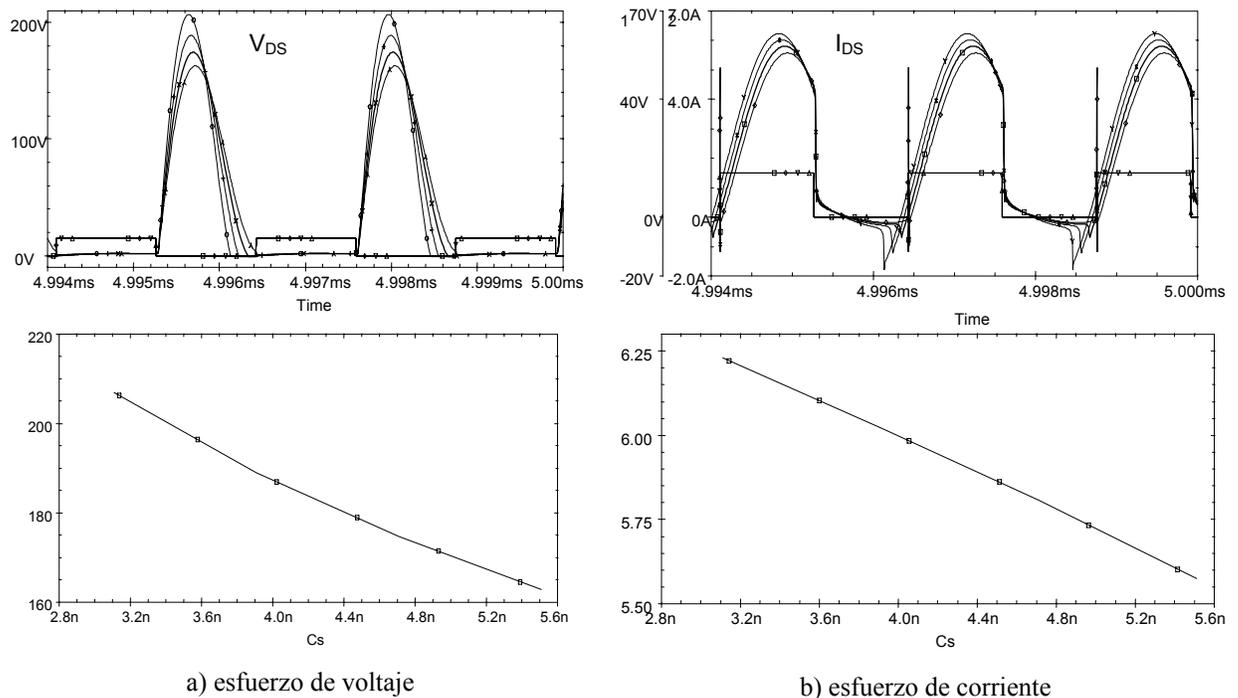


Figura 3.13 Variación de las señales en el interruptor en función de C_S

Los niveles elevados de los esfuerzos tanto de voltaje como de corriente incrementan el costo del interruptor y el tamaño de estos dispositivos, que no es conveniente al realizar la construcción.

En la tabla 3.6 se presentan los valores máximos obtenidos de los esfuerzos en el interruptor.

La figura 3.14a muestra la variación de la potencia instantánea disipada por el interruptor, con respecto al capacitor paralelo entre sus terminales. Para el valor de 4.71nF se presenta la menor pérdida de potencia instantánea, y para valores tanto mayor como menores del valor obtenido en el diseño las pérdidas se incrementan. El pico de potencia se presenta en el mayor valor del capacitor, debido a que se pierde la conmutación a voltaje cero.

Para la potencia promedio en el interruptor (figura 3.14b), se observa que para valores menores del capacitor, las pérdidas son mayores y van disminuyendo hasta el valor mayor. A partir del valor de 4.71nF obtenido del diseño, esta disminución es con una menor pendiente.

La variación del voltaje y corriente en la carga con respecto al capacitor paralelo al interruptor se presentan en la figura 3.15, como se observa casi no afecta ya que se presentan pequeñas variaciones en los niveles tanto de corriente como de voltaje, siendo sinusoidales estas señales para los diferentes niveles del capacitor C_s , las señales de voltaje y corriente en la carga están en fase.

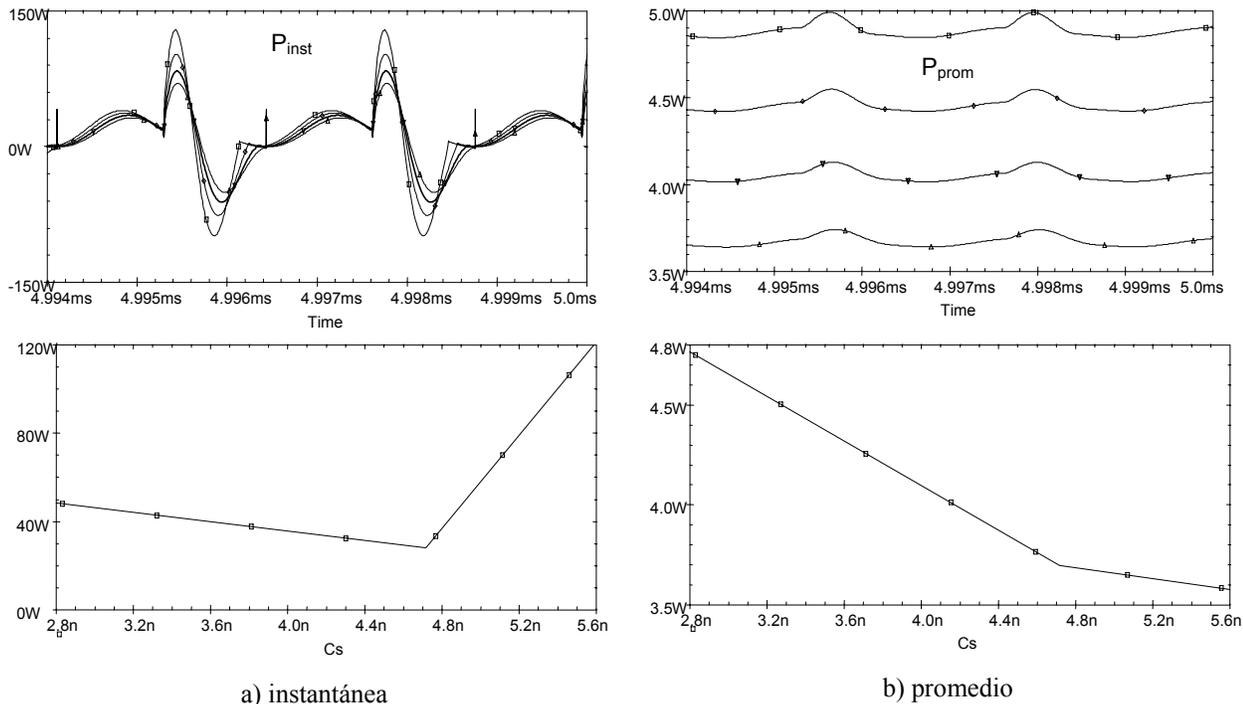


Figura 3.14 Variación de la potencia en el interruptor en función de C_s

En la figura 3.16a se presenta la variación de las potencias de entrada y salida con respecto al capacitor C_s . El incremento del valor del capacitor provoca una disminución en ambas potencias. Por lo cual, si se busca incrementar la potencia mediante la disminución del valor del capacitor, se tiene que considerar que esto implica un incremento en los esfuerzos del interruptor.

En la figura 3.16b se muestra la variación de la eficiencia con respecto al capacitor paralelo al interruptor, la cual es mayor para el valor del capacitor de 4.71nF obtenida del diseño. Si el valor del capacitor se incrementa o decrecienta del valor calculado en el diseño, la eficiencia disminuye debido a que se generan mayores pérdidas en el interruptor. En la tabla 3.6 se presentan los valores máximos obtenidos de las potencias de entrada, salida y eficiencia.

A continuación se muestran en la tabla 3.6 los valores máximos del análisis paramétrico ante las variaciones del capacitor paralelo al interruptor.

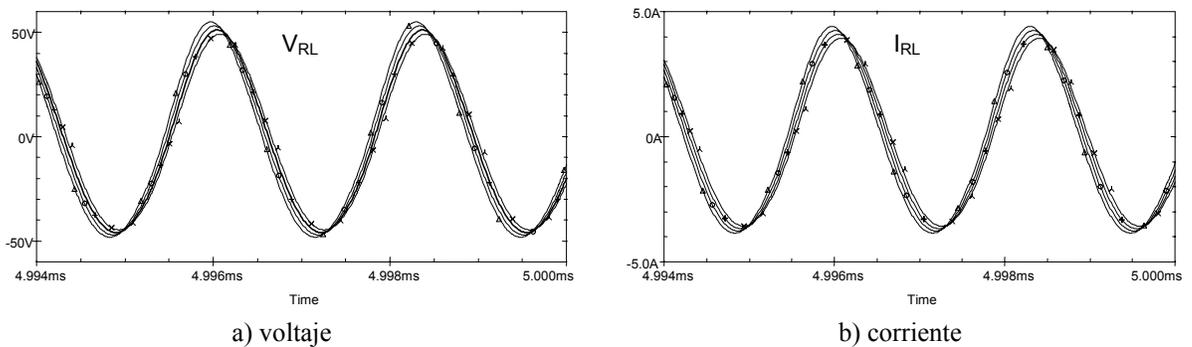


Figura 3.15 Variación de las señales en la carga en función de C_s

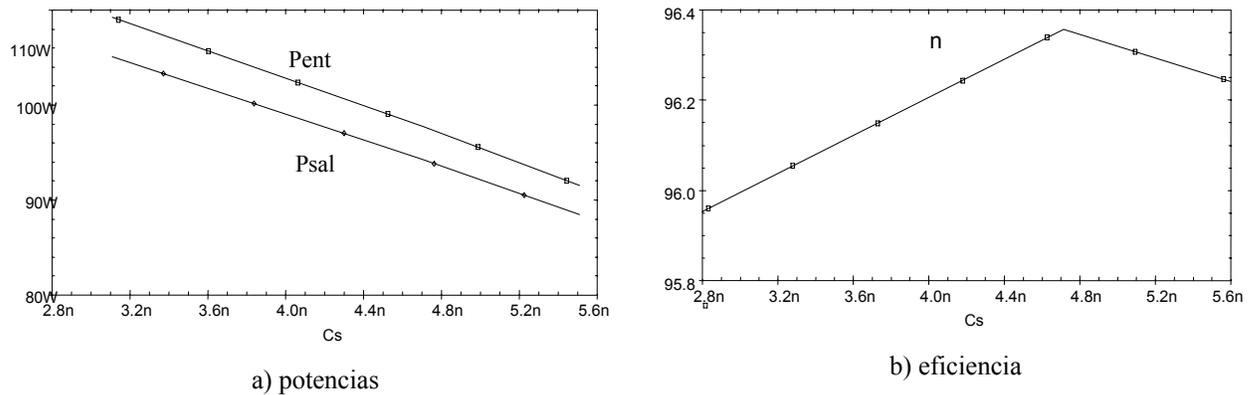


Figura 3.16 Variación en función de C_s de la potencia de entrada, salida y eficiencia

Tabla 3.6 Valores máximos del análisis paramétrico variando el capacitor paralelo

C (nF)	Interruptor (S)				Carga (R_L)		Pent (W)	Psal (W)	n (%)
	Bmax (V)	I _{max} (A)	P inst. max (W)	P prom. max (W)	V _{max} (V)	I _{max} (A)			
3.11	206.777	6.22919	42.9620	4.48814	54.9825	4.39860	109.228	105.018	96.1606
3.91	188.803	6.02008	34.0576	4.04562	53.0636	4.24509	103.468	99.6492	96.3235
4.71	174.612	5.80452	27.9312	3.62590	51.1602	4.09282	97.6515	94.2034	96.4837
5.51	162.757	5.57245	23.3807	3.23949	49.1767	3.93413	91.5083	88.4087	96.3277

3.3.1.3 Variación de la resistencia de carga

Para observar el comportamiento del circuito en función de la resistencia de carga, este parámetro será variado de 6.5ohms a 12.5ohms, este intervalo está definido por incrementos de 3ohms. Para valores de R_L superiores a 12.5ohms obtenido para el diseño, el sistema pierde su funcionamiento correcto, por lo cual se presenta el análisis hasta 12.5ohms.

En la figura 3.17a se observa la variación del esfuerzo de voltaje con respecto a la resistencia de carga. Para el valor de 12.5 ohms obtenido del diseño, existe una CVC con una pendiente aproximada a cero. Para valores menores de la resistencia de carga obtenida del diseño, existe un desplazamiento hacia la izquierda del esfuerzo de voltaje, conservando la CVC pero incrementándose los niveles del mismo.

En la figura 3.17b se observa la variación del esfuerzo de corriente con respecto a la resistencia de carga. Al igual que para el esfuerzo de voltaje, para los valores menores las señales se desplazan hacia la izquierda incrementándose los niveles del esfuerzo de corriente y generándose picos de corriente negativos debido a la conducción interna del diodo. Para el valor de 12.5 ohms el pico de corriente negativo es el más pequeño.

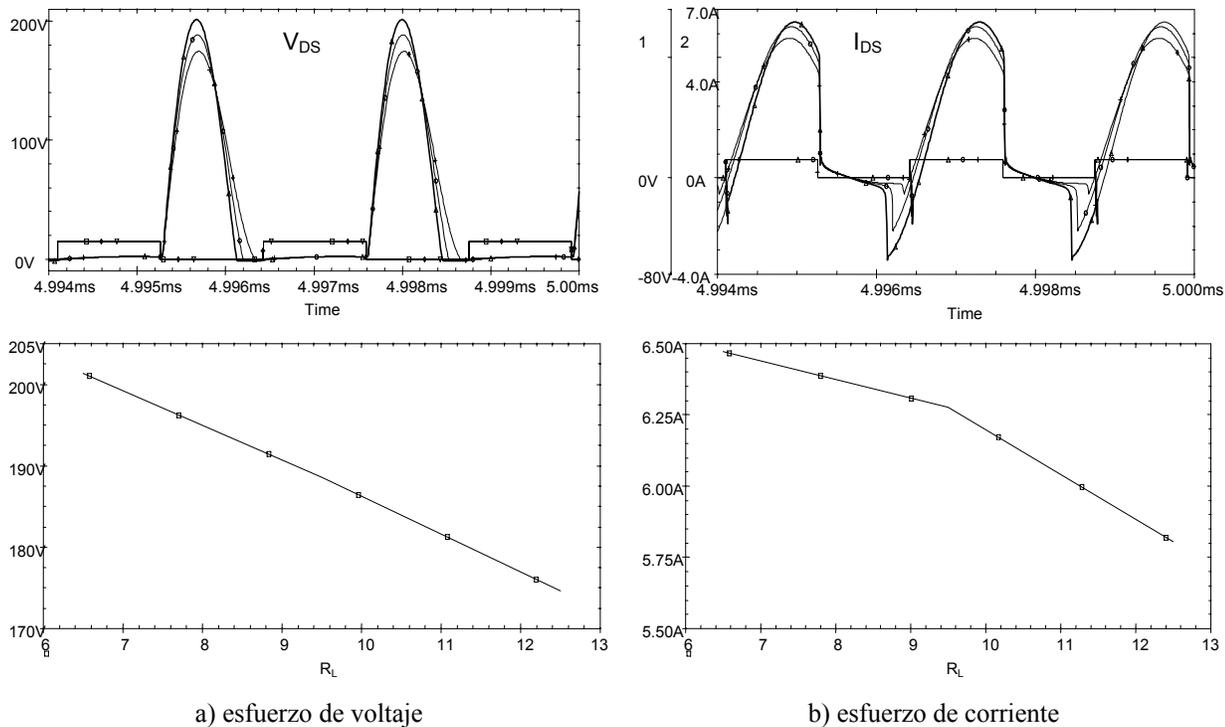


Figura 3.17 Variación de las señales en el interruptor en función de R_L

La figura 3.18a muestra el cambio de la potencia instantánea disipada por el interruptor ante las variaciones de la resistencia de carga. Para el valor de 12.5 omhs se presenta la menor pérdida de potencia instantánea y para los valores menores del valor obtenido en el diseño las pérdidas se incrementan. El análisis paramétrico y de funcionamiento de la potencia promedio en el interruptor se muestra en la figura 3.18b, en donde se observa que para los valores menores de la resistencia de carga, las pérdidas son mayores y van disminuyendo hasta el valor de 12.5 omhs.

Las señales del análisis paramétrico de voltaje y corriente en la carga se presentan en la figura 3.19. Se presentan pequeñas variaciones en los niveles tanto de corriente como de voltaje, siendo sinusoidales estas señales para los diferentes niveles de la resistencia R_L , las señales de voltaje y corriente en la carga están en fase.

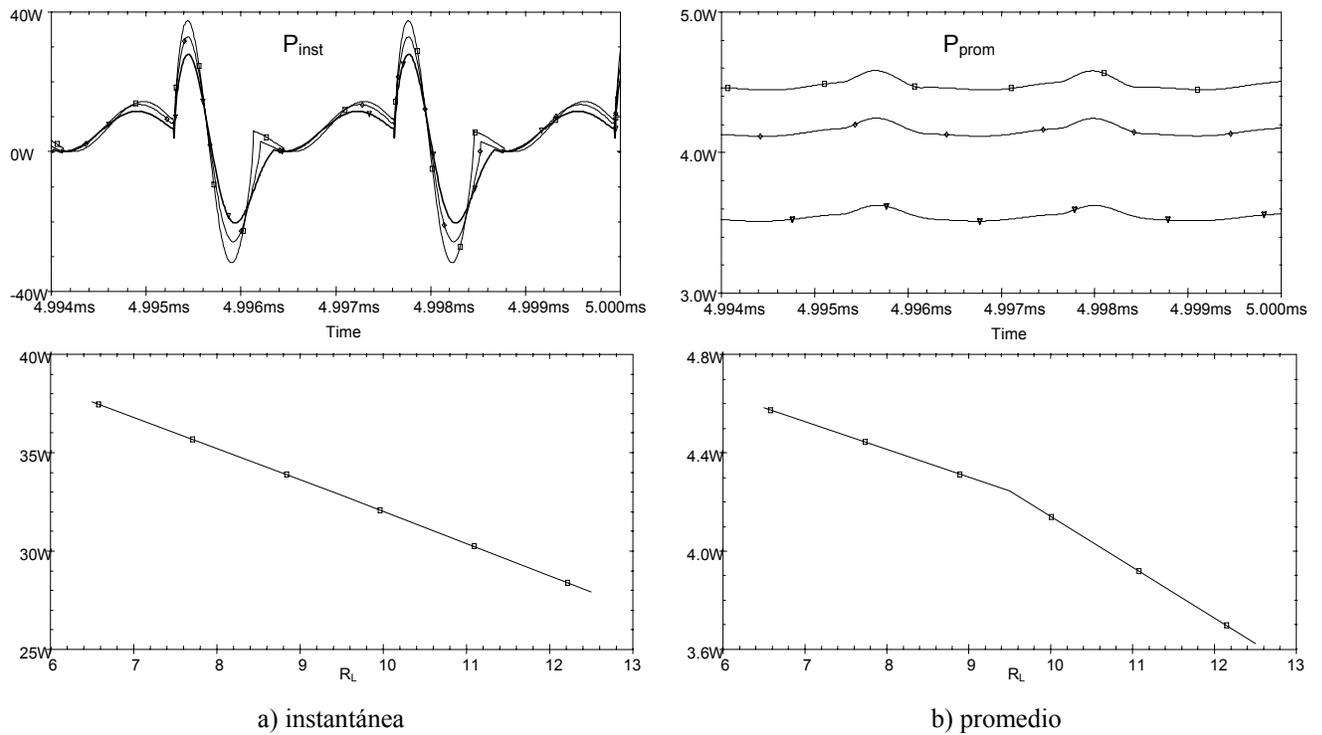


Figura 3.18 Variación de la potencia en el interruptor en función de R_L

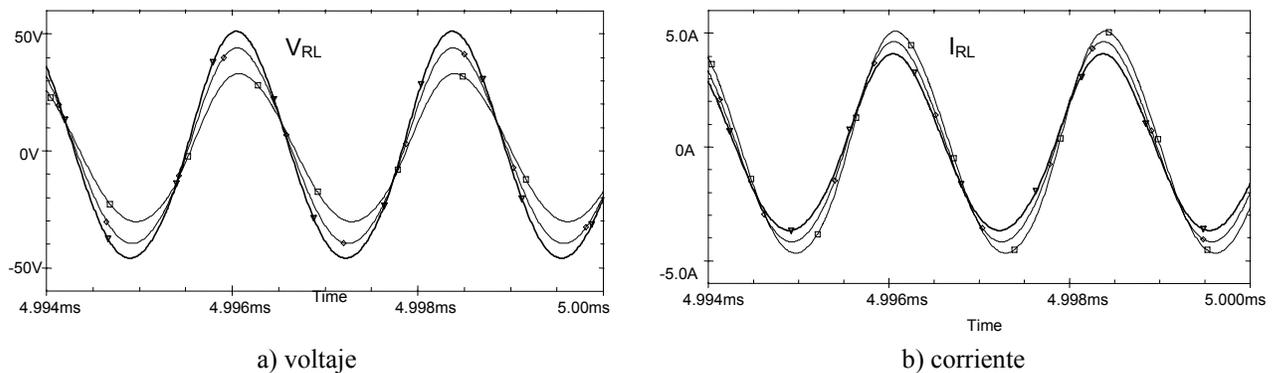


Figura 3.19 Variación de las señales en la carga en función de R_L

En la figura 3.20a se presenta la variación de las potencias de entrada y salida con respecto a la resistencia de carga. Para los valores menores de la resistencia de carga las potencias de entrada y salida son menores y se incrementan hasta llegar al valor obtenido del diseño. Por lo cual, si se busca incrementar la potencia, es necesario utilizar el valor máximo de la resistencia de carga sin que se pierda la CVC y sin tener que preocuparse por los esfuerzos en el interruptor, ya que en este caso son menores.

En la figura 3.20b se presenta la variación de la eficiencia con respecto a la resistencia de carga. La mayor eficiencia de funcionamiento se obtiene con el nivel de la resistencia obtenida del diseño $R_L = 12.5\text{ohms}$, al disminuir el valor de la resistencia de carga también se decremento la eficiencia.

A continuación se muestran en la tabla 3.7 los valores máximos del análisis paramétrico ante las variaciones del capacitor paralelo al interruptor.

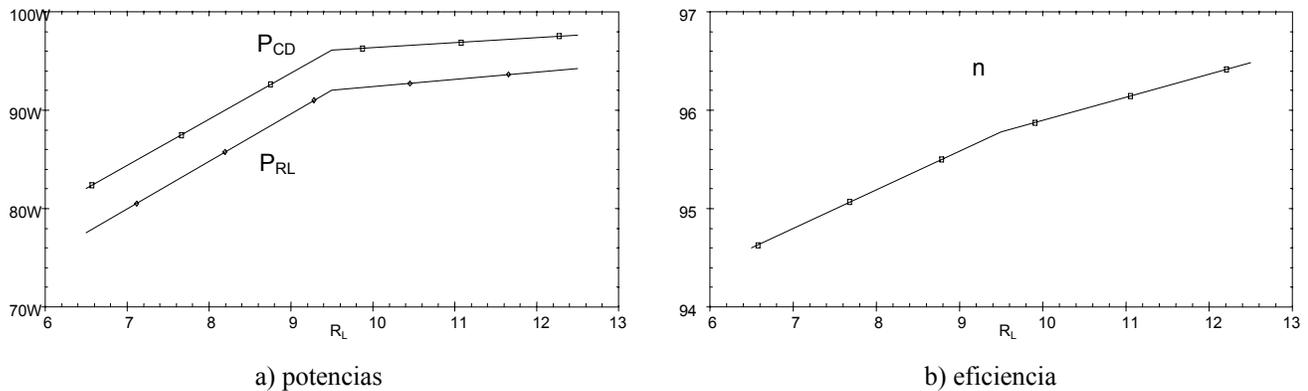


Figura 3.20 Variación en función de R_L de la potencia de entrada, salida y eficiencia

Tabla 3.7 Valores máximos del análisis paramétrico variando la resistencia de carga

R_L (Ω)	Interruptor (S)				Carga (R_L)				
	Vmax (V)	I _{max} (A)	P inst. max (W)	P prom. max (W)	Vmax (V)	I _{max} (A)	P _{ent} (W)	P _{sal} (W)	n (%)
6.5	201.314	6.47104	37.5702	4.58410	33.0775	5.08885	82.0134	77.5688	94.6025
9.5	188.605	6.27823	32.8433	4.24552	44.0389	4.63568	96.0891	92.0152	95.7773
12.5	174.607	5.80471	27.9329	3.62534	51.1596	4.09277	97.6515	94.2012	96.4815

3.3.2 Simulación considerando la resistencia interna del inductor L_o

Los valores finales con los que se construirá el ACECVC, son muy cercanos a los utilizados para la simulación, pero no son iguales, por lo tanto en esta sección se muestran la simulación realizada utilizando la resistencia interna que presenta el inductor del tanque resonante. Ya que este inductor presenta pérdidas considerables que demeritan la eficiencia del amplificador.

Esta resistencia se midió con el puente Quad Tech 1715 LCR Digibridge, la cual tiene un valor de 1.8Ω .

Debido a los cambios en el circuito, fue necesario en la simulación ajustar la frecuencia de trabajo para lograr la CVC con pendiente cero y el voltaje de alimentación para obtener 100W de potencia de salida. La frecuencia de trabajo a la que mejor respondió el circuito simulado con valores experimentales (figura 3.22), es de 436KHz, la cual es aproximada a la simulación realizada mediante los valores del diseño que es de 430KHz.

El esfuerzo de voltaje tiene un nivel aproximado de 205V y el de corriente de 6A aproximadamente, comparado con los valores antes obtenidos, se corrobora que son muy aproximados y se espera así sea con los resultados experimentales.

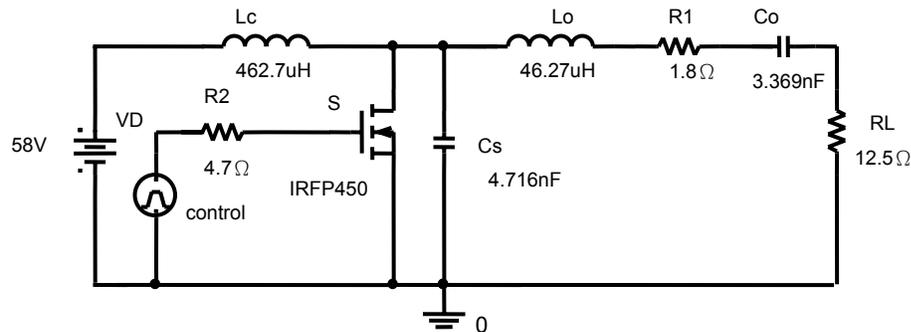


Figura 3.21 Circuito simulado con valores obtenidos experimentalmente

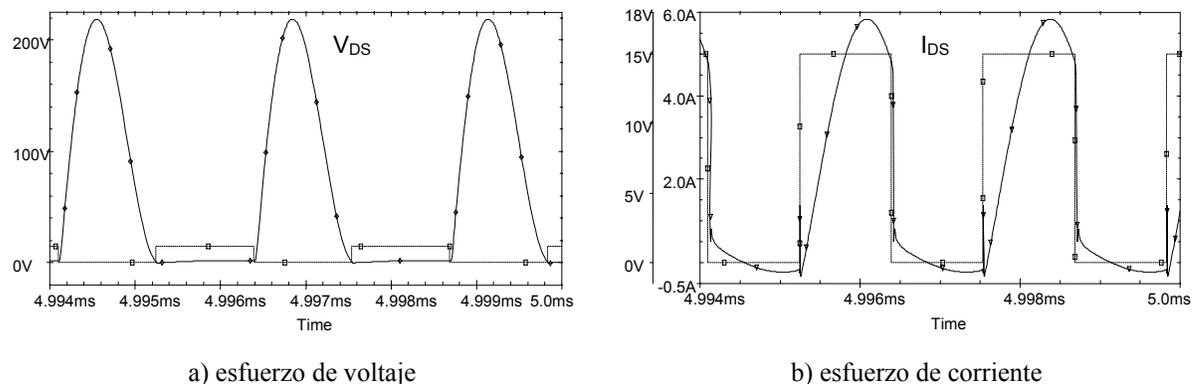


Figura 3.22 Señales en el interruptor

En la figura 3.23a se observa un acercamiento de la conmutación al encendido y al apagado, en la cual se comprueba que existe una CVC y a pendiente aproximadamente a cero, observando la conmutación en el apagado existe un traslape entre las señales de los esfuerzos de voltaje y corriente en el interruptor generándose pérdidas por conmutación en el apagado, en el encendido no existe este traslape por lo cual la disipación de potencia es cero. Las pérdidas de potencia promedio en el interruptor se presentan en la figura 3.23b (parte de abajo), las cuales son de aproximadamente 3.55W, que considerando la potencia de salida de 100W es pequeña.

En la figura 3.24 se muestra la señal de voltaje y corriente en la carga, las cuales se encuentran en fase y son sinusoidales. El voltaje de salida tiene un nivel de 53V pico y la corriente de 4.25A pico aproximadamente.

En la figura 3.25 se observa la eficiencia, así como las potencias de entrada y salida; en la cual se obtiene una potencia de entrada de 118W, una potencia de salida de 100W y una eficiencia del 84.95%.

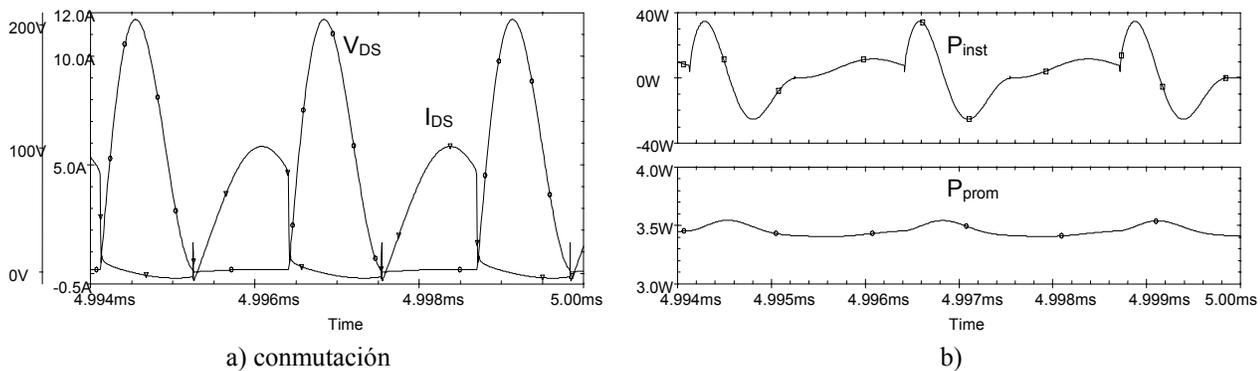


Figura 3.23 Potencias en el interruptor

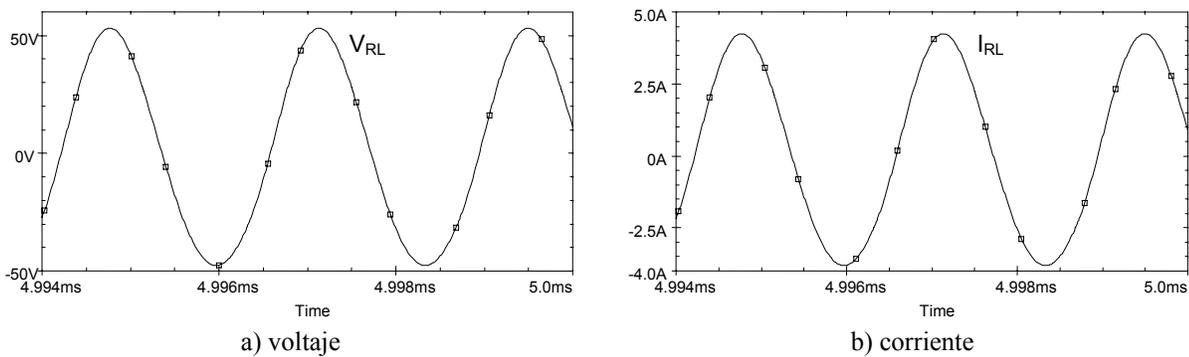


Figura 3.24 Señales en la carga

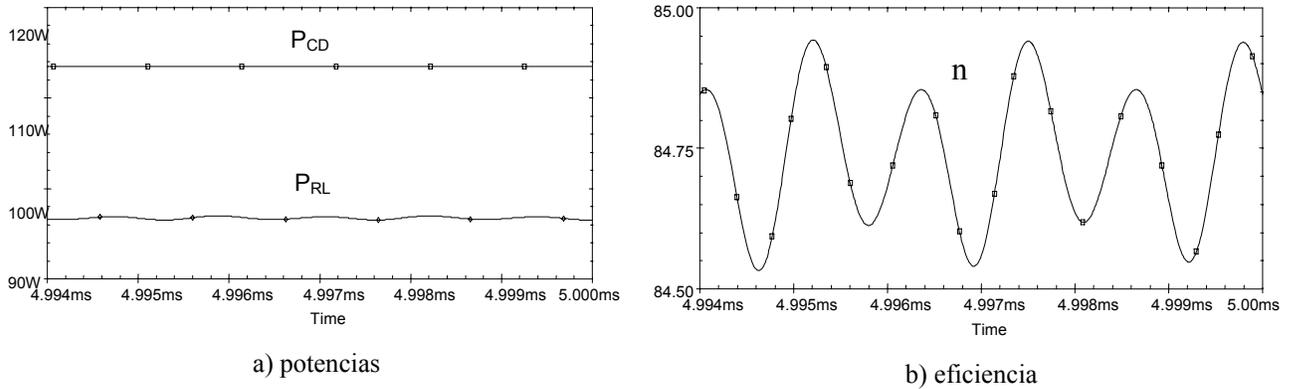


Figura 3.25 a) Potencia de entrada, salida y eficiencia

3.4 Diseño del circuito a 930KHz y 100 W de potencia

Inicialmente se realizó el diseño a la frecuencia de 900KHz, la razón por la cual finalmente se cambió la frecuencia de conmutación a 930KHz, es por la no disponibilidad de los elementos del circuito en el centro de trabajo, siendo necesario ajustar la frecuencia hasta obtener valores de fácil disponibilidad. Esto basado en el diagrama a bloques mostrado en la figura 1.2 del capítulo 1. En cuanto a los inductores teóricamente no hay problemas, ya que se construyen a los valores necesarios.

Los parámetros de entrada finales introducidos al programa computacional de diseño se muestran en la tabla 3.8, en la cual podemos constatar que la frecuencia resultante es de 930KHz, la cual difiere de la original de 900KHz.

Tabla 3.8 Parámetros de entrada proporcionados al programa computacional de diseño

Nombre	Símbolo	Valor	Unidad
Frecuencia	F	0.93	Mhz
Voltaje de alimentación	V_D	46.5	V
Relación de inductancias	H	0.1	----
Factor de calidad	Q	10	----
Resistencia de carga	R	12.5	ohm
Resistencia interna del interruptor	R_s	0.4	ohm
Capacitancia parásita del dispositivo	C_{oss}	720	pF
Ciclo de trabajo	D	50	%

Tabla 3.9 Parámetros de salida calculados mediante el programa computacional de diseño

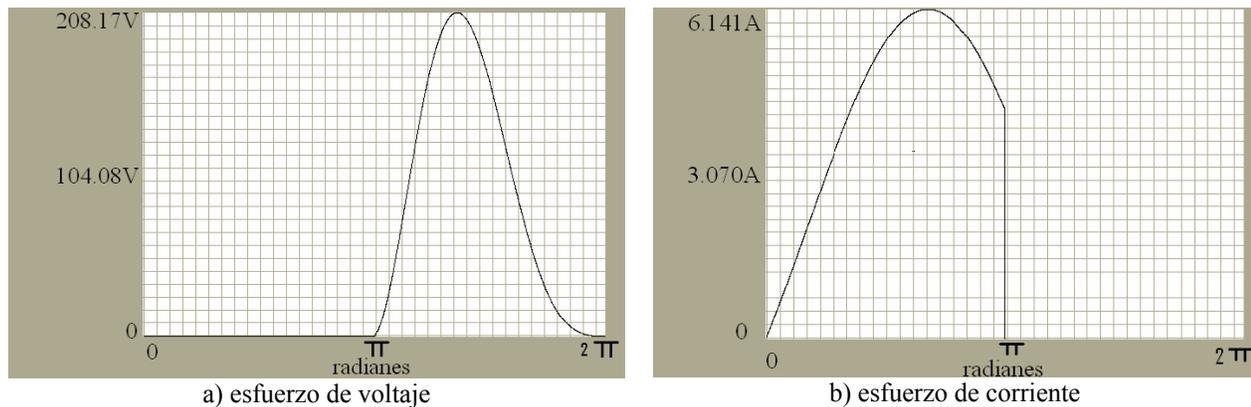
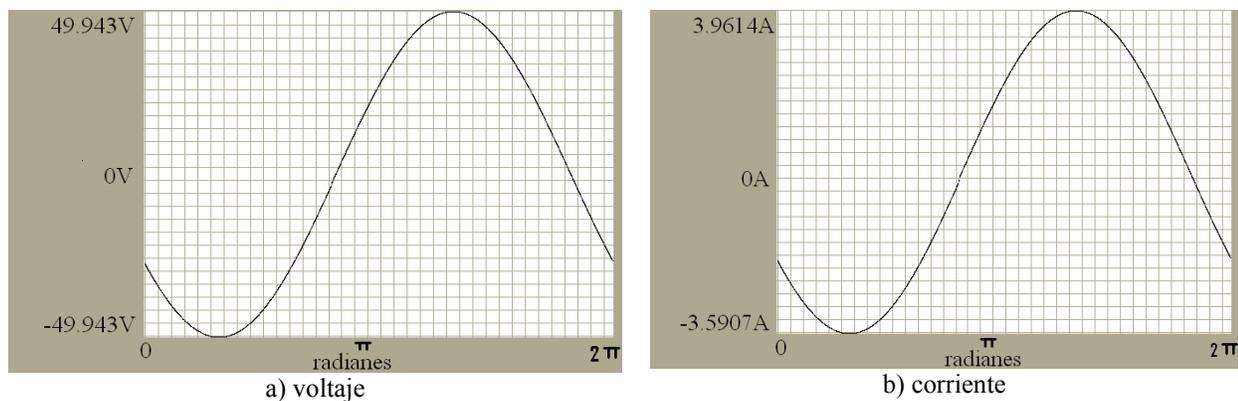
Nombre	Símbolo	Valor	Unidad
Inductor choque	L_c	213.9	μ H
Capacitor lineal paralelo	C_s	2.743	nF
Capacitor resonante	C_o	1.558	nF
Inductor resonante	L_o	21.39	μ H
Capacitor externo	C_{ext}	1.794	nF

Tabla 3.10 Variables útiles calculados mediante el programa computacional de diseño

Nombre	Símbolo	Valor	Unidad
Corriente de la fuente de CD	IC	21.46	A
Amplitud del voltaje de salida	Vm	49.94	V
Amplitud de la corriente de salida	Io	3.995	A
Esfuerzo de voltaje en el interruptor	VSM	208.2	V
Esfuerzo de corriente en el interruptor	ISM	6.141	A
Potencia de la fuente	Pent	99.78	W
Potencia de salida	Psal	99.78	W
Eficiencia	n	100	%

Como se observa en la tabla 3.9 los valores de los capacitores obtenidos son más aproximados a valores comerciales, el capacitor externo de 1.794nF puede ser empleado por uno comercial de 1.5nF y el capacitor del tanque resonante de 1.558nF por uno de 1.406nF formado por dos capacitores en serie de 2.2nF y 3.9nF.

En las gráficas de la figura 3.26 se presenta el esfuerzo de voltaje, con un valor pico de 208.1791V y una corriente pico de 6.1412A. En la figura 3.27 se tiene la señal de voltaje en la carga, con un valor pico de 49.9433V y una corriente de 3.9614A, estas señales son obtenidas del programa de cómputo.

**Figura 3.26** Formas de onda en el interruptor**Figura 3.27** Señales en la carga

3.4.1 Simulación del circuito

Para la simulación del ACECVC a 930KHz se utiliza el circuito de la figura 3.28. De igual forma que para la frecuencia de 430KHz, es necesario observar las señales en el interruptor y en la carga.

En la figura 3.29 se muestran la señal impulsora del interruptor, el esfuerzo de voltaje y corriente en el interruptor, el esfuerzo de voltaje tiene un nivel de 180V y el de corriente de 6A aproximadamente, comparado con los valores obtenidos en el programa de diseño tabla 3.10, se corrobora que son cercanos a los de la simulación. En la figura 3.30a se observa un acercamiento de la conmutación al encendido y al apagado, en la cual se comprueba que existe una CVC en el encendido, pero no a pendiente cero, ya que las señales están ligeramente desplazadas hacia la izquierda de la señal impulsora del interruptor. Por otro lado en la conmutación en el apagado existe un traslape entre las señales de los esfuerzos de voltaje y corriente en el interruptor, generándose pérdidas por conmutación en el apagado. En el encendido no existe este traslape por lo cual la disipación de potencia es cero. Las pérdidas de potencia instantánea en el interruptor se presentan en la figura 3.30b (parte de arriba) y las pérdidas de potencia promedio en el interruptor se presentan en la figura 3.30b (parte de abajo), las cuales son de aproximadamente 3.8W, potencia relativamente pequeña considerando que se tiene una potencia de salida de 100W.

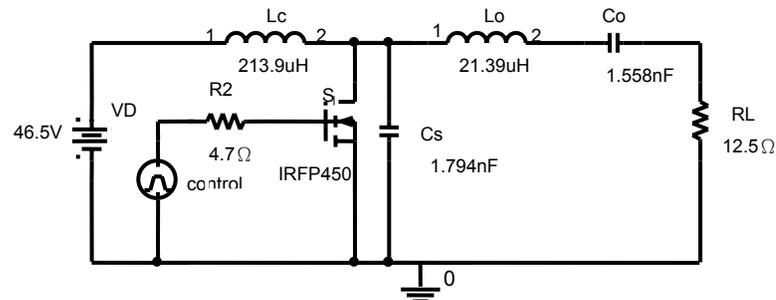
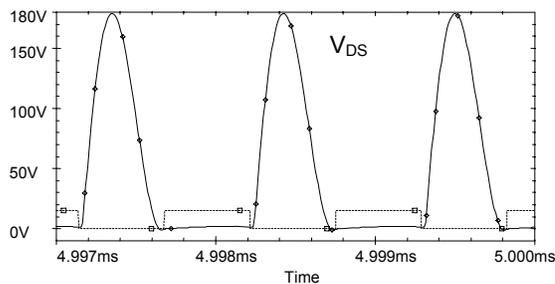
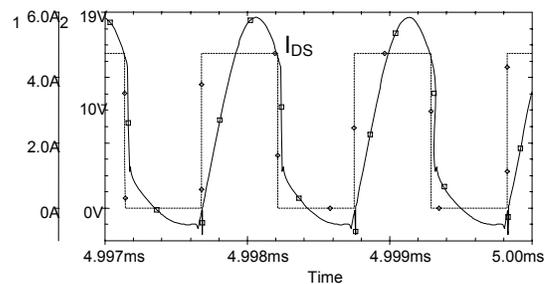


Figura 3.28 Circuito a simular



a) esfuerzo de voltaje



b) esfuerzo de corriente

Figura 3.29 Formas de onda en el interruptor

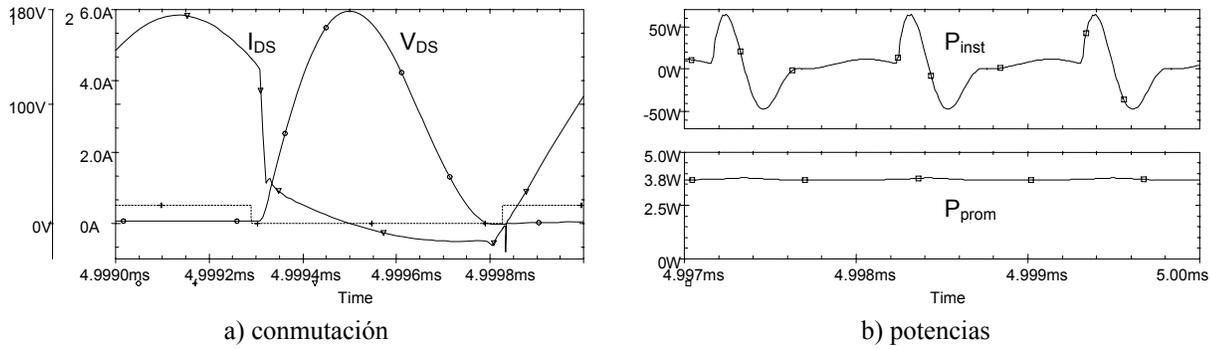


Figura 3.30 Potencias en el interruptor

En la figura 3.31 se muestra la señal de voltaje y corriente en la carga, las cuales se encuentran en fase y son sinusoidales, debido al alto factor de calidad utilizado para el diseño ($Q=10$). El voltaje de salida tiene un nivel de 50V pico aproximadamente y la corriente de 3.7A pico aproximadamente. Comparado con los valores obtenidos en el programa de diseño tabla 3.10, se corrobora que son aproximados a los de la simulación.

La eficiencia es un parámetro importante que es necesario observar, para esto, primero se presenta la potencia de entrada y salida; ya que estas permiten realizar un comparativo para determinar la calidad con lo cual se realiza el ACECVC. En la figura 3.32 podemos observar la eficiencia, así como las potencias de entrada y salida, en la cual se obtiene una potencia de entrada de 99.2W, una potencia de salida de 95.5W y una eficiencia del 96.35%.

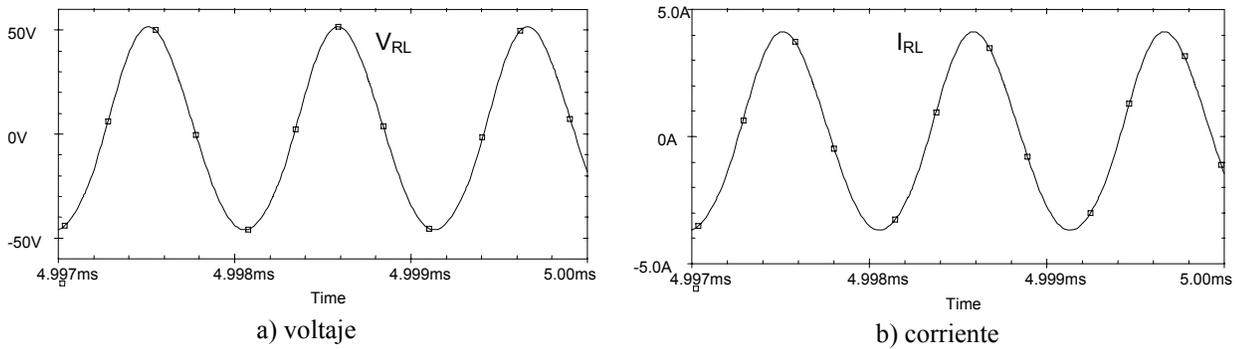


Figura 3.31 Señales en la carga

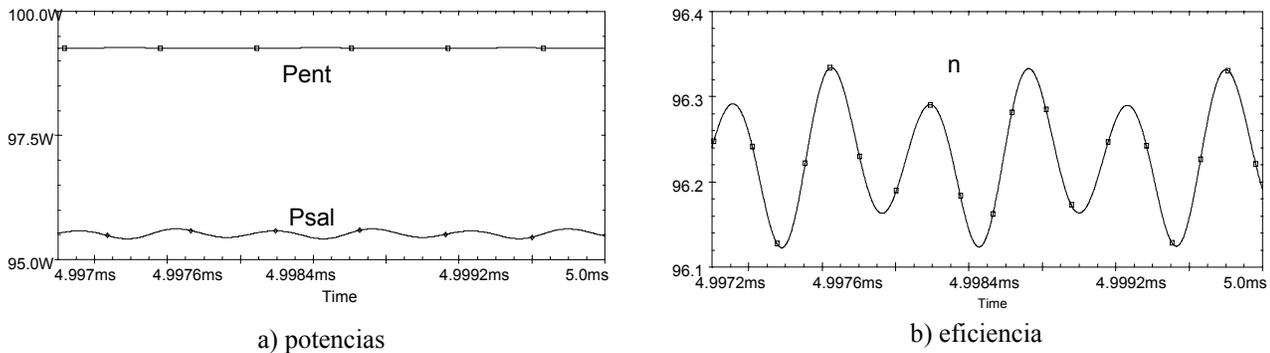


Figura 3.32 Potencias de entrada, salida y eficiencia

3.4.2 Variación de parámetros

Al igual que para la frecuencia de 430KHz, a 930KHz se realiza un análisis paramétrico, mediante el cual se muestra el cambio de diferentes señales en el amplificador con respecto a la variación de tres parámetros: voltaje de alimentación, capacitor paralelo al interruptor y resistencia de carga. También se realiza un análisis de funcionamiento, obteniendo los valores máximos de las señales con respecto a la variación de los parámetros antes mencionados.

3.4.2.1 Variación del voltaje de alimentación

La potencia máxima del diseño ACECVC es 100W, cuyo valor se consigue con un voltaje de alimentación de 46.5V. Se requiere saber el comportamiento del circuito en función de este parámetro por lo cual será variado en un intervalo de 0.5V a 92.5V con incrementos de 23V.

En la figura 3.33a se muestra la variación del esfuerzo de voltaje con respecto al voltaje de alimentación. Como se observa en la parte inferior de la gráfica, el esfuerzo de voltaje varía directamente proporcional al voltaje de alimentación, incrementándose linealmente con respecto al aumento del mismo. El esfuerzo de corriente, también presenta un incremento lineal con respecto al aumento del voltaje en la alimentación (figura 3.33b). Por lo tanto a mayor voltaje de alimentación, los esfuerzos tanto de voltaje como de corriente se incrementan. Se conserva la CVC pero no a pendiente cero, ya que en el esfuerzo de corriente existen picos negativo debidos a la conducción del diodo interno del MOSFET, que aumentan conforme se incrementa el voltaje de alimentación.

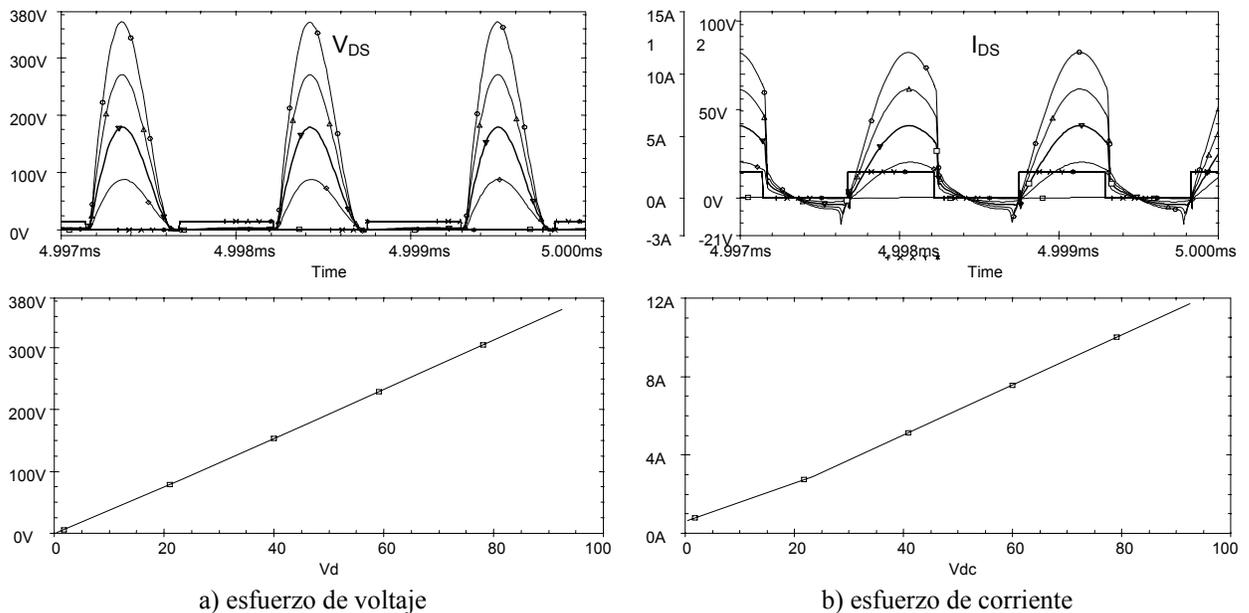


Figura 3.33 Variación de las señales en el interruptor en función del V_{CD}

En la figura 3.34a se presenta la variación de la potencia instantánea en el interruptor con respecto al voltaje de alimentación. Como se observa no presenta una variación directamente proporcional, sino un incremento exponencial con respecto al voltaje de alimentación. El incremento del voltaje de alimentación, también incrementa las pérdidas en el interruptor. De esto se determina que en la conmutación en el apagado existe un traslape de la señal de corriente con la de voltaje, por lo cual existe un potencia o pérdida de potencia en el interruptor. En la conmutación al encendido no existe este traslape, por lo cual no se generan pérdidas de potencia en el encendido, esto sucede para todos los niveles de voltaje.

La potencia promedio también presenta un incremento exponencial con respecto al incremento del voltaje de alimentación (figura 3.34b). La potencia disipada por el interruptor se traduce en pérdida de potencia, por lo cual, a mayor voltaje de alimentación se genera una mayor pérdida de potencia. En la tabla 3.5 se presentan los valores máximos obtenidos de las pérdidas de potencia en el interruptor.

El cambio en las señales de voltaje y corriente en la carga con respecto al voltaje de alimentación, presentan solo variaciones en los niveles tanto de corriente como de voltaje (figura 3.35), a mayor voltaje de alimentación mayores son los voltajes y corrientes en la carga. Como se observa, las señales de voltaje y corriente en la carga son sinusoidales y están en fase. Para el menor nivel de voltaje 0.5V, las señales en la carga son muy aproximadas a cero. En la tabla 3.5 se presentan los valores máximos obtenidos de los voltajes y corrientes en la carga.

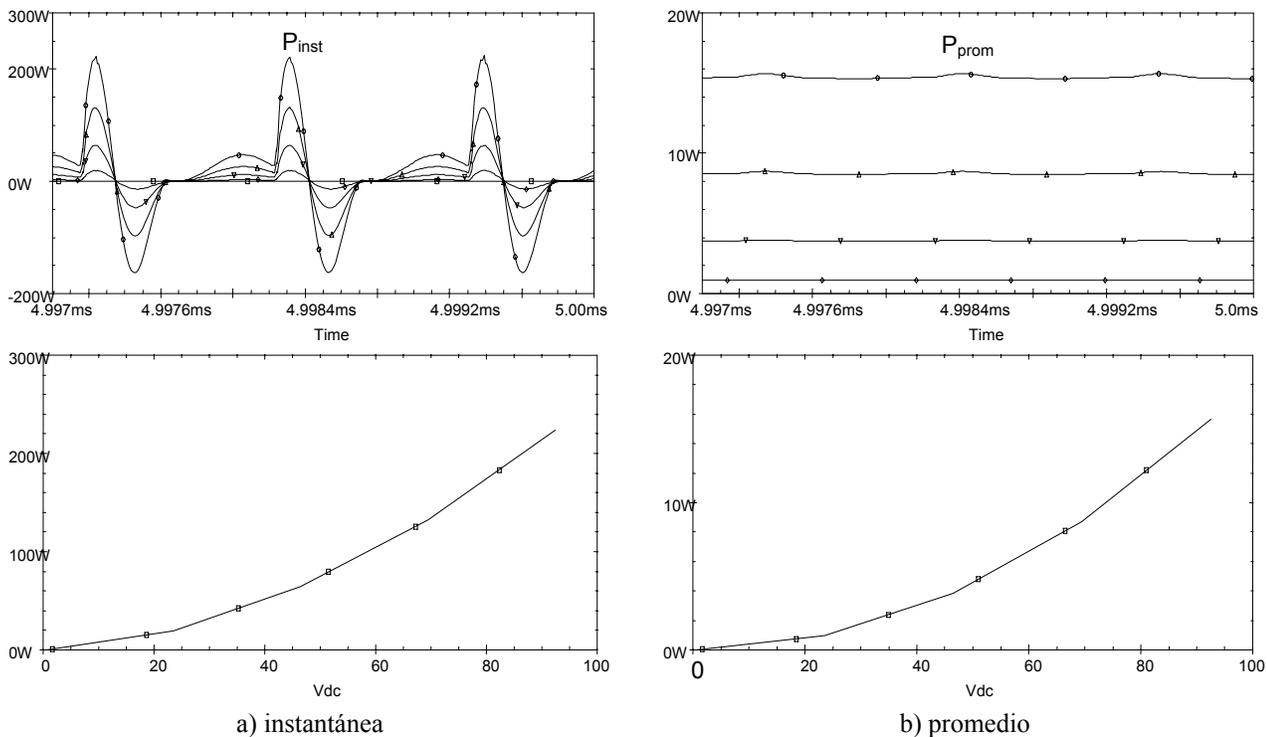


Figura 3.34 Variación de la potencia en el interruptor en función del V_{CD}

En la figura 3.36a se presenta la variación de las potencias de entrada y salida con respecto al voltaje de alimentación, estas potencias son muy aproximadas entre si y presentan cambios exponenciales con respecto a la variación del voltaje de alimentación. A mayor voltaje de alimentación, mayores son las potencias tanto de entrada como de salida.

En la figura 3.36b se presenta la variación de la eficiencia con respecto al voltaje de alimentación, la cual es exponencial. La eficiencia es mayor a menor voltaje de alimentación, lo que lleva a que a mayor potencia de salida, mayores son las pérdidas. Para el menor nivel de voltaje 0.5V, las señales de potencias y eficiencias son muy aproximadas a cero.

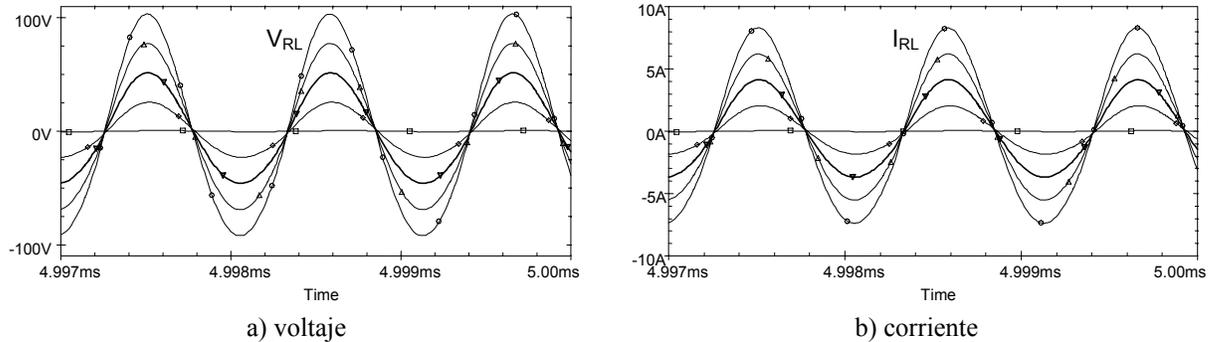


Figura 3.35 Variación de las señales en la carga en función del V_{CD}

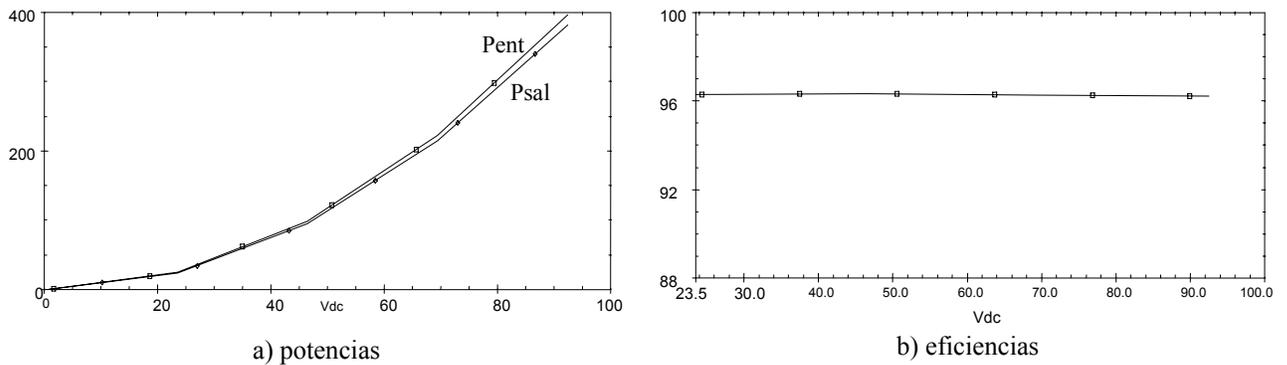


Figura 3.36 Variación en función del V_{CD} de las potencias de entrada, salida y eficiencia

Tabla 3.11 Valores máximos del análisis paramétrico variando el voltaje de alimentación

Vdc (V)	Interruptor (S)				Carga (R_L)		Pent (W)	Psal (W)	n (%)
	Vmax (V)	I _{max} (A)	P inst. max (W)	P prom. max (W)	Vmax (V)	I _{max} (A)			
0.5	1.51091	0.66714	0.71914	0.00125	0.49453	0.03956	0.01042	0.00919	88.1621
23.5	87.9337	2.90387	1.26589	0.95369	25.6141	2.04912	24.5741	23.6660	96.3113
46.5	178.678	5.83791	1.97234	3.82468	51.4867	4.11893	98.6556	95.0401	96.3419
69.5	270.102	8.78060	2.83632	8.69880	77.4336	6.19469	222.606	214.269	96.2615
92.5	362.143	11.7288	3.85756	15.6674	103.458	8.27666	396.623	381.660	96.2339

3.4.2.2 Variación del capacitor paralelo al interruptor

Para observar el comportamiento del circuito en función del capacitor paralelo al interruptor, será variado este parámetro de 1.394nF a 1.994nF, con incrementos de 0.2nF.

En la figura 3.37a se observa la variación del esfuerzo de voltaje con respecto al capacitor paralelo al interruptor. Para el valor de 1.794nF obtenido del diseño, existe una CVC con una pendiente aproximada a cero, ya que la señal cruza por cero casi en la transición de apagado a encendido de la señal impulsora del interruptor. Al incrementar el valor del capacitor se pierde la CVC, ya que la señal se desplaza hacia la derecha y no logra cruzar por cero, provocando que no se eliminen las pérdidas por conmutación al encendido en el dispositivo, y por lo tanto incrementándose las pérdidas totales en el interruptor que se ve reflejado en menor eficiencia. Para valores menores del capacitor diseñado, existe un desplazamiento hacia la izquierda del esfuerzo de voltaje, conservando la CVC pero incrementándose los niveles del mismo.

En la figura 3.37b se observa la variación del esfuerzo de corriente con respecto al capacitor paralelo al interruptor. Al igual que para el esfuerzo de voltaje, al incrementarse el valor de diseño del capacitor, existe un desplazamiento hacia la derecha del esfuerzo de corriente, generándose un pico de corriente positivo debido a que se pierde la CVC. Para valores menores, las señales se desplazan hacia la izquierda, incrementándose los niveles del esfuerzo de corriente y generándose picos de corriente negativos debido a la conducción interna del diodo. Para el valor de 1.794nF el pico de corriente negativo es el menor.

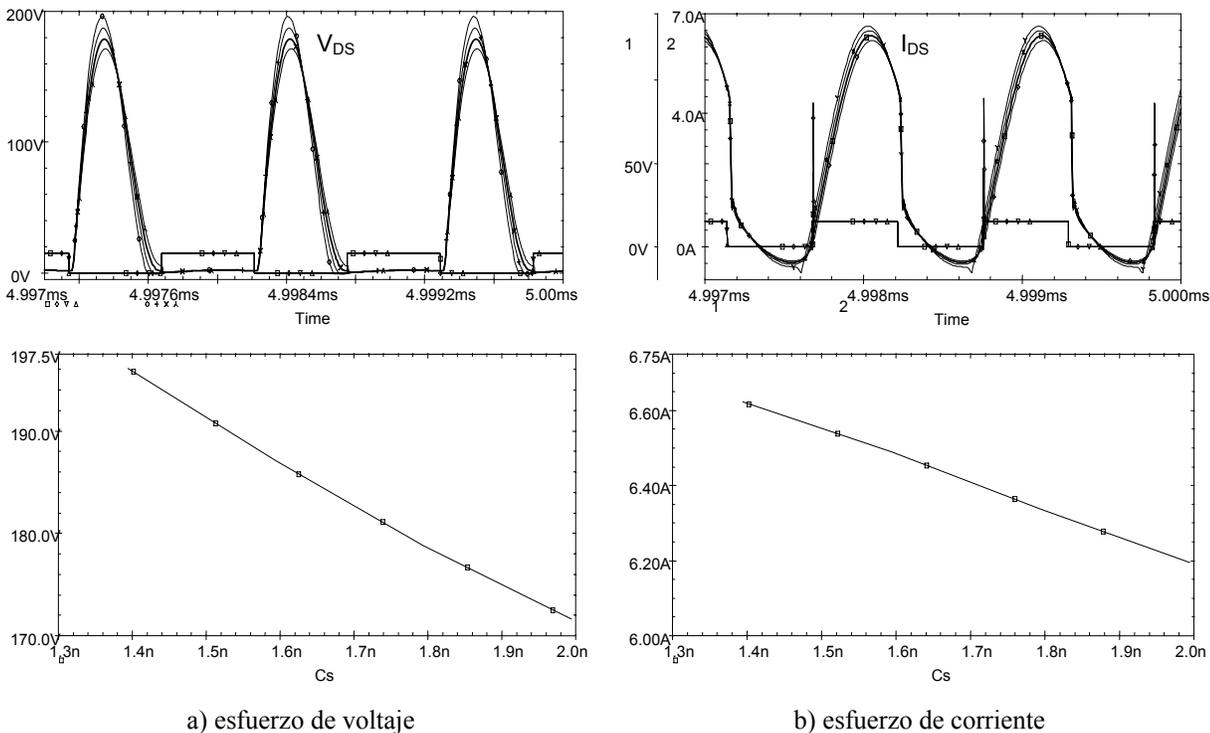


Figura 3.37 Variación de las señales en el interruptor en función de C_S

Los elevados niveles de los esfuerzos tanto de voltaje como de corriente, incrementan el costo del interruptor y el tamaño de estos dispositivos, que no es conveniente al realizar la construcción.

En la tabla 3.12 se presentan los valores máximos obtenidos de los esfuerzos en el interruptor.

La figura 3.38a muestra la variación de la potencia instantánea disipada por el interruptor con respecto al capacitor paralelo al interruptor. Para el valor de 1.794nF se presenta la menor pérdida de potencia instantánea y para valores tanto mayor como menores del valor obtenido en el diseño las pérdidas se incrementan. El pico de potencia se presenta en el valor mayor del capacitor debido a que se pierde la CVC.

Para la potencia promedio en el interruptor (figura 3.38b), se observa que para valores menores del capacitor, las pérdidas son mayores y van disminuyendo hasta el valor mayor. A partir del valor de 1.794nF obtenido del diseño, esta disminución es con una menor pendiente.

La variación del voltaje y corriente en la carga con respecto al capacitor paralelo al interruptor se presentan en la figura 3.39, como se observa casi no afecta, ya que se presentan pequeñas variaciones en los niveles tanto de corriente como de voltaje, siendo sinusoidales estas señales para los diferentes niveles del capacitor C_s , las señales de voltaje y corriente en la carga están en fase.

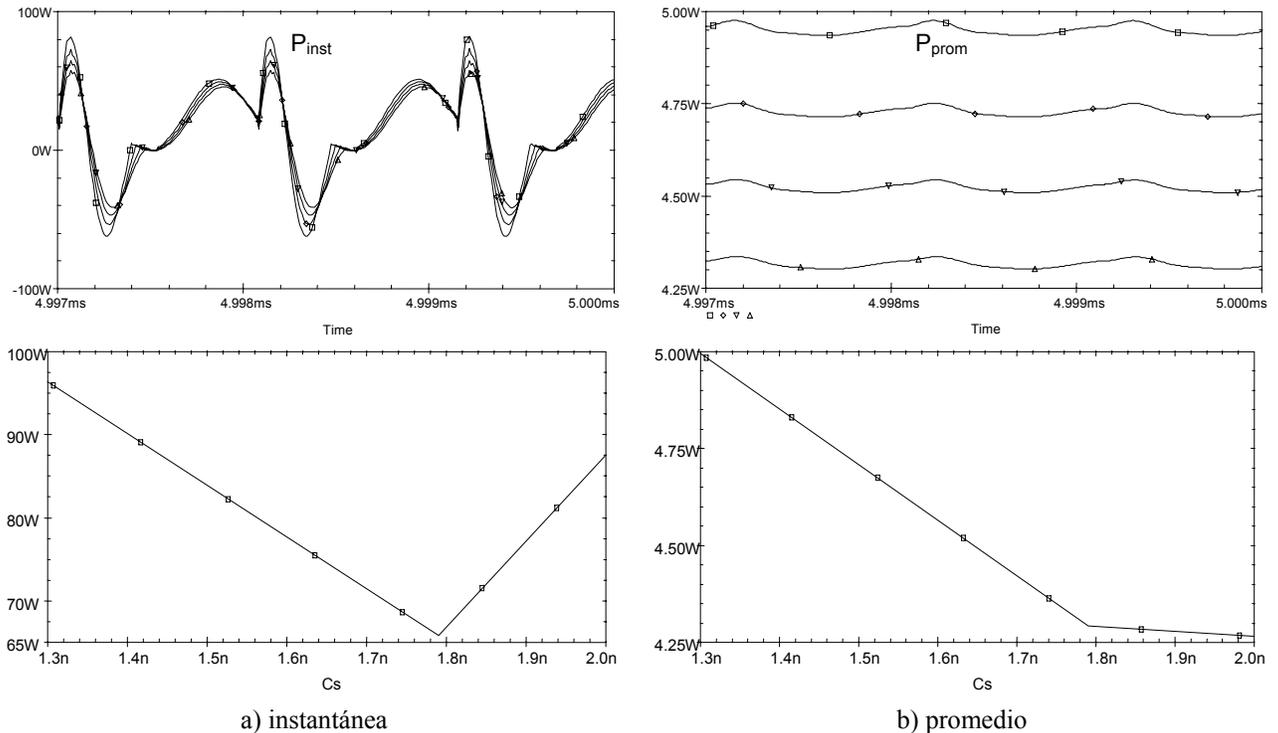


Figura 3.38 Variación de la potencia en el interruptor en función de C_s

En la figura 3.40a se presenta la variación de las potencias de entrada y salida con respecto al capacitor C_s . El incremento del valor del capacitor provoca una disminución en ambas potencias. Por lo cual, si se busca incrementar la potencia mediante la disminución del valor del capacitor, se tiene que considerar que esto implica un incremento en los esfuerzos del interruptor.

En la figura 3.40b se muestra la variación de la eficiencia con respecto al capacitor paralelo al interruptor, la cual es mayor para el valor del capacitor de 1.794nF obtenida del diseño. Si el valor del capacitor se incrementa o decrecienta del valor calculado en el diseño, la eficiencia disminuye debido a que se generan mayores pérdidas en el interruptor.

A continuación se muestran en la tabla 312 los valores máximos del análisis paramétrico ante las variaciones del capacitor paralelo al interruptor.

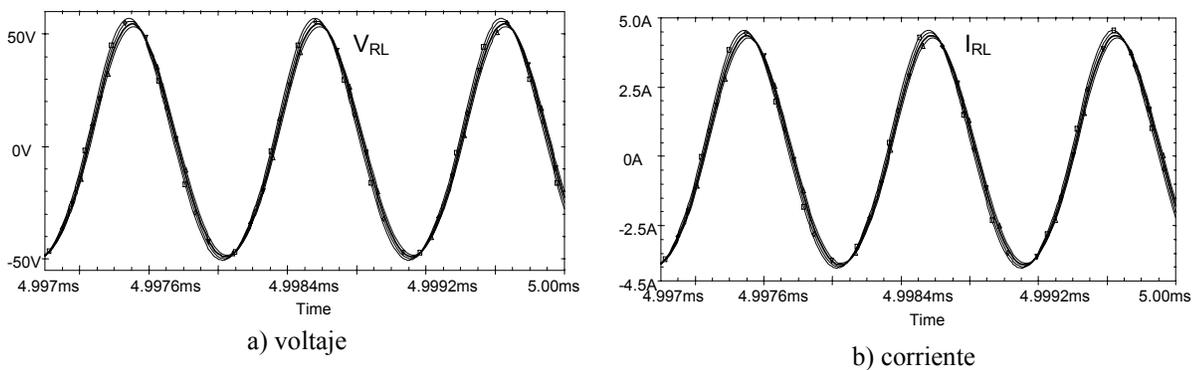


Figura 3.39 Variación de las señales en la carga en función del V_{CD}

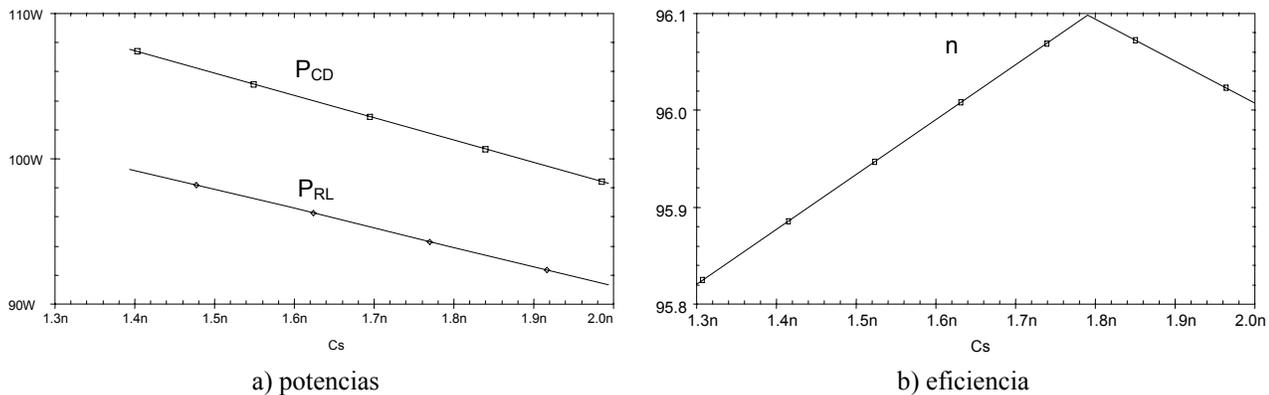


Figura 3.40 Variación en función de C_s de la potencia de entrada, salida y eficiencia

Tabla 3.12 Valores máximos del análisis paramétrico variando el capacitor paralelo

C (pF)	Interruptor (S)				Carga (R_L)		Pent (W)	Psal (W)	n (%)
	Vmax (V)	I _{max} (A)	P inst. max (W)	P prom. max (W)	Vmax (V)	I _{max} (A)			
1.394	196.400	6.65299	83.0212	5.20542	57.0383	4.05007	119.689	114.764	95.8910
1.594	187.242	6.51571	73.6277	4.90314	55.8757	3.99472	115.878	111.235	95.9987
1.794	178.982	6.36227	65.8072	4.60423	54.6247	3.93148	111.684	107.318	96.0966
1.994	171.778	6.21975	59.3823	4.36984	53.4600	3.87177	107.832	103.682	96.1567

3.4.2.3 Variación de la resistencia de carga

Para observar el comportamiento del circuito en función de la resistencia de carga, este parámetro será variado de 6.5ohms a 12.5ohms, este intervalo está definido por incrementos de 3ohms. Para valores de R_L superiores a 12.5ohms obtenido para el diseño, el sistema pierde su funcionamiento correcto, por lo cual se presenta el análisis hasta 12.5ohms.

En la figura 3.41a se observa la variación del esfuerzo de voltaje con respecto a la resistencia de carga. Para el valor de 12.5 ohms obtenido del diseño, existe una CVC con una pendiente aproximada a cero. Para valores menores de la resistencia de carga obtenida del diseño, existe un desplazamiento hacia la izquierda del esfuerzo de voltaje, conservando la CVC pero incrementándose los niveles del mismo.

En la figura 3.41b se observa la variación del esfuerzo de corriente con respecto a la resistencia de carga. Al igual que para el esfuerzo de voltaje, para los valores menores las señales se desplazan hacia la izquierda, incrementándose los niveles del esfuerzo de corriente y generándose picos de corriente negativos debido a la conducción interna del diodo. Para el valor de 12.5 ohms, el pico de corriente negativo es el más pequeño.

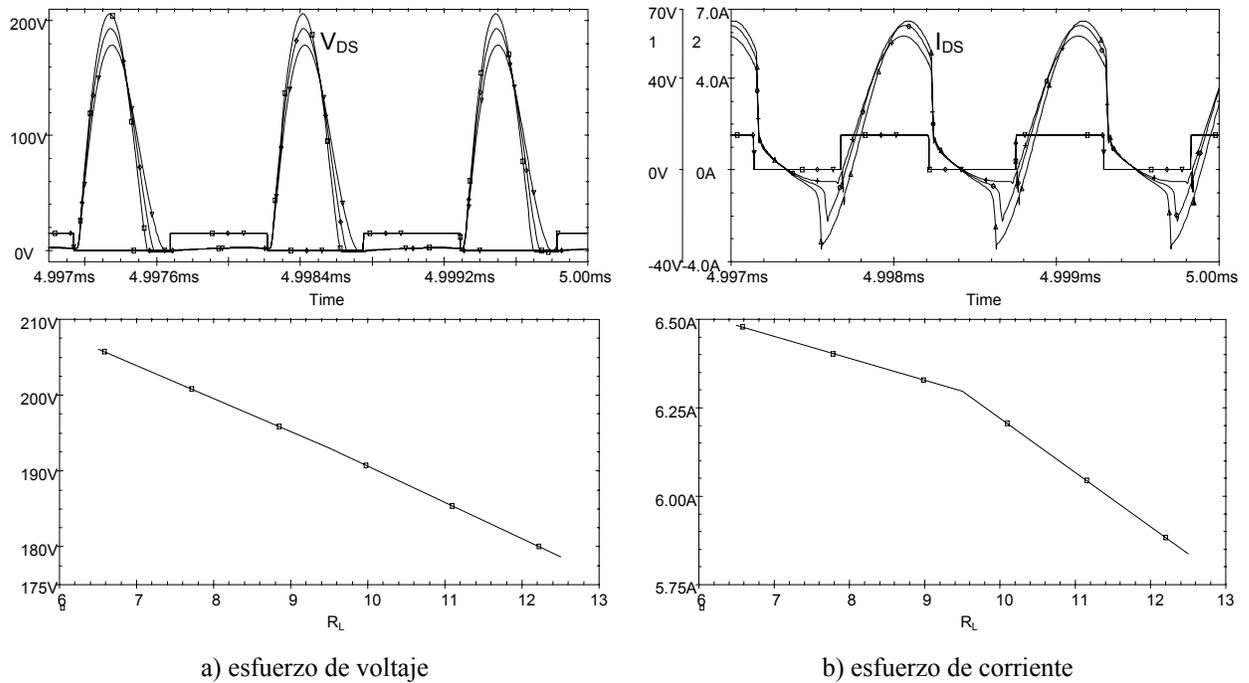


Figura 3.41 Variación de las señales en el interruptor en función de R_L

En la figura 3.44a se presenta la variación de las potencias de entrada y salida con respecto a la resistencia de carga. Para los valores menores de la resistencia de carga, las potencias de entrada y salida son menores y se incrementan hasta llegar al valor obtenido del diseño. Por lo cual, si se busca incrementar la potencia, es necesario utilizar el valor máximo de la resistencia de carga sin que se pierda la CVC y sin tener que preocuparse por los esfuerzos en el interruptor, ya que en este caso son menores.

En la figura 3.44b se presenta la variación de la eficiencia con respecto a la resistencia de carga. La mayor eficiencia de funcionamiento se obtiene con el nivel de la resistencia obtenida del diseño $R_L = 12.5\text{ohms}$, al disminuir el valor de la resistencia de carga, también se decreciente la eficiencia.

A continuación se muestran en la tabla 3.13 los valores máximos del análisis paramétrico ante las variaciones del capacitor paralelo al interruptor.

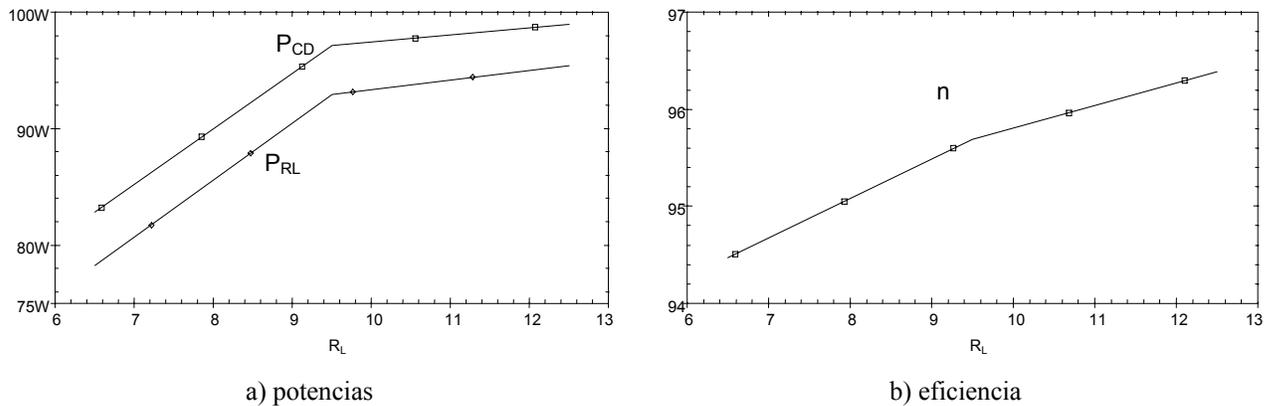


Figura 3.44 Variación en función de R_L de las potencia de entrada, salida y eficiencia

Tabla 3.13 Valores máximos del análisis paramétrico variando la resistencia de carga

R_L (Ω)	Interruptor (S)				Carga (R_L)		Pent (W)	Psal (W)	n (%)
	Vmax (V)	I _{max} (A)	P inst. max (W)	P prom. max (W)	Vmax (V)	I _{max} (A)			
6.5	206.036	6.48213	86.8067	4.81826	57.0383	4.05007	82.4042	77.8052	94.4288
9.5	193.057	6.29628	75.1512	4.43982	55.8757	3.99472	96.6740	92.4626	95.6514
12.5	178.678	5.8378	64.7039	3.80845	54.6247	3.93148	98.6556	95.0592	96.3612

3.4.3 Simulación considerando la resistencia interna del inductor L_0

Al igual que para la frecuencia de 430KHz, en esta sección se muestran la simulación realizada utilizando los valores de la resistencia interna que presenta el inductor del tanque resonante, ya que este inductor presenta pérdidas considerables que demeritan la eficiencia del amplificador.

Esta resistencia se midió con el puente QuadTech 1715 LCR Digibridge, la cual tiene un valor de 1.282Ω .

Debido a los cambios en el circuito, fue necesario en la simulación ajustar la frecuencia de trabajo para lograr la CVC con pendiente cero y el voltaje de alimentación para obtener 100W de potencia de salida.

La frecuencia de trabajo a la que mejor respondió el circuito simulado con valores experimentales (figura 3.46), es de 940KHz, la cual difiere de la simulación realizada mediante los valores del diseño de 930KHz y de la planteada en los objetivos de 900KHz.

El esfuerzo de voltaje tiene un nivel aproximado de 200V y el de corriente de 6A aproximadamente, comparado con los valores antes obtenidos, se corrobora que son muy aproximados y se espera así sea con los resultados experimentales.

En la figura 3.47a se observa un acercamiento de la conmutación al encendido y al apagado, en la cual se comprueba que existe una CVC y a pendiente cero en el encendido, ya que no conduce el diodo interno del MOSFET. Observando la conmutación en el apagado, existe un traslape entre las señales de los esfuerzos de voltaje y corriente en el interruptor, generándose pérdidas por conmutación en el apagado. En el encendido no existe este traslape por lo cual la disipación de potencia es cero. Las pérdidas de potencia instantánea y promedio en el interruptor, se presentan en la figura 3.47b. La potencia promedio es de aproximadamente 3.75W, potencia relativamente pequeña considerando que se tiene una potencia de salida de 100W.

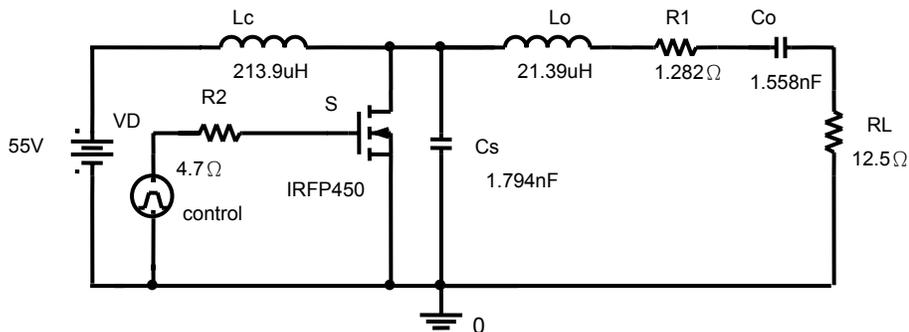


Figura 3.45 Circuito simulado con valores obtenidos experimentalmente

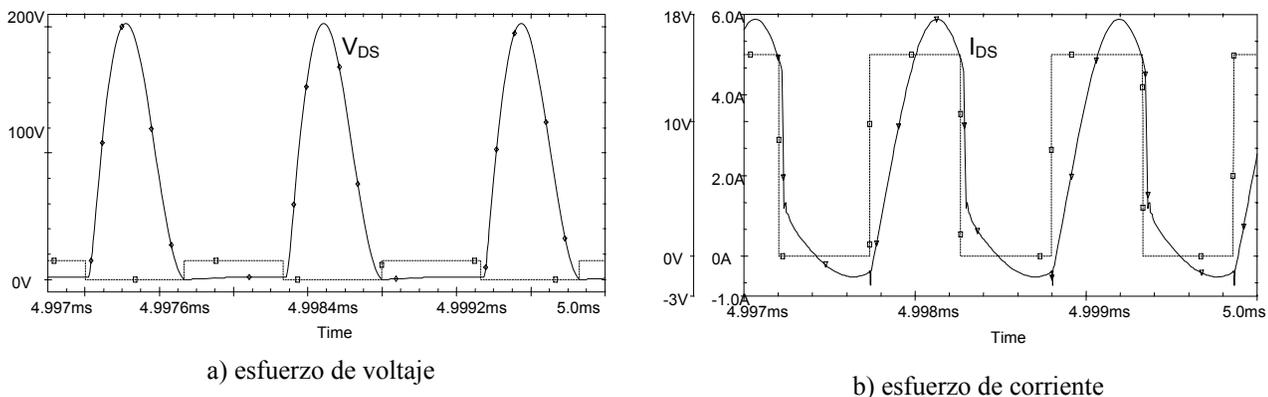


Figura 3.46 Señales en el interruptor

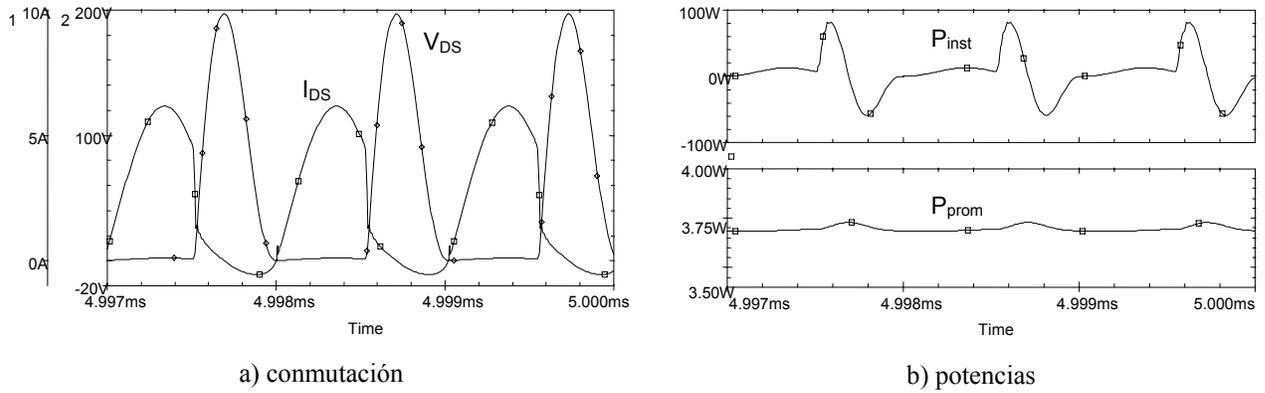


Figura 3.47 Potencias en el interruptor

En la figura 3.48 se muestra la señal de voltaje y corriente en la carga, las cuales se encuentran en fase y son sinusoidales. El voltaje de salida tiene un nivel de 55Vpico aproximadamente y la corriente de 4.5Apico aproximadamente.

En la figura 3.49 se presenta, la eficiencia así como las potencias de entrada y salida. Se obtiene una potencia de entrada de 114W, una potencia de salida de 100W y una eficiencia del 87.8%. El voltaje de alimentación utilizado para obtener estos niveles de potencia es de 55V, menor que el obtenido a la frecuencia de 430KHz, lo que indica que a mayor frecuencia, es necesario un menor voltaje de alimentación para obtener la potencia de salida de 100W.

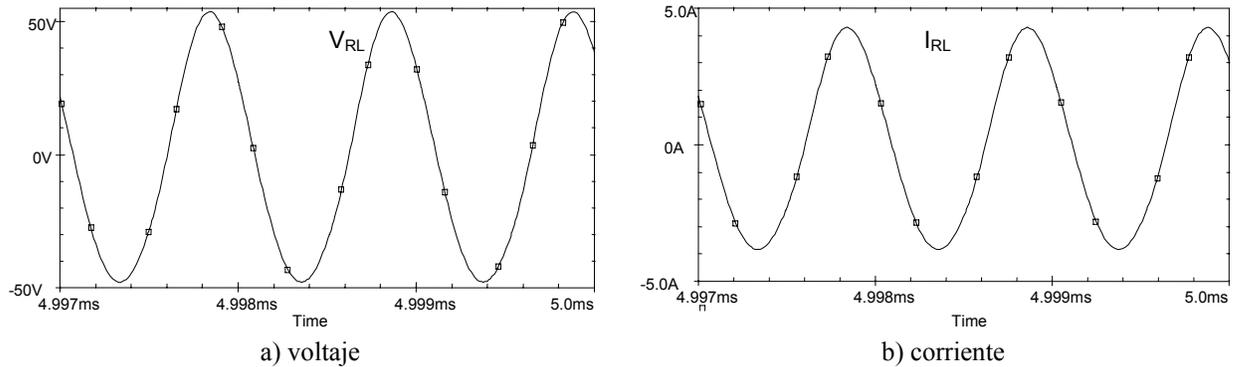


Figura 3.48 Señales en la carga

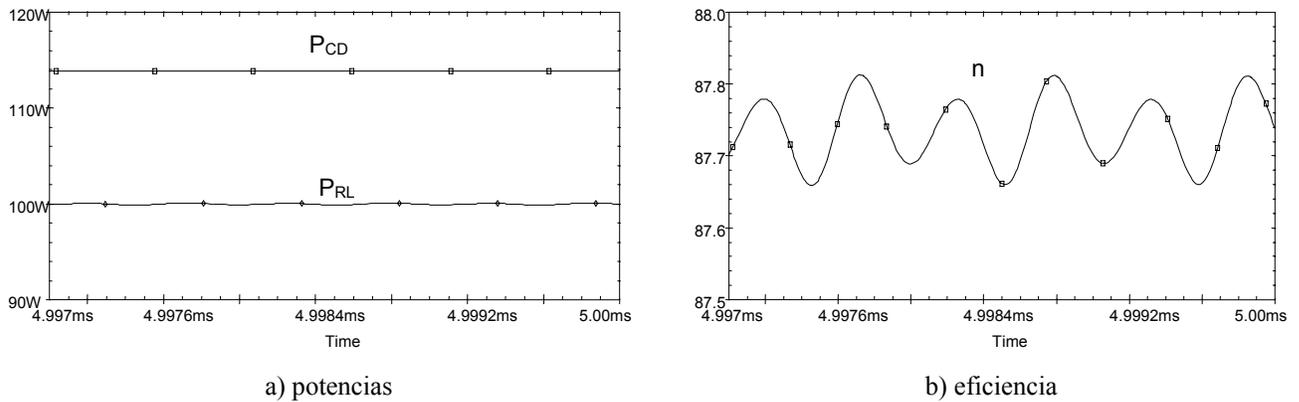


Figura 3.49 Potencia de entrada, salida y eficiencia

4 CONSTRUCCIÓN DEL ACECVC

En este capítulo se presenta la construcción del amplificador clase E conmutado a voltaje cero, para las frecuencias de 430KHz y 900KHz a una potencia de salida de 100W.

4.1 Introducción

Para la construcción experimental del circuito a las dos frecuencias de funcionamiento, es necesario construir los circuitos impulsores de compuerta, realizados mediante un temporizador 555 CMOS y un IR2110, los cuales son los circuitos integrados que en conjunción generan la señal aplicada al interruptor. El temporizador 555 se utiliza para generar una señal cuadrada que es la entrada del IR2110, circuito impulsor de MOSFETs e IGBTs, que a su salida se obtiene la misma señal cuadrada generada por el temporizador, pero con la capacidad necesaria para activar al interruptor utilizado. También es necesaria la construcción de los diferentes inductores utilizados en el sistema, para la construcción de los inductores es necesaria la utilización de núcleos de ferrita e hilo de litz o en su defecto alambre magneto. Una vez construidos los inductores así como los circuitos impulsores de compuerta, es necesario realizar una adecuada selección de los capacitores e interruptor, logrando así la construcción del ACECVC.

4.2 Diseño del circuito impulsor de compuerta

Utilizando el temporizador LMC555CN CMOS se obtienen las dos frecuencias necesarias para el circuito impulsor de compuerta. La frecuencia superior de 930KHz a la cual se construye el ACECVC, se encuentra en el intervalo de frecuencias del temporizador 555 que tiene una capacidad de hasta 3MHz en su configuración astable[27]. Un temporizador 555 astable, es llamado frecuentemente multivibrador en oscilación libre, porque produce un tren de pulsos rectangulares.

En la figura 4.1a se observa el temporizador 555 conectado para funcionar como astable, la frecuencia de salida está determinada mediante la siguiente ecuación:

$$f = \frac{1.44}{(R_A + 2R_B)C} \quad (4.1)$$

y el ciclo de trabajo es:

$$D = \left(\frac{R_B}{R_A + 2R_B} \right) 100\% \quad (4.2)$$

Si R_A es mucho menor que R_B , el ciclo de trabajo se aproxima al 50%.

El integrado de disparo IR2110 es un impulsor de MOSFETs e IGBTs, se encarga de adaptar la señal de disparo del temporizador a los niveles requeridos por el interruptor (MOSFET), en su configuración Tótem-pole, incluye alta capacidad de voltaje 10-20V y corriente 2A, alta velocidad 120ns tiempo en alto y 94ns tiempo en bajo (trabaja hasta 5.3MHz aproximadamente) y compatibilidad con entradas TTL [15]. Por esto es utilizado junto con el temporizador para lograr activar el interruptor utilizado. En la figura 4.1b se observa la conexión típica del IR2110.

En la tabla de 4.1 se presentan los valores de los diferentes elementos del circuito para obtener las frecuencias de 430Khz y 900KHz con un ciclo de trabajo del 50%.

En el desarrollo experimental del circuito impulsor de compuerta, es necesaria la utilización de potenciómetros de precisión en lugar de las resistencias calculadas en el diseño, ya que para lograr la CVC y pendiente cero, es necesario aplicar un ajuste de frecuencia debido a que los elementos utilizados experimentalmente no son ideales.

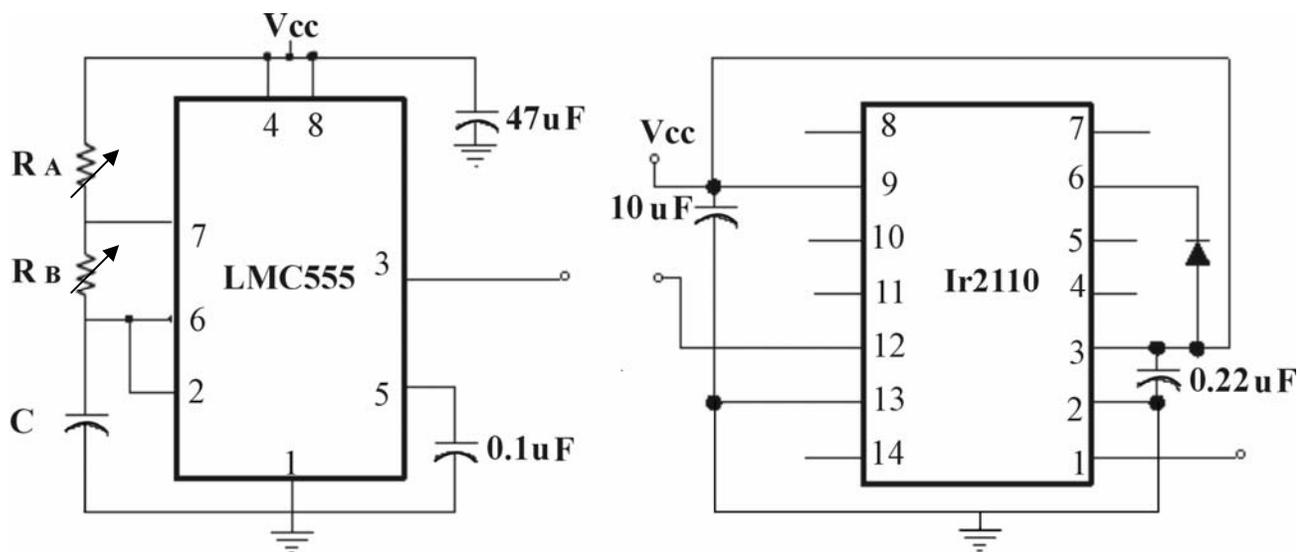


Figura 4.1 Circuito impulsor de compuerta

Tabla 4.1 Valores obtenidos de los elementos del circuito impulsor

Elementos	430KHz		900KHz	
	Diseño	Experimental	Diseño	Experimental
C	330pF	330pF	330pF	330pF
R _A	1KΩ	Pot 5KΩ	500Ω	Pot 1KΩ
R _B	4.573KΩ	Pot 5KΩ	2.1KΩ	Pot 5KΩ
D	45%	49.9%	44.67%	50%

4.3 Diseño de inductores

Para el diseño de los inductores se realizó un programa de cómputo, el cual proporciona el número de vueltas requerido para la construcción de un inductor con o sin entrehierro, así como la sección del conductor requerido. Antes de ver la utilización de dicho programa, es necesario observar algunos conceptos básicos así como las ecuaciones utilizadas.

Para la construcción de inductores, es necesario tomar en cuenta que en los años iniciales de la electrónica, se empleaban para su fabricación núcleos de acero. En los circuitos electrónicos modernos trabajando a altas frecuencias, esto generaría demasiadas pérdidas, a partir de los años 30-40 se comenzaron a utilizar ferritas, especialmente a partir de los años 50 con la introducción de los televisores.

Las ferritas están formadas por óxidos magnéticos con alta resistividad eléctrica y buenas características magnéticas, las ferritas tiene una resistividad alta por lo que se usan para frecuencias elevadas, desde 1MHz hasta varios cientos de MHz.

Las características principales de las ferritas se pueden resumir:

- Alta resistividad
- Amplio rango de frecuencias de trabajo
- Bajas pérdidas con alta permeabilidad
- Alta estabilidad con el tiempo y la temperatura
- Amplia selección de materiales y gran variedad de formas de núcleo
- Bajo costo y peso
- Baja conductividad térmica
- Fragilidad y poca resistencia mecánica
- Saturación a bajas densidades de flujo

Para el diseño de inductores es necesario conocer la inductancia (L), corriente pico (I_p), la corriente eficaz (I_{RMS}), la frecuencia (f), el área efectiva del núcleo (A_e) y la longitud del entrehierro (g) [URL-6]. Para la selección del núcleo se utiliza la tabla 4.2, en la cual se encuentra una clasificación de los núcleos RM⁵ en función a la potencia.

⁵ RM: Tipo de núcleo de ferrita utilizado en la construcción de inductores.

Tabla 4.2 Clasificación de los núcleos RM en función de la potencia [URL-3]

Tipo de núcleo	Intervalo de potencia (W)
RM4	<5
RM5	5 a 10
RM6	10 a 20
RM8, RM10	20 a 50
RM12	50 a 100
RM14	100 a 200
Otros	>200

En la figura 4.2 se muestra el núcleo de ferrita y un corte de su sección transversal, mostrando el área de ventana, el entrehierro (g) y la columna interior, en la cual mediante la utilización de un carrete de plástico, se enrolla ya sea el alambre magneto o el hilo de litz.

Una vez seleccionado el núcleo se emplea la formula que da la característica producto de áreas [URL-6].

$$A_w A_c = \frac{L_{\max} I_p I_{rms}}{K_{cu} J B_{\max}} \quad (4.3)$$

A_w : Área de ventana

A_c : Sección media transversal del circuito magnético.

L_{\max} : Inductancia máxima

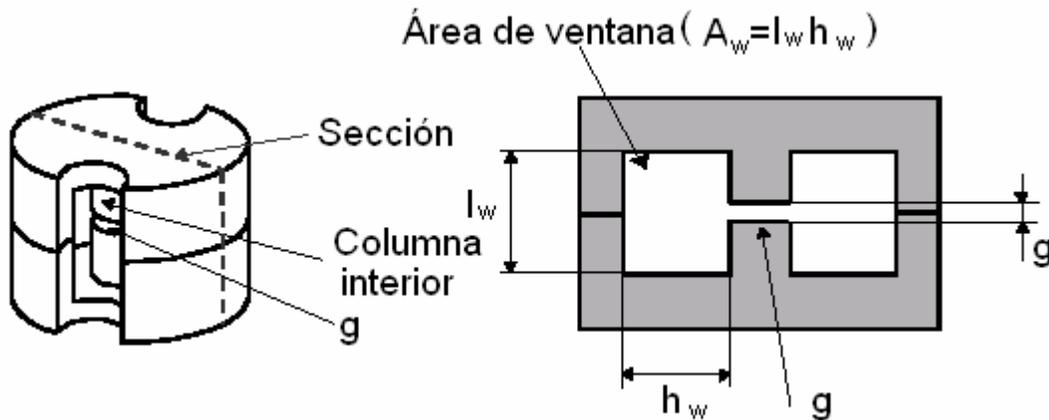
I_p : Corriente pico

I_{rms} : Corriente eficaz

K_{cu} : Coeficiente de empaquetamiento del cobre (valores típicos entre 0.6 y 0.8)

J : Densidad de corriente

B_{\max} : Densidad de flujo magnético

**Figura 4.2** Núcleo de ferrita, vista externa y sección transversal

Puede determinarse la sección del conductor A_{cu} a partir de la corriente eficaz I_{rms} y una densidad de corriente aceptable J (cobre 450 A/cm^2) [URL-6].

$$A_{rms} = \frac{I_{rms}}{J} \quad (4.4)$$

Definiendo N como el número máximo de espiras de cobre de sección efectiva A'_{cu} que pueden ser alojadas en un núcleo de ventana A_w se cumple [URL-6]:

$$NA_{cu} = A_w K_{cu} \quad (4.5)$$

En la práctica $A_{cu}=A'_{cu}$ [URL-6], por lo cual el número máximo de espiras es:

$$N = A_w \frac{K_{cu} J}{I_{rms}} \quad (4.6)$$

Sustituyendo la ecuación 4.6 en la ecuación 4.3 tenemos:

$$N = \frac{L_{max} I_p}{B_{max} A_c} \quad (4.7)$$

El entrehierro (g) consiste en intercalar una zona de aire en el circuito magnético, se realiza en la mayoría de los inductores para aumentar la corriente máxima por la bobina para una misma densidad de flujo (evitar saturación). La inductancia disminuye pero se compensa aumentando el número de vueltas. La longitud del entrehierro que hay que realizar para una corriente máxima I_p es [URL-6]:

$$g = \frac{\mu_0 A_g L_{max}}{B_{max}^2 A_c^2} I_p^2 \quad (4.8)$$

μ_0 : permeabilidad del aire

A_g : sección equivalente del entrehierro (ligeramente superior a la del núcleo $A_g \approx A_c$)

Despejando

$$\frac{I_p}{B_{max} A_c} = \sqrt{\frac{g}{\mu_0 A_g L_{max}}} \quad (4.9)$$

Sustituyendo la ecuación 4.9 en la ecuación 4.7, se tiene que el número de vueltas está determinado por el valor del inductor, el entrehierro y el área efectiva del núcleo y la constante de la permeabilidad del aire ($\mu_0 = 0.4 \pi 10^{-8}$).

$$N = \sqrt{\frac{L_{max} g}{0.4 \pi A_g 10^{-8}}} \quad (4.10)$$

Una vez mostrados los conceptos y ecuaciones necesarias para el diseño de inductores, se presenta el programa de cómputo utilizado. Los parámetros de entrada se presentan en la tabla 4.3 y los de salida en la 4.4

Tabla 4.3 parámetros de entrada del programa de cómputo para el diseño de inductores

Parámetros de entrada	Unidades
L	H
I_p	A
I_{rms}	A
$A_g \approx A_c$	Mm^2
g	Mm

Tabla 4.4 parámetros de salidas calculadas por el programa de diseño de inductores

Parámetros de salida	Unidades
A_{cu}	cm^2
N sin entrehierro	Vueltas
N con entrehierro	Vueltas

En la figura 4.3 se presenta la pantalla principal del programa, realizado en builder C++ versión 6, en la cual se puede observar los parámetros de entrada y salida mencionados en las tablas anteriores. El programa es muy sencillo de utilizar, ya que solo es necesario conocer el valor del inductor, la corriente máxima que circula a través de él y el entrehierro que se le desee aplicar, una vez introducidos estos datos se selecciona el núcleo de ferrita a utilizar, ya sea en base a la potencia, mostrada en la tabla 4.2 o al tamaño mismo de la ferrita.

En la figura 4.4a se muestra el material necesario para la construcción de un inductor y la 4.4b el inductor terminado.

En la tabla 4.5 se presentan tanto los valores obtenidos mediante el programa de cómputo para la construcción de inductores a las diferentes frecuencias, así como los valores obtenidos experimentalmente. Ya que el programa es muy aproximado en el número de vueltas requerido pero no es exacto.

**Figura 4.3** Programa de cómputo para el diseño de inductores

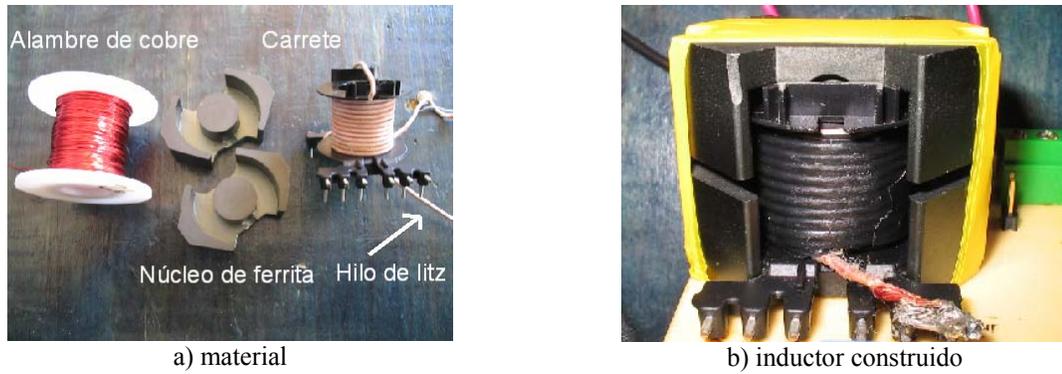


Figura 4.4 Material necesario para la construcción de inductores

Tabla 4.5 Valores de inductores diseñados y construcción experimental

Inductor	Características	430KHz		900KHz	
		Diseño	Experimental	Diseño	Experimental
Lc	Valor (uH)	462.7	494.3	213.9	205.8
	Vueltas	50.23	48	34.15	32
	A_{cu} (cm ²)	0.00329	0.00129	0.0329	0.00129
	Resistencia interna (Ω)	-	0.200	-	0.176
Lo	Valor (uH)	46.27	49.39	21.39	23.6
	Vueltas	23.44	25	20.58	19
	A_{cu} (cm ²)	0.006285	0.005026	0.006285	0.005026
	Resistencia interna (Ω)	-	1.8	-	1.282

4.4 Selección de capacitores

En electrónica de potencia se utilizan principalmente tres tipos de capacitores: electrolíticos, plásticos y cerámicos. El uso principal de los condensadores electrolíticos, es para mantener en determinados nodos un voltaje constante, el cual no es el caso de los condensadores en el ACECVC. Si se requiere que el condensador suministre altas corrientes con cambios bruscos, es necesario conectar en serie con el condensador electrolítico, un condensador plástico o cerámico que permita suministrar instantáneamente la corriente solicitada, que el electrolítico no puede debido a su autoinducción serie equivalente.

Los condensadores plásticos o cerámicos suelen emplearse además para realizar circuitos resonantes o amortiguadores, en los que se requieren valores pequeños de las capacidades, como lo es uno de los capacitores del ACECVC, en el cual se requiere un capacitor para un tanque resonante (C_o). Una selección adecuada de capacitores se logra tomando en consideración las diferentes características que estos presentan como lo son:

- Capacitancia
- Voltaje máximo
- Corriente eficaz

- Frecuencia
- Resistencia serie equivalente (RSE⁶)
- Autoinducción serie equivalente (ASE⁷)
- Tamaño

Los capacitores electrolíticos presentan generalmente las siguientes características:

- Alta capacidad
- Altas RSE y ASE (fuertes pérdidas)
- Voltaje máximo entre 450V y 500V
- Tiene polaridad (peligro de explosión si se cambia la polaridad)

Los capacitores plásticos y cerámicos presentan las siguientes características:

- Muy baja capacidad
- Muy baja RSE y ASE
- Voltajes máximos muy elevados y no tiene polaridad

En especial los capacitores de plástico se caracterizan por las altas resistencias de aislamiento y elevadas temperaturas de funcionamiento, según el proceso de fabricación se pueden diferenciar entre los de tipos K y tipo MK, que se distinguen por el material de sus armaduras (metal en el primer caso y metal vaporizado en el segundo).

Las características típicas de los condensadores de plástico se presentan en la tabla 4.6.

Tabla 4.6 Tabla característica de condensadores de plástico [URL-5]

Tipo	Capacidad	Tolerancia	Voltaje	Temperatura
KS	2pF-330nF	+/-0,5% +/-5%	25V-630V	-55°C-70°C
KP	2pF-100nF	+/-1% +/-5%	63V-630V	-55°C-85°C
MKP	1,5nF-4700nF	+/-5% +/-20%	0,25KV-40KV	-40°C-85°C
MKY	100nF-1000nF	+/-1% +/-5%	0,25KV-40KV	-55°C-85°C
MKT	680pF-0,01mF	+/-5% +/-20%	25V-630V	-55°C-100°C
MKC	1nF-1000nF	+/-5% +/-20%	25V-630V	-55°C-100°C

Debido a las diferentes características que presentan los condensadores de plástico y en especial a las elevadas temperaturas de funcionamiento, éste es el ideal para ser utilizado, en paralelo con el interruptor, ya que éste presenta una elevada temperatura de funcionamiento debido a la de potencia disipada en el interruptor.

En la tabla 4.7 se muestra los valores de condensadores utilizados según la frecuencia de trabajo, obtenidos del diseño y utilizados en el desarrollo experimental. El condensador Co utilizado experimentalmente a la frecuencia de 930KHz se empleo mediante dos

⁶ Resistencia dinámica pura total que opone un capacitor al paso de una señal de alterna.

⁷ Inductancia que opone un capacitor al paso de una señal de alterna.

condensadores en serie con valores de 3.9nF y 2.2nF formando así uno de 1.406nF, los condensadores restantes fueron encontrados en el mercado con los valores utilizados.

Tabla 4.7 Valores de condensadores empleados en el diseño y experimentalmente

Inductor	430KHz		900KHz	
	Diseño	Experimental	Diseño	Experimental
C _O	3.369nF	3.3nF	1.558nF	1.406nF
C _S	4.716nF	4.7nF	1.794nF	1.5nF

4.5 Selección del interruptor.

Las pérdidas de potencia del MOSFET son un factor tomado en cuenta para la selección de un dispositivo de conmutación. La elección no es sencilla, pues no puede decirse que el MOSFET tenga menores o mayores pérdidas que un BJT en un valor específico de corriente. Un punto a considerar acerca de las pérdidas, es el incremento relativamente pequeño en las pérdidas totales cuando la frecuencia de conmutación se incrementa. En muchos casos, el MOSFET está en desventaja con el BJT a bajas frecuencias de conmutación. Esto resulta de las pérdidas altas en el estado de encendido del MOSFET. Cuando la frecuencia de conmutación va en aumento, las pérdidas del BJT se incrementan más de lo que se incrementan las pérdidas por conmutación del MOSFET. En alguna frecuencia, las dos pérdidas llegan a ser iguales, y para una frecuencia mayor el MOSFET tendrá pérdidas totales menores que el BJT. Es por esto que para el interruptor en el desarrollo experimental del ACECVC se utiliza un MOSFET.

Las pérdidas por conmutación en el encendido y apagado juegan un papel más importante en la selección. Durante la conducción constante de la corriente, las pérdidas del MOSFET son calculadas fácilmente mediante la ecuación $(I_D)^2 R_{DS(ON)}$, I_D es la corriente que circula a través del pin drenaje (figura 4.5) y $R_{DS(ON)}$ es la resistencia interna de encendido. Las pérdidas de energía durante el encendido y el apagado, dependen de las condiciones del circuito.

Para la adecuada selección del MOSFET es necesario considerar las características técnicas que presentan como lo son:

- Corriente máxima
- Voltaje máximo
- Potencia máxima
- Resistencia interna de encendido
- Capacitancia parasita

Tanto la corriente, voltaje y potencia máxima, que es necesario conocer en el dispositivo MOSFET para su selección, se pueden determinar a través de los resultados obtenidos tanto en el diseño como en la simulación mostradas en el capítulo anterior.

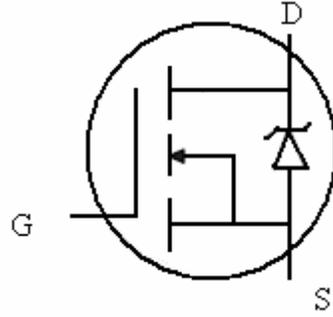


Figura 4.5 Pines del componente MOSFET

Para conocer la resistencia interna de encendido, es necesario la utilización de la ecuación (2-6) mostrada en el capítulo II, la cual se empleó para obtener un límite máximo de las pérdidas debidas a R_{on} en 10% de la potencia total, entonces la resistencia de encendido R_{on} del MOSFET no deberá ser mayor del valor especificado por la ecuación. Los valores utilizados para el cálculo de la resistencia interna del dispositivo, fueron los obtenidos en el diseño del ACECVC, el voltaje de alimentación es 46.5V y la potencia de salida 100W.

$$R_{on} \leq 4.2 \frac{V_{CD}^2}{P_{sal}^2}$$

En la tabla 4.8 se muestran las características técnicas necesarias, que tiene que cumplir el MOSFET que se utilizara para la construcción experimental del ACECVC.

Tabla 4.8 Características técnicas requeridas del MOSFET

Característica	430KHz	900KHz
Corriente	6A	6A
Voltaje	180V	180V
Potencia instantánea	28W	68W
Resistencia interna	0.908Ω	0.908Ω

En la tabla 4.9 se muestra las características técnicas de diferentes MOSFET que cumplen con las características necesarias para el desarrollo experimental y de la cual se seleccionara el MOSFET para la construcción.

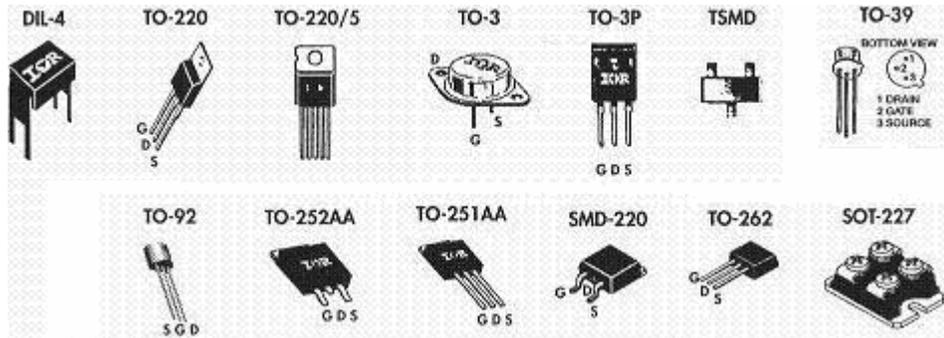


Figura 4.6 Tipos de encapsulados de MOSFETs

Como se observa en la tabla todos estos MOSFET cumplen con las características técnicas requeridas, pero considerando también el costo, el tipo de encapsulado y la fácil adquisición del dispositivo, se seleccionó el MOSFET IFRP450 [16] con encapsulado TO-3P (figura 4.6), ya que este tipo de encapsulado permite el uso de un disipador de calor el cual es de suma importancia.

Tabla 4.9 Características técnicas de diferentes MOSFETs de potencia [URL-1]

Código	canal	corriente I_d (A)	voltaje V_d (V)	potencia (W)	resistencia R_{ds} (on) (ohms)	encapsulado
STB7NB40	N	7	400	100	0.9	SMD-220
IRF740	N	10	400	125	0.55	TO-220
MTP10N40	N	10	400	125	0.55	TO-220
IRF840	N	8	500	125	0.85	TO-220
IRL640	N	17	200	125	0.18	TO-262
IRF350	N	15	400	150	0.3	TO-3
IRF453	N	12	450	150	0.5	TO-3
IRF440	N	8	500	125	0.85	TO-3
IRF450	N	13	500	150	0.4	TO-3
IRFP350	N	15	400	180	0.3	TO-3P
IRFP360	N	23	400	280	0.2	TO-3P
IRFP450	N	13	500	150	0.4	TO-3P
IRFP460	N	20	500	250	0.27	TO-3P
IRFP35N50K	N	32	500	-	-	-
IRFP32N50K	N	32	500	460	0.135	TO-3P
IRFPS37N50	N	36	500	446	0.13	TO-3P
IRFPS43N50K	N	47	500	540	0.078	TO-3P
IRFPC50A	N	11	600	180	0.58	TO-3P
IRFPC60	N	16	600	280	0.4	TO-3P
STW9NB80	N	9.3	800	190	0.85	TO-3P
STY15NA100	N	15	1000	300	0.65	TO-3P

4.6 Construcción final del ACECVC.

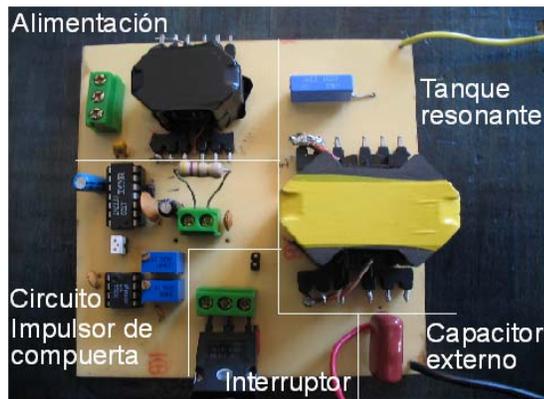
Una vez que se tuvieron todos los elementos necesarios para el desarrollo experimental del ACECVC, se realizaron los diseños esquemáticos para la realización de la placa del amplificador a las diferentes frecuencias de trabajo mediante la utilización de la herramienta Pspice.

Experimentalmente los valores de los elementos son aproximados pero no son iguales a los diseñados, en la tabla 4.10 se muestra una comparación de los valores de diseño y de los valores utilizados en la construcción.

Tabla 4.10 Comparación de valores en el diseño y utilizados en la construcción del ACECVC

Elemento	430KHz		930KHz	
	Diseño	experimental	diseño	experimental
Lc	462.7uH	494.3uH	213.9uH	205.8uH
Lo	46.27uH	49.39uH	21.39uH	23.6uH
Co	3.369nF	3.3nF	1.558nF	1.406nF
Cs	4.716nF	4.7nF	1.794nF	1.5nF
RL	12.5 Ω	12.5 Ω	12.5 Ω	12.5 Ω
Interruptor	IRFP 450	IRFP 450	IRFP 450	IRFP 450

Finalmente el desarrollo experimental del amplificador se muestra en la figura 4.7a y la carga en 4.7b, la cual fue construida mediante un arreglo de 32 resistencias en serie y paralelo de 100Ω a 25W, logrando obtener una resistencia equivalente a 12.5Ω . Este valor de resistencia se utiliza comúnmente para aplicaciones del ACE en el calentamiento por inducción.



a) ACECVC en placa



b) resistencia de carga

Figura 4.7 ACECVC experimental

5 RESULTADOS EXPERIMENTALES

En este capítulo se presentan los resultados experimentales del ACECVC a 430KHz y 900KHz, con una potencia de salida de 100W. Estos resultados serán comparados con los resultados de la simulación, considerando la resistencia interna del inductor del tanque resonante.

5.1 Introducción

La eficiencia de funcionamiento del ACECVC es un parámetro sumamente importante, ya que permite determinar que tan satisfactorio puede ser su utilización en sus diferentes aplicaciones. Con base en la eficiencia se determinan las pérdidas encontradas en el amplificador, las pérdidas principales se encuentran en el dispositivo de conmutación, por lo cual es importante observar las señales obtenidas en éste, también es necesario observar las señales de salida, para comprobar que cumplan con las características esperadas, que en este caso es que sean sinusoidales, con bajo contenido de armónicos y se obtenga una potencia de salida de 100W.

5.2 Caracterización del amplificador a 430khz

5.2.1 Formas de onda en el interruptor

En la figura 5.1a se muestra el diagrama esquemático desarrollado experimentalmente. La señal del circuito impulsor de compuerta con la cual se obtuvieron los valores esperados (figura 5.2), después de realizar los ajustes pertinentes, se muestra sin las deformaciones que sufre una vez conectado al MOSFET. La frecuencia de trabajo a la cual se encontraron los mejores resultados es de 423KHz con un ciclo de trabajo de 49.9%, cercano al esperado del diseño de 430KHz.

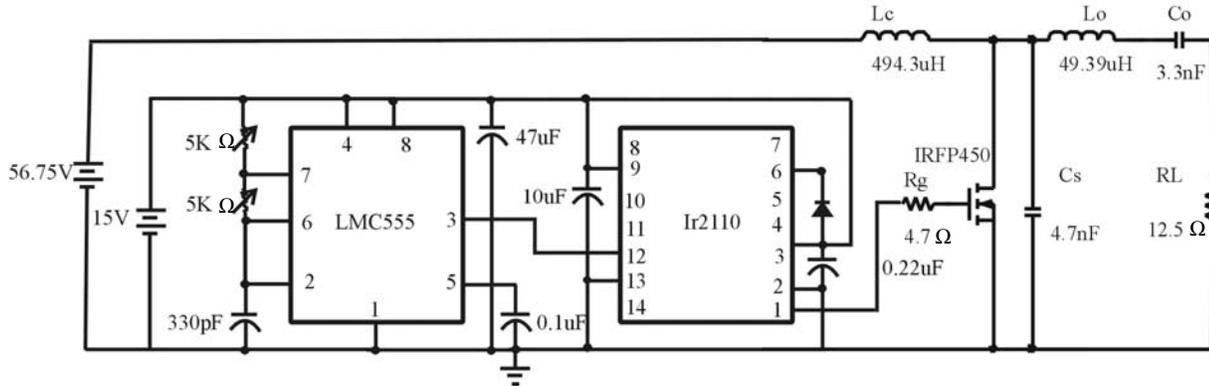


Figura 5.1 Diagrama esquemático

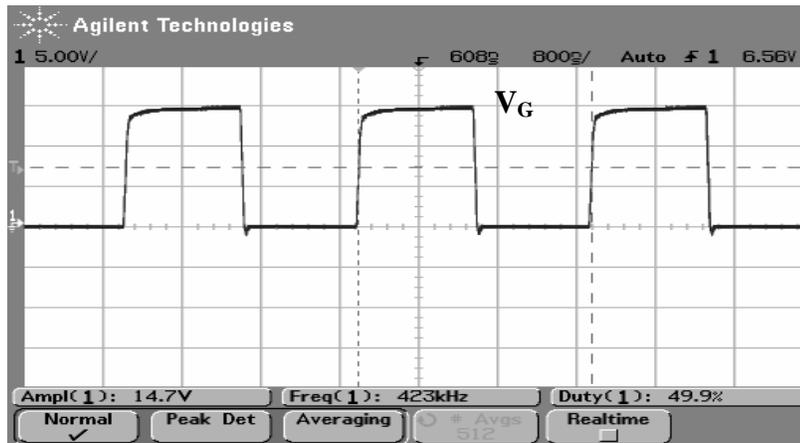


Figura 5.2 Señal impulsora de compuerta

El esfuerzo de voltaje alcanza un nivel de 203.5V (figura 5.3) y observando el del diseño y la simulación, se tiene que el nivel obtenido experimentalmente del voltaje en el interruptor es muy satisfactorio ya que se aproxima a los valores esperados.

Para el esfuerzo de corriente se obtuvo un nivel de 5.7A (figura 5.4) y comparada con las graficas del diseño y simulación, también es muy aproximado.

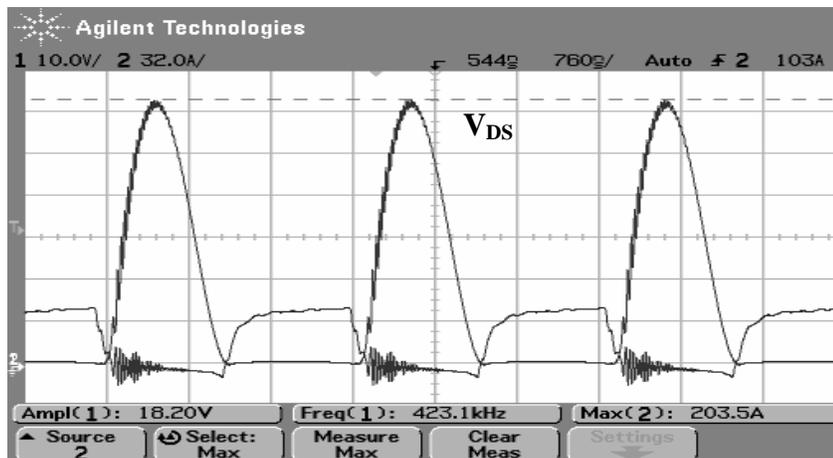


Figura 5.3 Esfuerzo de voltaje

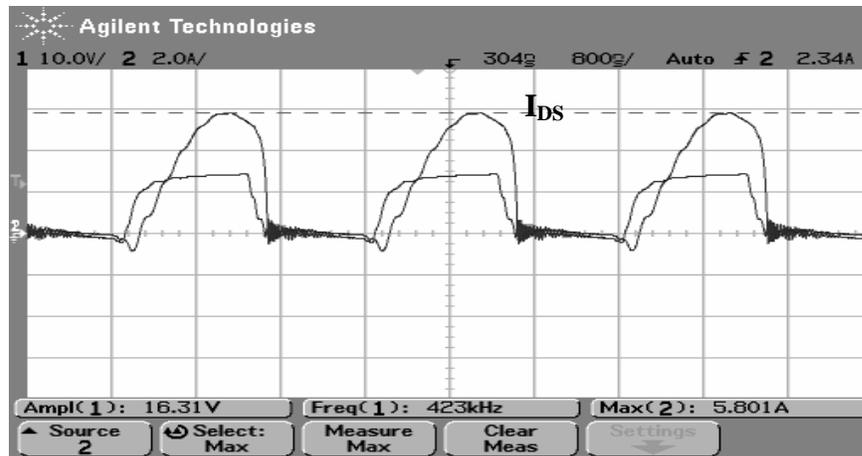


Figura 5.4 Esfuerzo de corriente

Como se mencionó anteriormente, en el transistor es donde se encuentran la mayor pérdida de potencia del ACECVC, existen tres tipos de pérdidas en él, de encendido, apagado y por conducción. En la figura 5.5 se muestran estas pérdidas, se observa que las mayores pérdidas de potencia se encuentran en el apagado, en el encendido es en donde existe una menor pérdida, esto es debido a la CVC. Las pérdidas totales en el interruptor son de 7.36W, mayores comparadas con las pérdidas en simulación; por lo cual se espera que la eficiencia experimental sea menor que las eficiencias obtenidas en simulación.

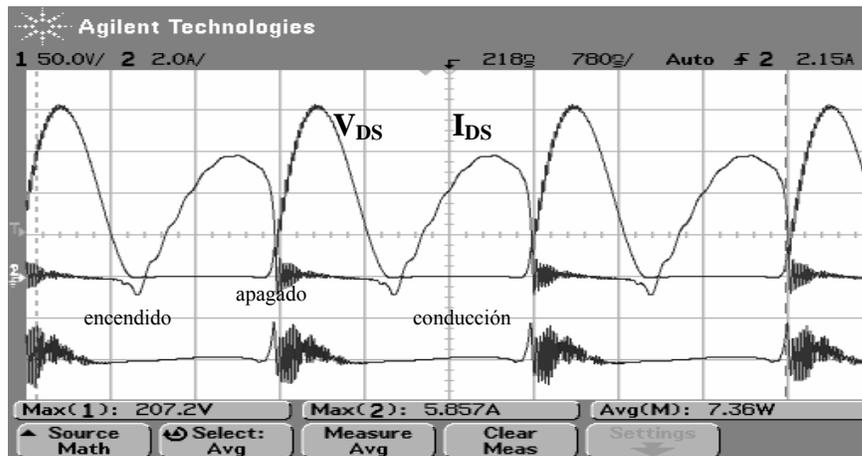


Figura 5.5 Pérdidas de potencia en el transistor

5.2.2 Formas de onda en la carga

Después de observar las señales en el interruptor, se muestran a continuación las señales de salida, las cuales se esperan que sean sinusoidales y que se obtenga una potencia de 100W. En la figura 5.7 se muestran las señales de voltaje parte de arriba, y corriente parte de abajo, las cuales a simple vista se observan sinusoidales, para aseverar esto se les obtuvo su distorsión armónica total (THD) mediante la formula 5-1.

$$THD(\%) = \frac{\sqrt{\sum_{n=2,3,\dots} V_n^2}}{V_1} * 100 \quad (5-1)$$

Los datos se adquieren del análisis de Fourier (figura 5.8), tanto para la señal de voltaje como la de corriente, pero estos datos están en decibeles y para poder ser utilizados en la ecuación 5-1 se convirtieron a voltaje mediante la formula 5-2.

$$V = \log^{-1}\left(\frac{V_{medido_{dB}}}{20}\right) \quad (5-2)$$

Donde: $V_{medido_{dB}}$ = Valor en decibeles medido en el osciloscopio de la señal.

V = Valor en voltaje de la señal medida en decibeles.

Para la señal de voltaje se obtuvo una distorsión armónica total de $THD = 5.706\%$ y para la de corriente de $THD=6.184\%$, constatando que si no son completamente sinusoidales si muy considerables ya que los niveles son muy aproximados a cero, que es el nivel esperado para una señal puramente sinusoidal.

El voltaje máximo, tiene un valor de 56.9V (figura 5.6 parte de arriba) y comparándola con las señales del diseño, así como en simulación, es ligeramente mayor el voltaje pero aceptable. Esta en fase con la corriente, por lo cual el factor de potencia es cercano a la unidad.

La corriente máxima tiene un valor de 4.23A (figura 5.6 parte de abajo) y comparándola con las señales del programa de diseño, así como en la simulación, experimentalmente es mayor, pero sin mucha diferencia por lo cual es aceptable este nivel.

Lo que a continuación se presenta es la potencia de salida, entrada y eficiencia, la cual se espera que sea lo más cercana a la teórica de 100%, pero experimentalmente es muy difícil lograr esta eficiencia, ya que los elementos utilizados no son ideales.

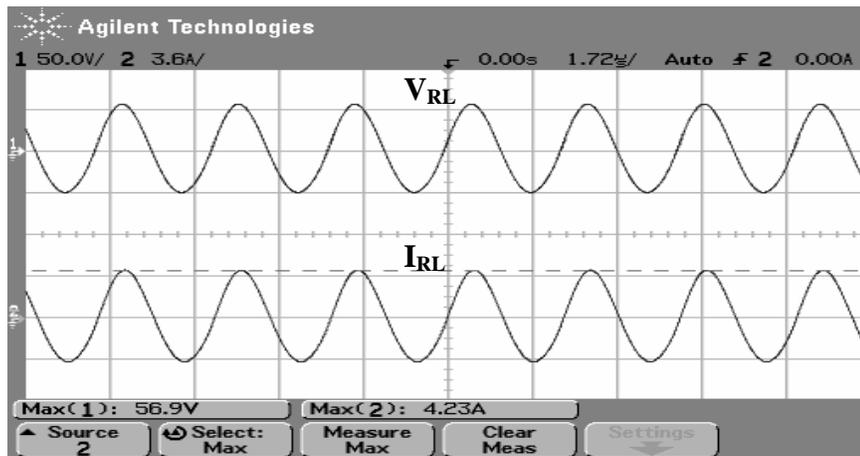
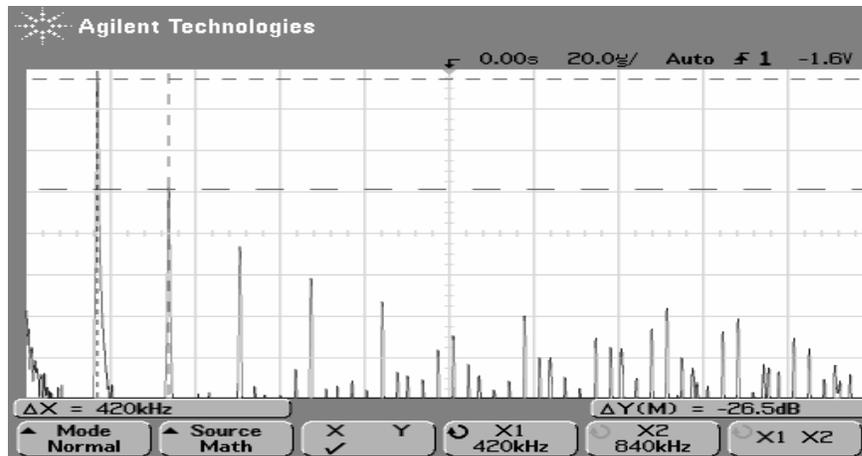
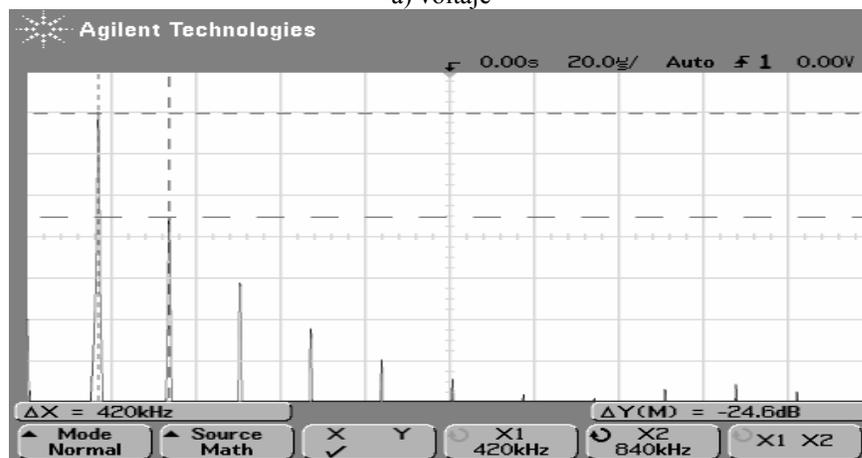


Figura 5.6 Señales en la carga



a) voltaje



b) corriente

Figura 5.7 Armónicos de las señales en la carga

En la figura 5.8 se presentan la potencia de salida, comprobando que se logro obtener un valor de 101.09W. En base a esta potencia y a la potencia de entrada se calcula la eficiencia. La potencia de entrada se determina mediante el voltaje y corriente que proporciona la fuente de alimentación (figura 5.9), el valor de voltaje en la fuente es de 56.75V y la corriente de 2.025A, generando una potencia de entrada de 114.9W. Una vez obtenidas estas dos potencias se calcula la eficiencia de 87.98%. La cual es muy aceptable considerando la frecuencia y la potencia a la cual se está trabajando. En el sistema existe una pérdida de potencia de 13.71W de los cuales 7.36W se encuentran en el interruptor y el resto 6.35W se encuentran tanto en los inductores como los demás elementos del sistema.

Algo curioso es que la eficiencia en la simulación es menor a la experimental, esto se debe a que experimentalmente es más preciso el ajuste de la frecuencia del circuito impulsor de compuerta, llegando a la CVC y pendiente cero.

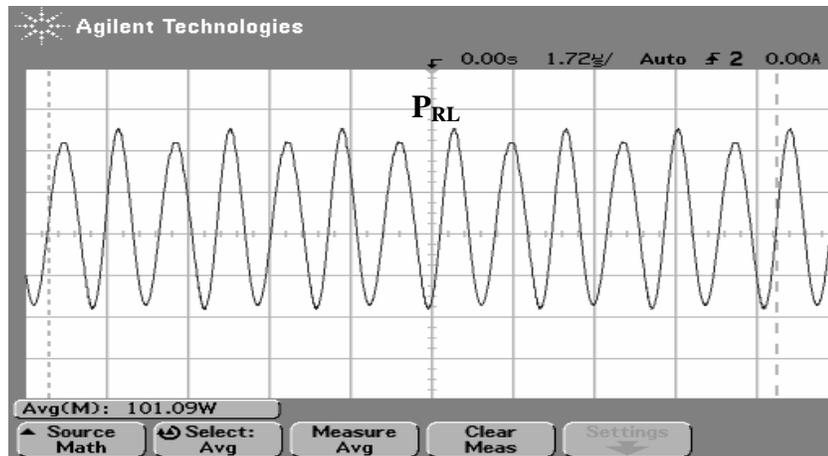


Figura 5.8 Potencia de salida



Figura 5.9 Potencia de entrada

5.3 Caracterización del amplificador a 900KHz

5.3.1 Formas de onda en el interruptor.

En la figura 5.10 se muestra el circuito implementado experimentalmente. En la figura 5.11 la señal del circuito impulsor de compuerta con la cual se obtuvieron los valores esperados, esto después de realizar los ajustes pertinentes. Esta señal se tomo antes de que el circuito impulsor de compuerta sea conectado al interruptor, por lo cual se muestra sin las deformaciones que sufre una vez conectado al MOSFET. La frecuencia de trabajo a la cual experimentalmente se lograron los mejores resultados es de 902KHz con un ciclo de trabajo de 50%. Ésta no es cercana a la esperada del diseño (930KHz), pero si a la planteada en los objetivos (900KHz), esto debido a que el capacitor paralelo al interruptor obtenido del diseño (1.794nF), fue modificado por el valor inmediato inferior con el que se cuenta de 1.5nF. Por lo mismo fue necesario ajustar la frecuencia hasta lograr la CVC con pendiente cero. Antes de utilizar este valor se realizaron pruebas con un valor de 1.8nF cercano al del diseño, pero no se logro la CVC debido a un desplazamiento hacia la derecha del esfuerzo de voltaje.

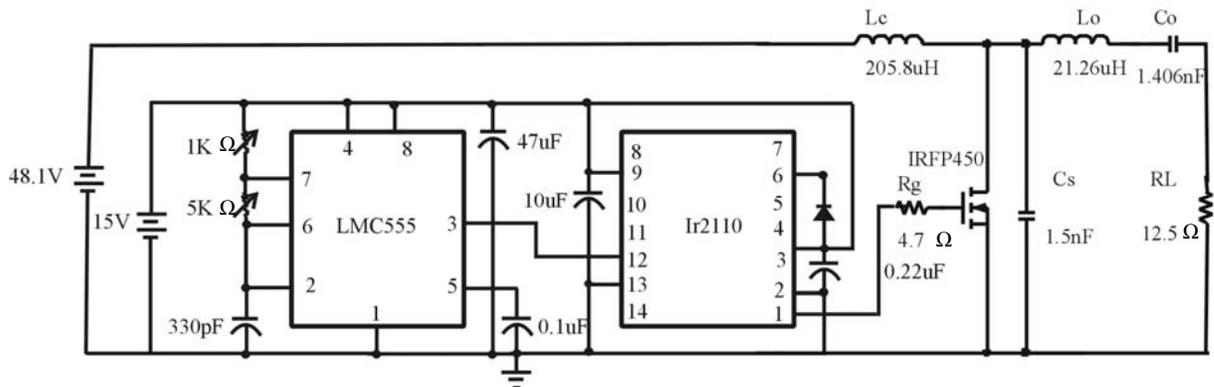


Figura 5.10 Diagrama esquemático

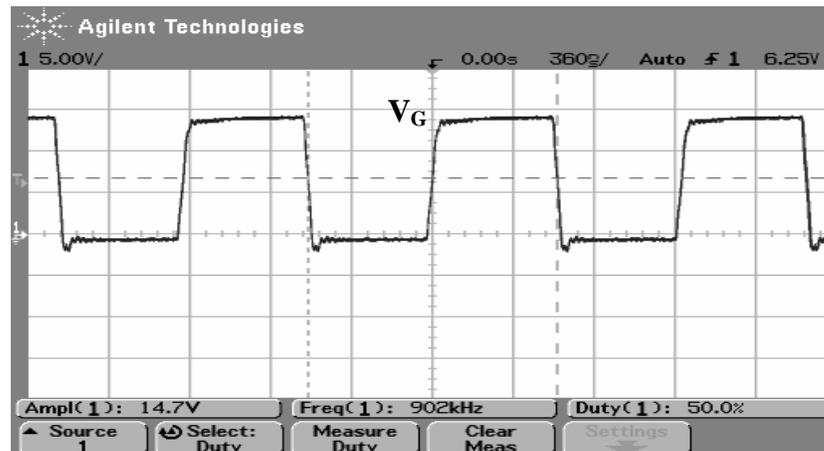


Figura 5.11 Señal impulsora de compuerta

El esfuerzo de voltaje alcanza un nivel de 208.3V (figura 5.12) y observando el esfuerzo de voltaje del diseño y la simulación, se tiene que el nivel experimental del voltaje en el interruptor, es muy satisfactorio ya que se aproxima a los valores estimados.

Para el esfuerzo de corriente se obtuvo un nivel de 6.3A (figura 5.13) y comparada con las graficas del diseño y simulación también es muy aproximado.

Al igual que para la frecuencia de 423KHz a 902KHz, en el transistor es donde se encuentran la mayor pérdida de potencia del ACECVC, de igual forma existen tres tipos de pérdidas en el, en el encendido, en el apagado y por conducción.

En la figura 5.14 se muestran estas pérdidas, las mayores se encuentran en el apagado. En el encendido y conducción existe una menor pérdida, esto es debido a la CVC. Las pérdidas totales en el interruptor son de 9.13W, que comparadas con las pérdidas en simulación, son mayores por lo cual se espera que la eficiencia experimental sea menor que las eficiencias obtenidas en simulación.

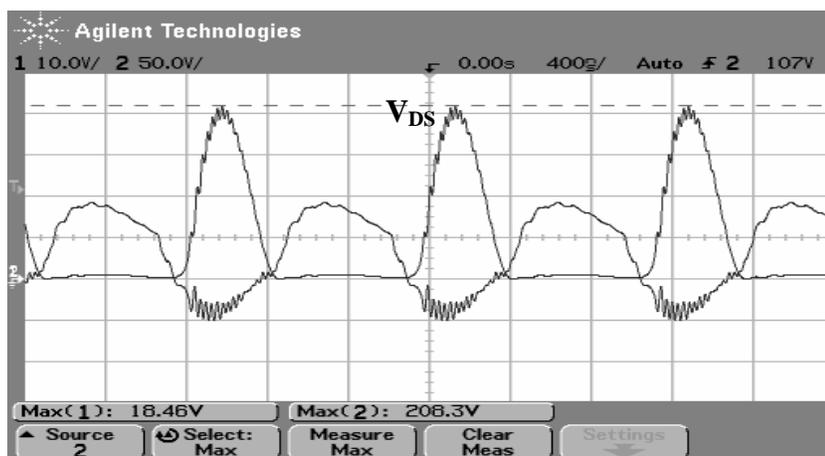


Figura 5.12 Esfuerzo de voltaje

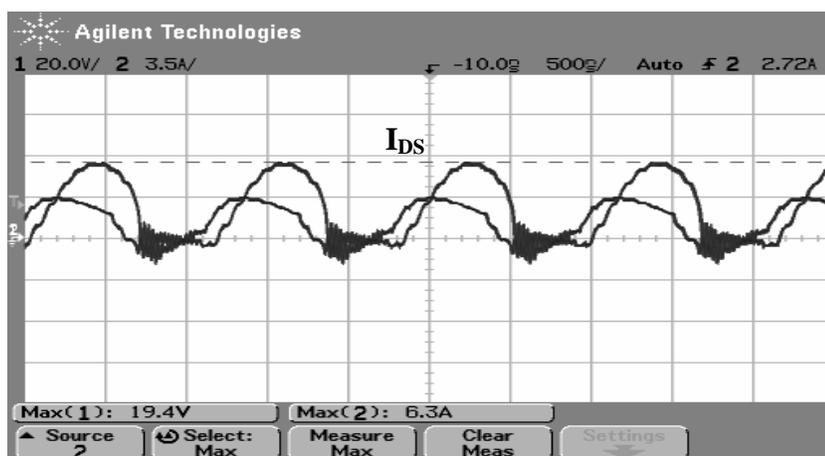


Figura 5.13 Esfuerzo de corriente

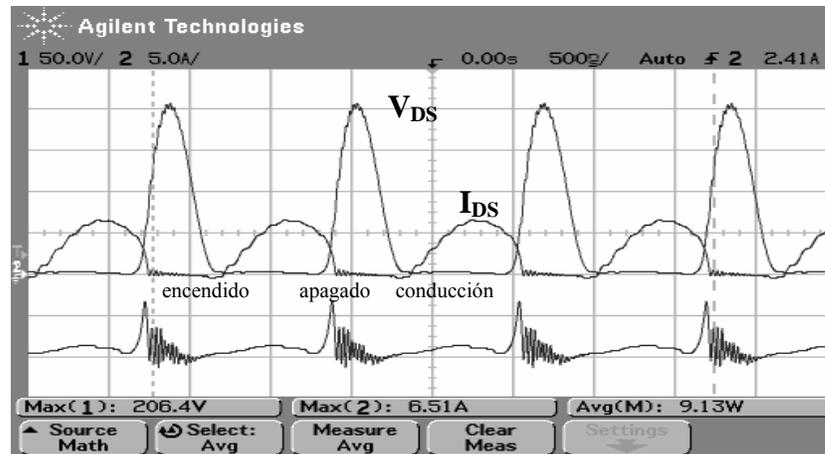


Figura 5.14 Pérdidas de potencia en el transistor

5.3.2 Formas de onda en la salida

Después de observar las señales en el interruptor, se muestran a continuación las señales de salida, las cuales se esperan que sean sinusoidales y que se obtenga una potencia de 100W. En la figura 5.15 se muestran las señales de voltaje, parte de arriba, y corriente, parte de abajo. Como las señales están en fase, el factor de potencia es cercano a la unidad.

El voltaje máximo, tiene un valor de 61.6V (figura 5.15 parte de arriba) y comparándola con las señales del programa de diseño, así como en la simulación, vemos que experimentalmente es ligeramente mayor pero aceptable.

La corriente máxima tiene un valor de 4.23A (figura 5.15 parte de abajo) y comparándola con las señales del programa de diseño, así como en la simulación, vemos que experimentalmente es mayor la corriente pero sin mucha diferencia por lo cual es aceptable este nivel obtenido experimentalmente.

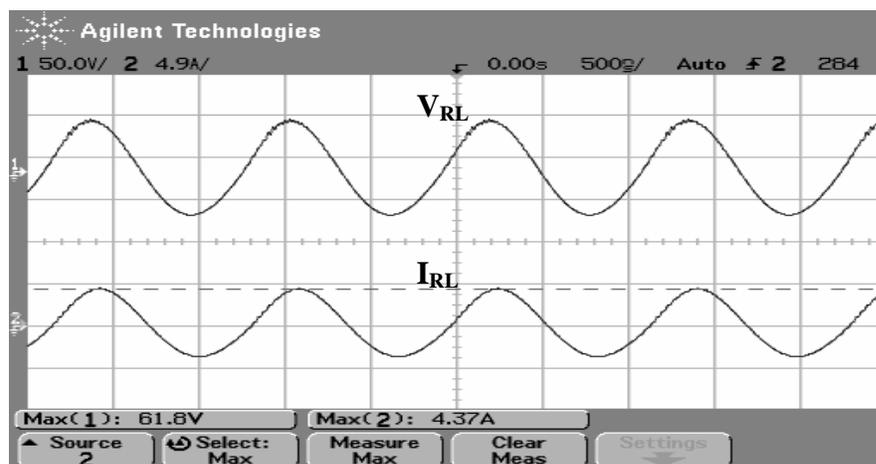
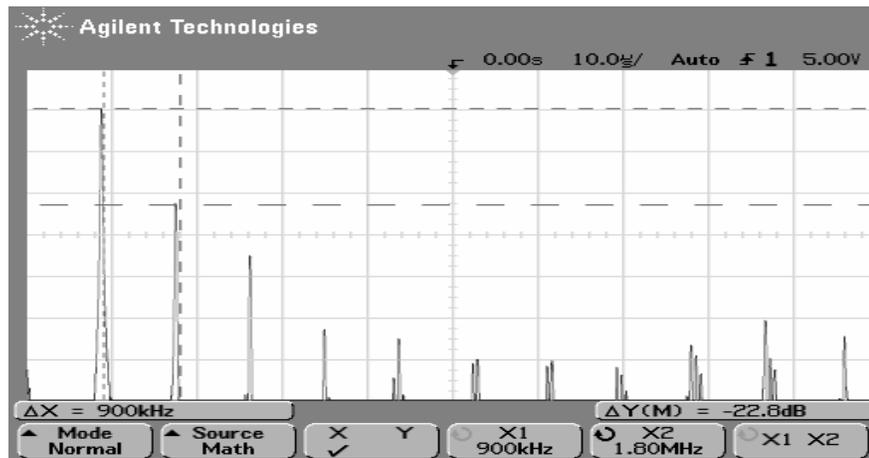


Figura 5.15 Señales en la carga

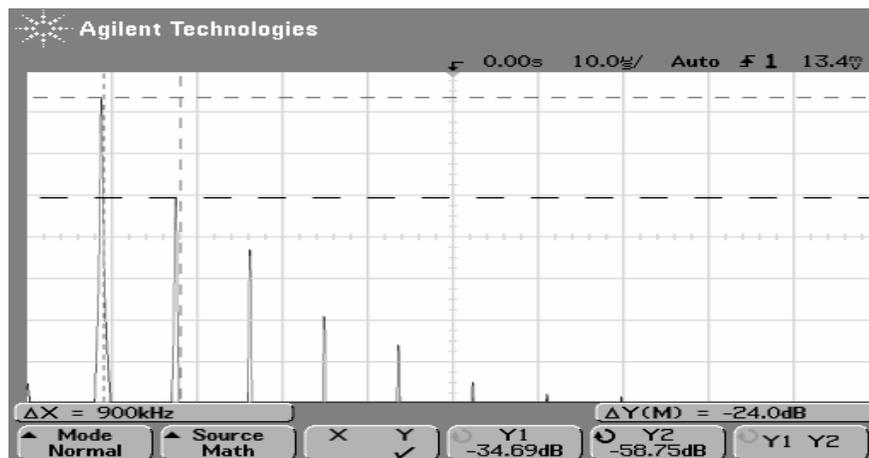
Las señales de voltaje y corriente a simple vista se puede decir que son sinusoidales, pero para aseverar esto, se les calculo su distorsión armónica total. Para la señal de voltaje se obtuvo una THD = 7.713% y para la de corriente THD=6.489%, constatando que si no son completamente sinusoidales si muy considerables ya que los niveles son muy aproximados a cero, que es el nivel esperado para una señal puramente sinusoidal.

Lo que a continuación se presenta es la potencia de salida, entrada y eficiencia, la cual se espera que sea lo más cercana a la eficiencia teórica de 100%, pero como se sabe experimentalmente es muy difícil lograr esta eficiencia, ya que los elementos utilizados no son ideales.

En la figura 5.17 se muestra la potencia de salida, comprobando que se logró un valor de 103.53W. En base a esta potencia y a la potencia de entrada se obtiene la eficiencia. La potencia de entrada se determina mediante el voltaje y corriente que proporciona la fuente de alimentación (figura 5.18), el valor de voltaje en la fuente es de 48.1V y la corriente de 2.586A, generando una potencia de entrada de 124.3866W.



a) voltaje



b) corriente

Figura 5.16 Armónicos de las señales en la carga

Una vez obtenidas estas dos potencias se obtuvo una eficiencia de 83.23%. La cual es muy aceptable considerando la frecuencia y la potencia a la cual se está trabajando. En el sistema existen pérdidas de potencia de 20.8566W, de los cuales 9.13W se disipan en el interruptor y el resto 11.7266W en los inductores y los demás elementos del sistema.

La eficiencia en simulación es muy elevada y sería excelente obtener esos niveles experimentalmente, pero tenemos que considerar que los elementos utilizados en la simulación son ideales.

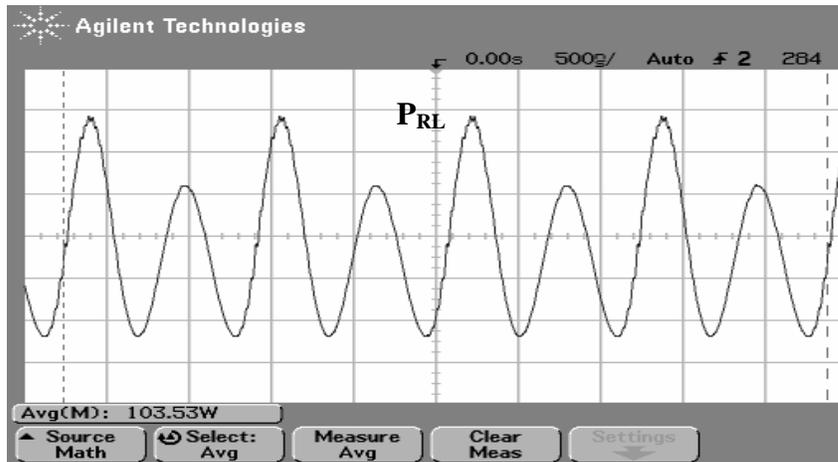


Figura 5.17 Potencias de salida



Figura 5.18 Potencia de entrada

5.4 Comparación simulación-experimento

Para realizar esta comparación se utilizan las señales obtenidas en la simulación considerando la resistencia interna del inductor L_o . Primeramente se muestra la comparación a una frecuencia de 423KHz y posteriormente a 902KHz.

5.4.1 Señales a 430KHz

En la figura 5.19, se muestra el esfuerzo de voltaje, lográndose en simulación la CVC y pendiente cero; pero no así experimentalmente, a pesar, de ajustar la frecuencia a 423.1KHz diferente a la simulada de 436KHz. Las amplitudes son muy aproximadas, en simulación se obtuvo un nivel del esfuerzo de voltaje de 220V y experimentalmente de 203.5V.

El esfuerzo de corriente en simulación tiene una amplitud de 6A, mientras que experimentalmente se obtuvo de 5.801A (figura 5.20). En simulación no conduce el diodo interno del MOSFET, ya que se obtiene la CVC y pendiente cero, sin embargo experimentalmente se aprecia un pequeño pico de corriente negativa, debido a la conducción del diodo interno del MOSFET.

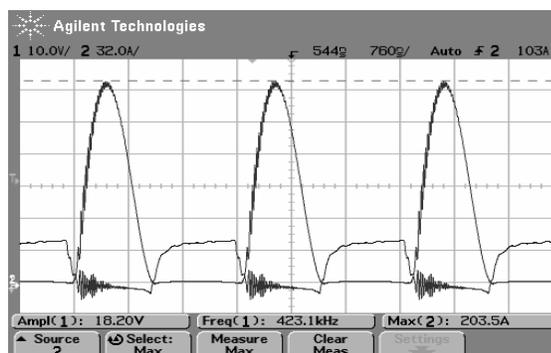
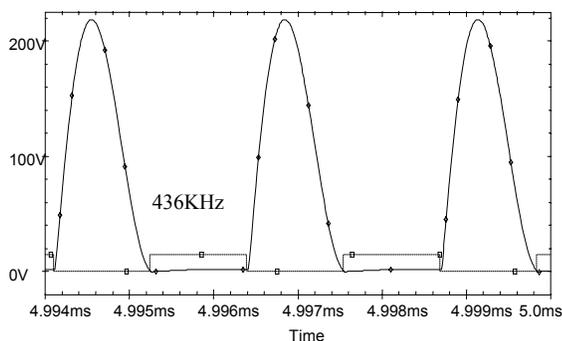


Figura 5.19 Esfuerzo de voltaje

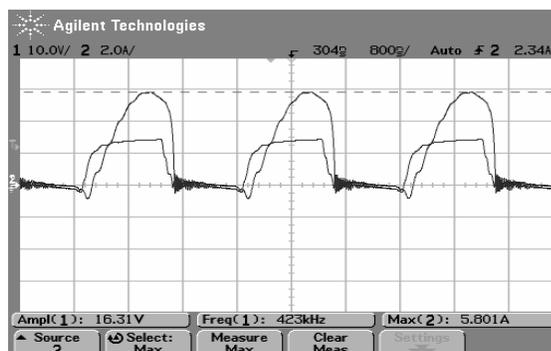
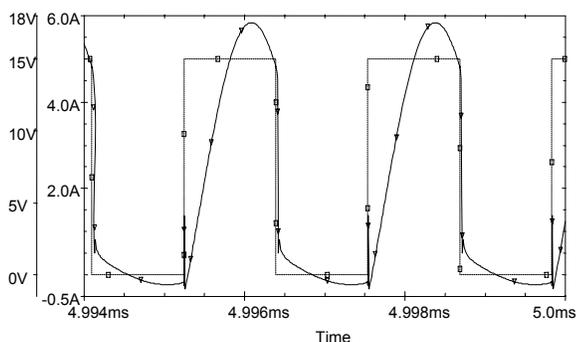


Figura 5.20 Esfuerzo de corriente

Con lo que respecta a las pérdidas de potencia en el interruptor, en simulación fue de 3.55W y experimentalmente de 7.36W (figura 5.21). Hay una diferencia de 3.81W.

Las señales en la carga tanto de voltaje como de corriente son sinusoidales y se encuentran en fase (figura 5.21). En simulación la amplitud del voltaje es de 53V y experimental de 56.9V. La corriente de 4.25A en simulación y experimental de 4.23A. Son muy aproximadas estas amplitudes.

La potencia de salida en simulación es de 99.9W y experimental de 101.09W, las cuales son muy aproximadas.

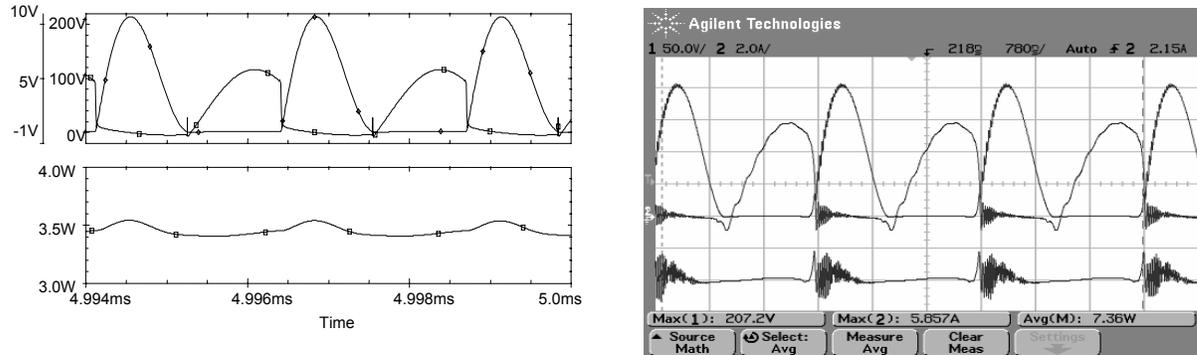


Figura 5.21 Pérdidas de potencia promedio en el interruptor

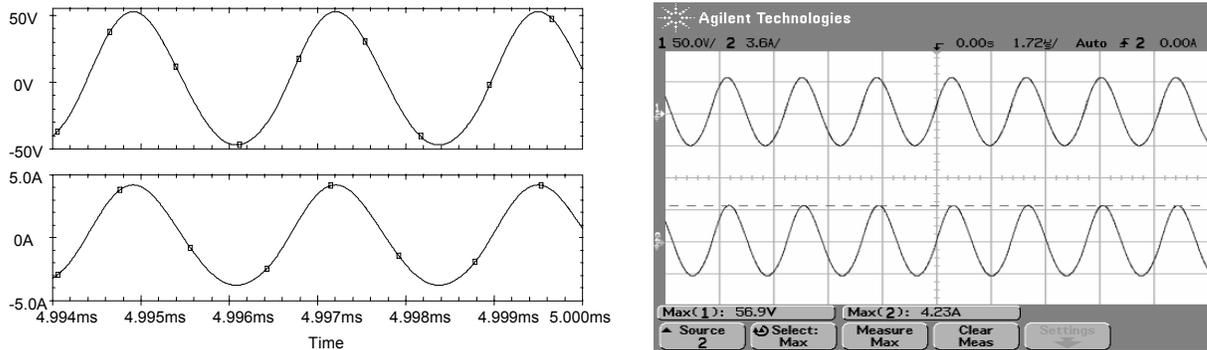


Figura 5.22 Voltaje de salida (arriba), corriente de salida (abajo)

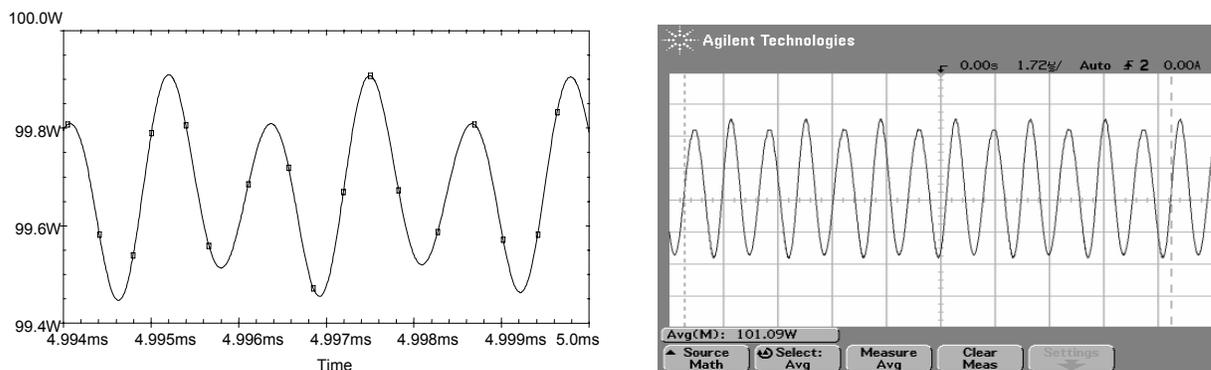


Figura 5.23 Potencia de salida

5.4.2 Señales a 900KHz

La gran diferencia entre las señales de la figura 5.24, se presenta en la frecuencia de conmutación. Ya que en simulación considerando la resistencia del inductor del tanque, es de 940KHz, pero experimentalmente, por la utilización de un valor menor del capacitor paralelo al interruptor, la frecuencia se modificó a 902KHz. Lográndose así obtener una frecuencia cercana a la planteada en los objetivos. Con lo que respecta al esfuerzo de voltaje, se logra la CVC y pendiente cero, tanto en simulación como experimentalmente, con amplitudes de 200V y 208.3V respectivamente.

El esfuerzo de corriente en simulación tiene una amplitud de 6A, mientras que experimentalmente se obtuvo de 6.3A (figura 5.25). Tanto en simulación como experimentalmente no conduce el diodo interno del MOSFET, ya que se obtiene la CVC y pendiente cero.

En simulación, la pérdida de potencia en el interruptor es de 3.75W y experimentalmente de 9.13W (figura 5.21). Hay una diferencia de 5.38W. Esta diferencia se incrementa con respecto a la obtenida con la frecuencia de 423KHz, lo que indica que al aumentar la frecuencia, se incrementan las pérdidas por conmutación en el dispositivo semiconductor.

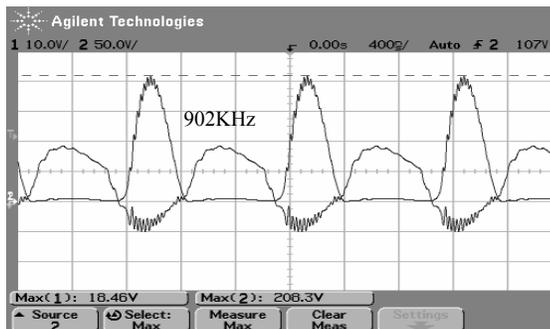
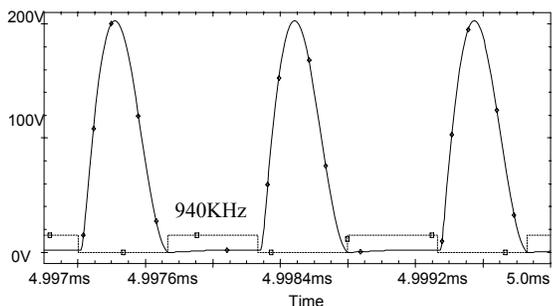


Figura 5.24 Esfuerzo de voltaje

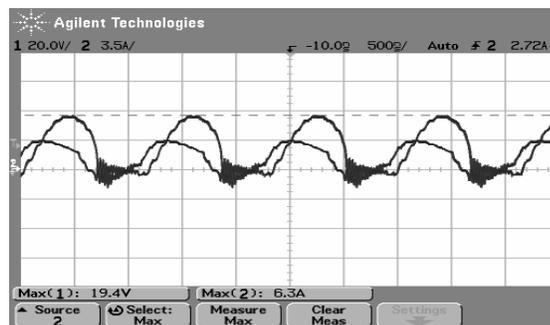
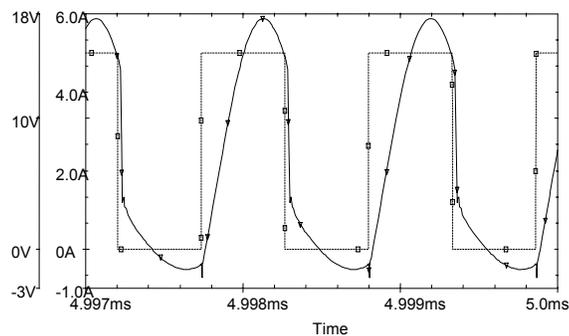


Figura 5.25 Esfuerzo de corriente

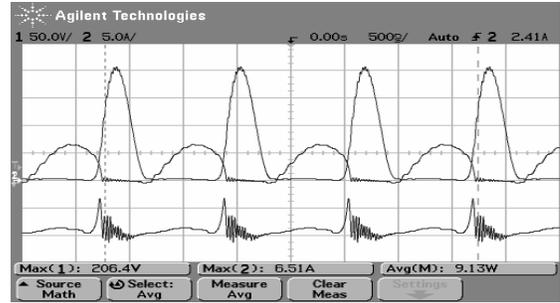
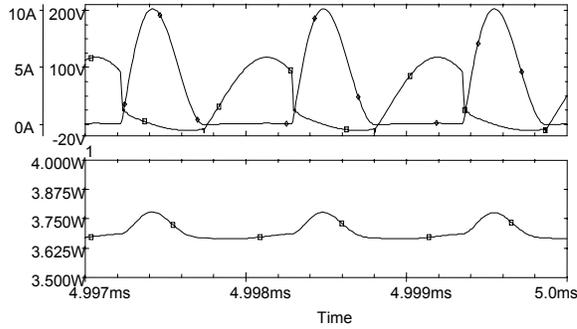


Figura 5.26 Pérdida de potencia en el interruptor

Al igual que a la frecuencia de 423KHz, a 902KHz las señales en la carga tanto de voltaje como de corriente son sinusoidales y se encuentran en fase (figura 5.27). En simulación la amplitud del voltaje es de 55V y experimental de 61.8V. La corriente de 4.5A en simulación y experimental de 4.37A. Son aproximadas estas amplitudes.

La potencia de salida en simulación es de 100.1W y experimental de 103.53W las cuales son muy aproximadas.

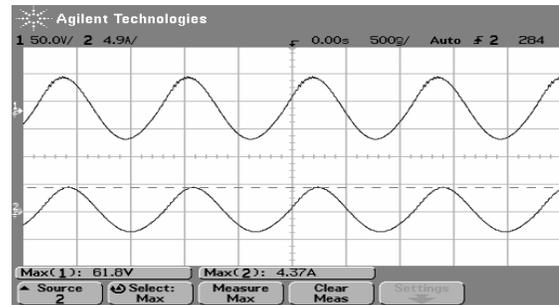
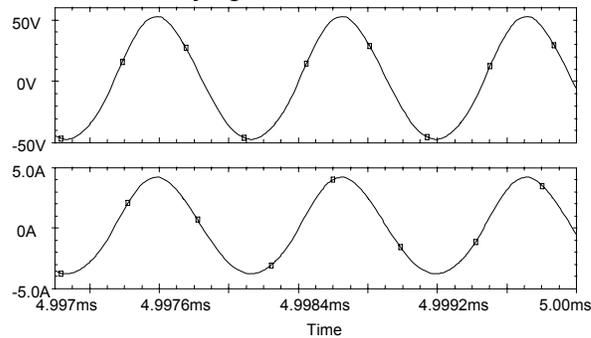


Figura 5.27 Voltaje de salida (arriba), corriente de salida (abajo)

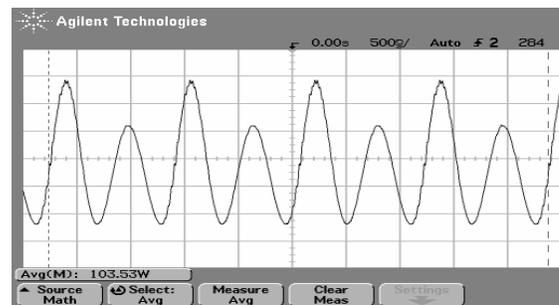
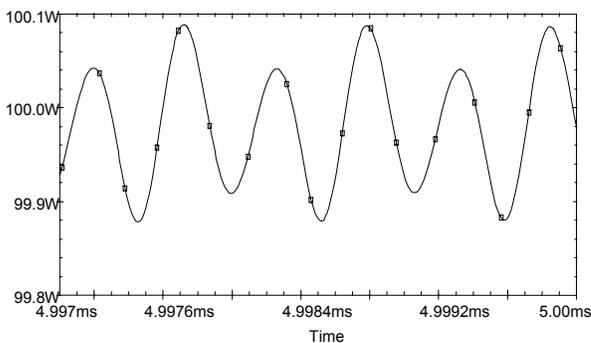


Figura 5.28 Potencia de salida

6 CONCLUSIONES Y TRABAJOS FUTUROS

En este capítulo se analizan los logros alcanzados por el presente trabajo de tesis, con base en los objetivos planteados al inicio de ésta. De la misma manera, se describen futuras líneas de investigación que se derivan del trabajo realizado.

6.1 Conclusiones

Las conclusiones y observaciones en el presente trabajo de tesis, se describe en función de los objetivos alcanzados, planteados al inicio de la misma. De la misma manera, se analizan las aportaciones de este trabajo y se describen posibles extensiones que pudieran realizarse.

- El objetivo principal planteado para este trabajo es simular y realizar experimentalmente el ACECVC a 430 y 900 KHz con una potencia de salida de 100W. Con respecto a la potencia se obtuvieron satisfactoriamente los niveles esperados. Sin embargo las frecuencias de funcionamiento planteadas en los objetivos fueron modificadas debido a que los componentes obtenidos del diseño no se encontraron en el mercado. Finalmente quedaron en 423 y 902 KHz.
- Actualmente en la electrónica de potencia, se busca que los sistemas electrónicos alcancen altas densidades de potencia, con sistemas más pequeños. Con el aumento de la frecuencia de funcionamiento disminuyen los elementos reactivos del circuito, obteniendo como resultado sistemas más pequeños y económicos.
- También, mediante el incremento de frecuencia, se obtienen mayores niveles de potencia con menores niveles de voltaje de alimentación, lo que puede ser benéfico para diversas aplicaciones. Para obtener la potencia de 100W a la frecuencia de 423KHz se requirió de un voltaje de alimentación de 56.75V, al incrementarse a 902KHz el voltaje disminuyó a 48.1V. Al disminuir el voltaje de alimentación, se reducen también los esfuerzos de voltaje y corriente en el interruptor, que se ve reflejado en la utilización de dispositivos más pequeños y económicos.

- Es una práctica habitual en la electrónica, y especialmente en electrónica de potencia, la simulación de circuitos de forma previa a su realización física. Pspice es el programa más popular para simular el funcionamiento de los circuitos electrónicos. Mediante el cual se realizó un análisis paramétrico, que fue de gran ayuda para la optimización del ACECVC, logrando obtener para la frecuencia de 423KHz una eficiencia de 87.98% y para 902KHz de 83.25%. Estos resultados son satisfactorios, considerando la potencia de salida de 100W y las altas frecuencias de funcionamiento utilizadas, en trabajos anteriores se han logrado eficiencias de alrededor del 90%, pero con menores niveles de potencia y frecuencia.
- La utilización de la técnica de conmutación a voltaje cero, fue esencial para lograr las eficiencias obtenidas en el ACE. Observando las figuras 5.5 y 5.14, que muestran las pérdidas de potencia en el interruptor para dos frecuencias diferentes, se comprueba la eliminación de estas en el encendido del interruptor. Sin embargo existen pérdidas por conducción y en el apagado del dispositivo como se muestra en las mismas figuras. Para la frecuencia de 423KHz las pérdidas totales son de 12.02W, de las cuales 7.36W se generan en el dispositivo y 4.66W en el resto del circuito. Para la frecuencia de 902KHz se generó una pérdida total de 16.77W, de las cuales 9.13W se generaron en el dispositivo y 7.64W en el resto del circuito.
- Por lo que respecta a la distorsión armónica que presentan las señales de voltaje y corriente en la carga, se comprobó experimentalmente que si no son puramente sinusoidales, si muy considerables ya que los niveles son bajos. Para la frecuencia de 423KHz el voltaje en la carga presenta una distorsión armónica de 5.706% y la corriente de 6.184%. Para la frecuencia de 902KHz el voltaje en la carga presenta una distorsión armónica de 6.489% y la corriente de 7.713%.

A continuación se listan los principales problemas que se presentaron durante el desarrollo de este trabajo de tesis:

- Debido a la no disponibilidad de los elementos del circuito, sobre todo de los capacitores, fue necesario modificar las frecuencias de funcionamiento presentadas en los objetivos hasta obtener valores disponibles. Realizando las simulaciones y el desarrollo experimental con estas nuevas frecuencias. Como se observa en la comparación entre la simulación y los resultados experimentales existe una diferencia en la frecuencia de funcionamiento.
- Inicialmente no se contaba con el equipo de laboratorio necesario para tomar mediciones en la construcción de inductores, retrazando su construcción. Fue necesario ir a tomar estas mediciones en otra institución, afortunadamente el laboratorio de electrónica de la UTM adquirió el puente Quad Tech 1715 LCR Digibridge resolviendo este problema.
- Los primeros inductores fueron construidos con núcleo de ferrita y alambre magneto trenzado, se realizaron pruebas con estos inductores sin lograr obtener la potencia de 100W, ya que se presentaron pérdidas debido a la saturación del núcleo. Por esto se

realizaron pruebas con inductores de núcleo de aire sin tener resultados favorables. Se comprobó que el uso de núcleos de ferrita e hilo de litz en la construcción de inductores reduce en gran medida las pérdidas en la bobina resonante, ya que al realizar las pruebas con estos inductores fue posible alcanzar la potencia de 100W.

6.2 Trabajos futuros

- Como se mostró en las conclusiones, el aumento de la frecuencia disminuye los valores de los elementos del ACECVC. De manera que si se aumenta lo necesario la frecuencia de funcionamiento, el valor del capacitor en paralelo con el interruptor puede ser absorbido por el capacitor interno del MOSFET, con lo cual se lograría eliminar un elemento del sistema.
- El estudio, diseño e implementación del ACECCC es otro trabajo futuro de tesis, este tipo de amplificador es el dual del ACECVC y su funcionamiento es muy similar. En este tipo de conmutación se eliminan las pérdidas en el apagado, ya que se busca eliminar la corriente que circula por el dispositivo antes de que aparezca el voltaje entre las terminales del mismo.
- Diseño y construcción de un convertidor CD/CD utilizando el amplificador clase E como primera etapa y agregando una etapa de rectificación.
- Utilización del ACE para calentamiento por inducción. Una de las etapas utilizadas en el calentamiento por inducción, se basa principalmente en un inversor de alta frecuencia, para suministrar corriente de alta frecuencia a la bobina de calentamiento. En aplicaciones de baja potencia se puede utilizar un amplificador clase E.

Referencias

1. A. Berger, “**Embedded Systems Design**”, CMP Books, 2002.
2. C. H. Li & Y. O. Yam, “**Maximum frequency and optimum performance of class E power amplifiers**”, IEEE Proc.-Circuits Devices Syst., Vol. 141, No. 3, June 1994.
3. C. H. Li & Y. O. Yam, “**Minimum shunt capacitance of class E amplifier with optimum performance**”, Electronics letters, Vol. 30, No. 3, February 1994.
4. C. P. Avratoglou, N. C. Voulgaris & F. I. Ioannidou, “**Analysis and Design of a Generalized Class E Tuned Power Amplifier**”, IEEE Transactions on circuits and Systems, Vol. 36, No. 8, August 1989, pp 1068-1079.
5. D. K. Choi, & S. I. Long, “**High Efficiency Class E Amplifiers for Mobile and Base Station Applications**”, Department of Electrical and Computer Engineering University of California, Sanata Barbara, 1999-2000.
6. E. Guerrero, “**Estudio del desempeño del Amplificador Clase E Conmutado a Voltaje Cero, utilizando diferentes Dispositivos Semiconductores de Potencia como interruptor**”, Tesis de maestría en ciencias en Electrónica de Potencia. Cuernavaca, Mor., México, Cenidet, Agosto 2004.
7. F. H. Raab & R. Caverly & R. Campbell, “**HF, VHF, and UHF Systems and Technology**”, IEEE Transactions on Microwave Theory and Techniques, Vol. 50, No. 3, March 2002, pp. 888-898.
8. F. H. Raab, “**Effects of Circuit Variations on the Class E Tuned Power Amplifier**”, IEEE J. of Solid-State circuits, Vol.-sc 13, No. 2, April 1978, pp. 239-247.
9. F. H. Raab, “**Idealized Operation of the Class E Tuned Power Amplifier**”, IEEE Transactions on circuit, Vol. cas-24, No. 12, December 1977, pp. 725-735.
10. F. H. Raab, P. Asbeck, S. Cripps, P. B. Kenington, Z. B. Popovich, N. Pothecary, J. F. Sevic & N. O. Sokal, “**RF and Microwave Power Amplifier and Transmitter Technologies – Part 2**”, IEEE Transactions on Microwave Theory and Techniques, March 2002, pp 22-36.
11. F. H. Rabb & N. O. Sokal, “**Transistor Power Losses in the Class E Tuned Power Amplifier**”, IEEE J. Of Solid-State circuits, Vol.-sc 13, No. 6, December 1978, pp 912-914.
12. Fairchild Semiconductor. “**Induction Heating System Topology Review**”, Power Device Division, Discrete Application, July 2000, pp. 1-27.

13. H. Sekiya, I. Sasase & S. Mori, “**Computation of Design Values for Class E Amplifiers Without Using Waveform Equations**”, IEEE Transaction on Circuits and Systems-I: Fundamental Theory and Applications Vol. 49, No. 7, Julio 2002, pp. 966-978.
14. H. Zirath & D. Rutledge, “**An LDMOS VHF Class E Power Amplifier Using a High Q Novel Variable Inductor**”, Chalmers University of Technology Department of Microelectronics.
15. International Rectifier, “**Data Sheet HIGH AND LOW SIDE DRIVER IR2110/IR2113**”, International Rectifier, pp 1-15.
16. International Rectifier, “**Data Sheet IRFP 450, Power Semiconductor Switch**”, International Rectifier.
17. J. Chen & A. Ioinovici, “**Switching Mode DC-DC Converter with Switched-Capacitor-Based Resonant Circuit**”, IEEE Transactions on Circuit and System; Fundamental Theory and Applications, Vol 43, No 11, November 1996, p 993.
18. J. Macedonio, “**Análisis comparativo de los transistores S-J MOSFET y MOSFET convencional**”, Tesis de maestría en ciencias en Ingeniería en Electrónica. Cuernavaca, Morelos, México, Cenedet, Junio 2002.
19. M. H. Rashid, “**Electrónica de potencia**”, Prentice Hall, Segunda edición, 1955.
20. M. J. Chudobiak, “**The Use of Parasitic Nonlinear Capacitors in Class E Amplifiers**”, IEEE Transactions on circuits and Systems-I: Fundamental Theories and Applications, Vol. 41, No. 12, December 1994, pp 941-944.
21. M. Kazimierczuk & Dariusz Czarkoeski, “**Resonant Power Converters**”, Jhon Wiley & Sons, Inc.
22. M. Kazimierczuk, “**Class E Tuned Power Amplifier with Shunt Inductor**”, IEEE J. Of Solid-State circuits, Vol sc-16, No. 1, February 1981, pp 2-7.
23. M. Kazimierczuk, “**Exact Analysis of Class E Tuned Power Amplifier with Only One Inductor and One Capacitor in Load Network**”, IEEE J. Of Solid-State circuits, Vol sc-18, No. 2, April 1983, pp 214-221.
24. M. Ponce, J. Arau, A. López, J. Correa y J. M. Alonso. “**A Novel High-Power-Factor Single-Switch Electronic Ballast For Compact Fluorescent Lamps**”, Centro Nacional de Investigación y Desarrollo Tecnológico-CENIDET, departamento de electrónica.
25. N. O. Sokal & A. D. Sokal. “**Class E-A New Class of High-Efficiency Tuned Single-Ended Switching Power Amplifiers**”. IEEE J. of Solid-State Circuits, Vol. SC-10, No. 3, June 1975, pp. 168-176.
26. N. O. Sokal, “**Class-E RF Power Amplifiers**”, WA1HQC of Design Automation, Inc ARRL Technical Advisor, February 20001, pp 9-20.
27. National Semiconductor, “**Data Sheet, LMC555, CMOS Timer**”, August 2000.
28. R. S. Abesamis, “**Field Experience with High Frequency Ballasts**”, IEEE Transactions on Industry Applications, Vol 20, No. 5, (Septiembre/Octubre 1990), pp 810-811.
29. T. B. Mader, E. W. Bryerton, M. Markovic, M. Forman & Z. Popovic, “**Switched-Mode High-Efficiency Microwave Power Amplifiers in a Free-Space Power-Combiner Array**”, IEEE Transactions on microwave theory and techniques, Vol. 46, No. 10, October 1998, pp 1391-1398.

30. T. Sowlati, J. Sitch. “**Low Voltage, High Efficiency GaAs Class E Power Amplifier for Wireless Transmitters**”, IEEE Journal of Solid-State Circuits, Vol. 30, No. 10, October 1995, pp. 1074-1080.
31. T. Suetsugu & M. K. Kazimierczuk. “**Feasibility Study of on-chip Class E dc-dc Converter**”, Department of Electronic Engineering and Computer Science, 2003 IEEE.
32. Z. Xu & E. I. El-Masry, “**Design and Optimization of CMOS Class-E Power Amplifier**”, Electrical & Computer Engineering.

Paginas de Internet

- URL 1 <http://www.gmelectronica.com.ar/default.htm>
MOSFETs de potencia.
- URL 2 <http://wiretron.com/>
Pagina de Litz wire fabricantes de hilo de litz.
- URL 3 www.ferroxcube.com/
Pagina de Ferroxcube fabricantes de núcleos de ferrita.
- URL 4 www.elektrisola.com/
Pagina Web de Elektrisola fabricantes de alambre de cobre.
- URL 5 <http://members.fortunecity.es/telectronica/condefi.htm>
Capacitores.
- URL 6 www.gte.us.es/~leopoldo/Store/tsp_11.pdf
Consideraciones practicas para el diseño de inductores.
Pagina de Leopoldo García Franquelo, miembro del grupo de Tecnología Electrónica de la Universidad de Sevilla España.

Anexo A

IR2110/IR2113

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
 Fully operational to +500V or +600V
 Tolerant to negative transient voltage
 dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- Separate logic supply range from 5 to 20V
 Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

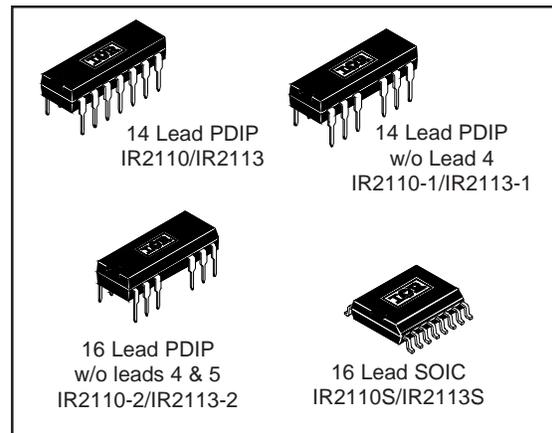
Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

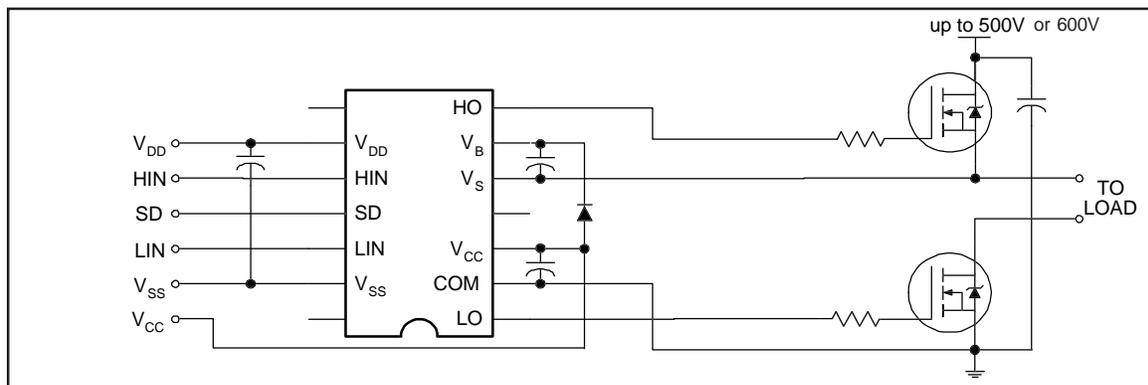
Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{\text{O}+/-}$	2A / 2A
V_{OUT}	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching	10 ns

Packages



Typical Connection



IR2110/IR2113

Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units
V _B	High side floating supply voltage (IR2110)	-0.3	525	V
	(IR2113)	-0.3	625	
V _S	High side floating supply offset voltage	V _B - 25	V _B + 0.3	
V _{HO}	High side floating output voltage	V _S - 0.3	V _B + 0.3	
V _{CC}	Low side fixed supply voltage	-0.3	25	
V _{LO}	Low side output voltage	-0.3	V _{CC} + 0.3	
V _{DD}	Logic supply voltage	-0.3	V _{SS} + 25	
V _{SS}	Logic supply offset voltage	V _{CC} - 25	V _{CC} + 0.3	
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS} - 0.3	V _{DD} + 0.3	
dV _S /dt	Allowable offset supply voltage transient (figure 2)	—	50	
P _D	Package power dissipation @ T _A ≤ +25°C (14 lead DIP)	—	1.6	W
	(14 lead DIP w/o lead 4)	—	1.5	
	(16 lead DIP w/o leads 5 & 6)	—	1.6	
	(16 lead SOIC)	—	1.25	
R _{THJA}	Thermal resistance, junction to ambient (14 lead DIP)	—	75	°C/W
	(14 lead DIP w/o lead 4)	—	85	
	(16 lead DIP w/o leads 5 & 6)	—	75	
	(16Lead SOIC)	—	100	
T _J	Junction temperature	—	150	°C
T _S	Storage temperature	-55	150	
T _L	Lead temperature (soldering, 10 seconds)	—	300	

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V _B	High side floating supply absolute voltage	V _S + 10	V _S + 20	V
V _S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V _{HO}	High side floating output voltage	V _S	V _B	
V _{CC}	Low side fixed supply voltage	10	20	
V _{LO}	Low side output voltage	0	V _{CC}	
V _{DD}	Logic supply voltage	V _{SS} + 4.5	V _{SS} + 20	
V _{SS}	Logic supply offset voltage	-5	5	
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS}	V _{DD}	
T _A	Ambient temperature	-40	125	

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to -V_{BS}.

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	—	—	—	10		

Static Electrical Characteristics

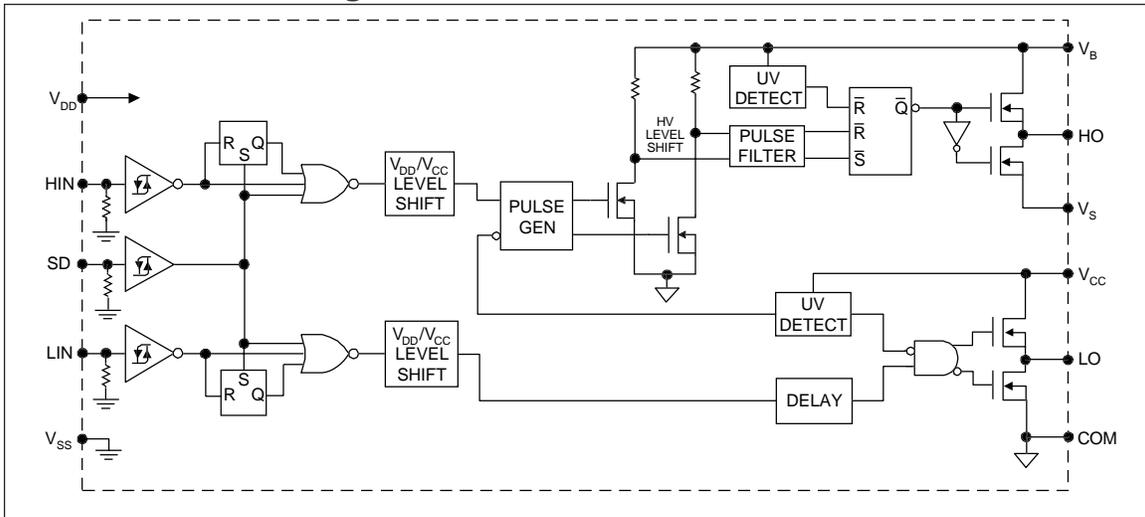
V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IN} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		$I_O = 0A$
I_{LK}	Offset supply leakage current	16	—	—	50	μA	$V_B = V_S = 500V/600V$
I_{QBS}	Quiescent V_{BS} supply current	17	—	125	230		$V_{IN} = 0V$ or V_{DD}
I_{QCC}	Quiescent V_{CC} supply current	18	—	180	340		$V_{IN} = 0V$ or V_{DD}
I_{QDD}	Quiescent V_{DD} supply current	19	—	15	30		$V_{IN} = 0V$ or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
I_{IN-}	Logic "0" input bias current	21	—	—	1.0		$V_{IN} = 0V$
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$, $V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$, $V_{IN} = 0V$ $PW \leq 10 \mu s$

IR2110/IR2113

International
IR Rectifier

Functional Block Diagram



Lead Definitions

Symbol	Description
VDD	Logic supply
HIN	Logic input for high side gate driver output (HO), in phase
SD	Logic input for shutdown
LIN	Logic input for low side gate driver output (LO), in phase
VSS	Logic ground
VB	High side floating supply
HO	High side gate drive output
VS	High side floating supply return
VCC	Low side supply
LO	Low side gate drive output
COM	Low side return

Lead Assignments

<p>14 Lead PDIP</p>	<p>14 Lead PDIP w/o Lead 4</p>	<p>16 Lead PDIP w/o Leads 4 & 5</p>	<p>16 Lead SOIC (Wide Body)</p>
IR2110/IR2113	IR2110-1/IR2113-1	IR2110-2/IR2113-2	IR2110S/IR2113S
Part Number			

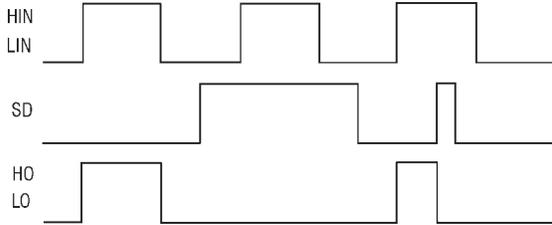


Figure 1. Input/Output Timing Diagram

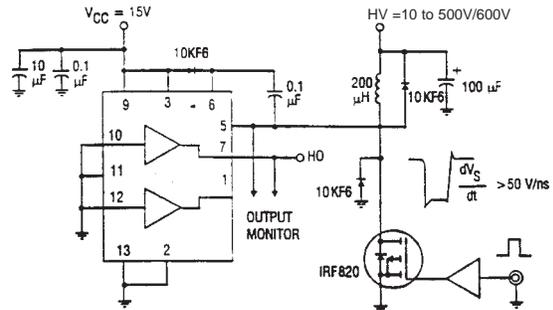


Figure 2. Floating Supply Voltage Transient Test Circuit

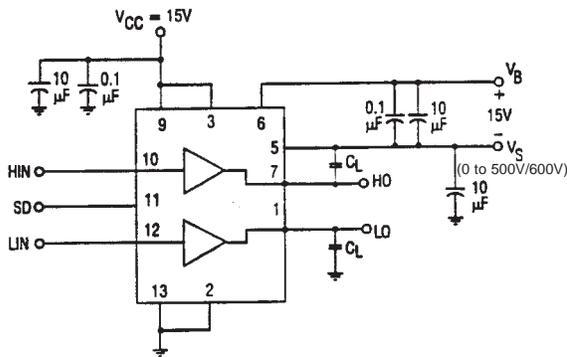


Figure 3. Switching Time Test Circuit

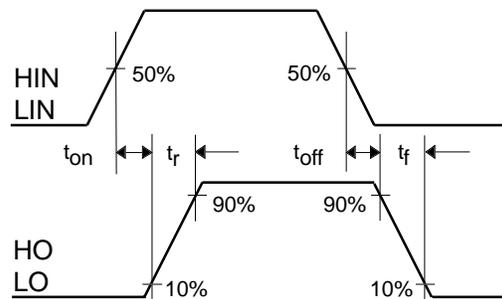


Figure 4. Switching Time Waveform Definition

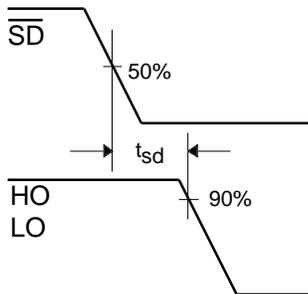


Figure 3. Shutdown Waveform Definitions

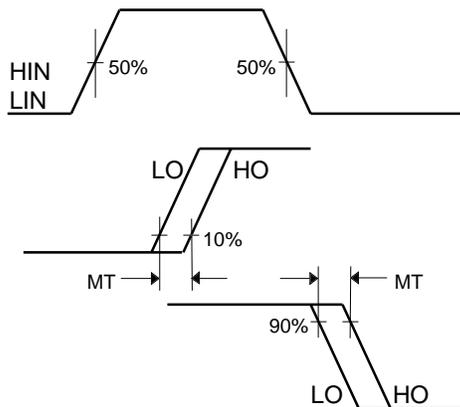
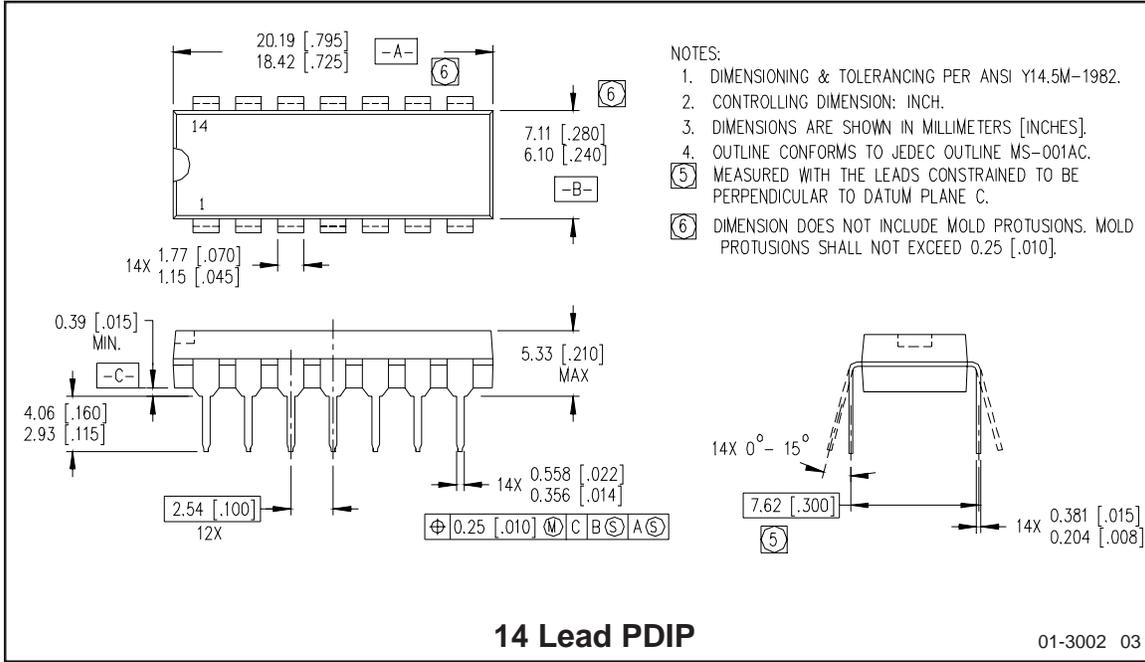


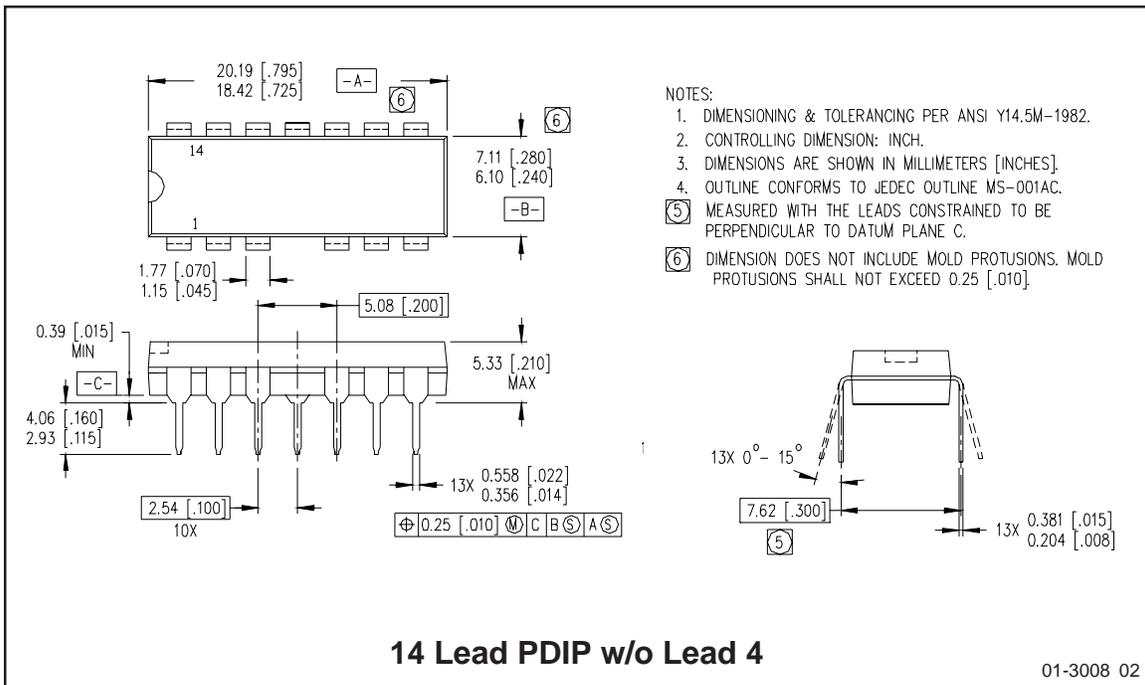
Figure 6. Delay Matching Waveform Definitions

IR2110/IR2113

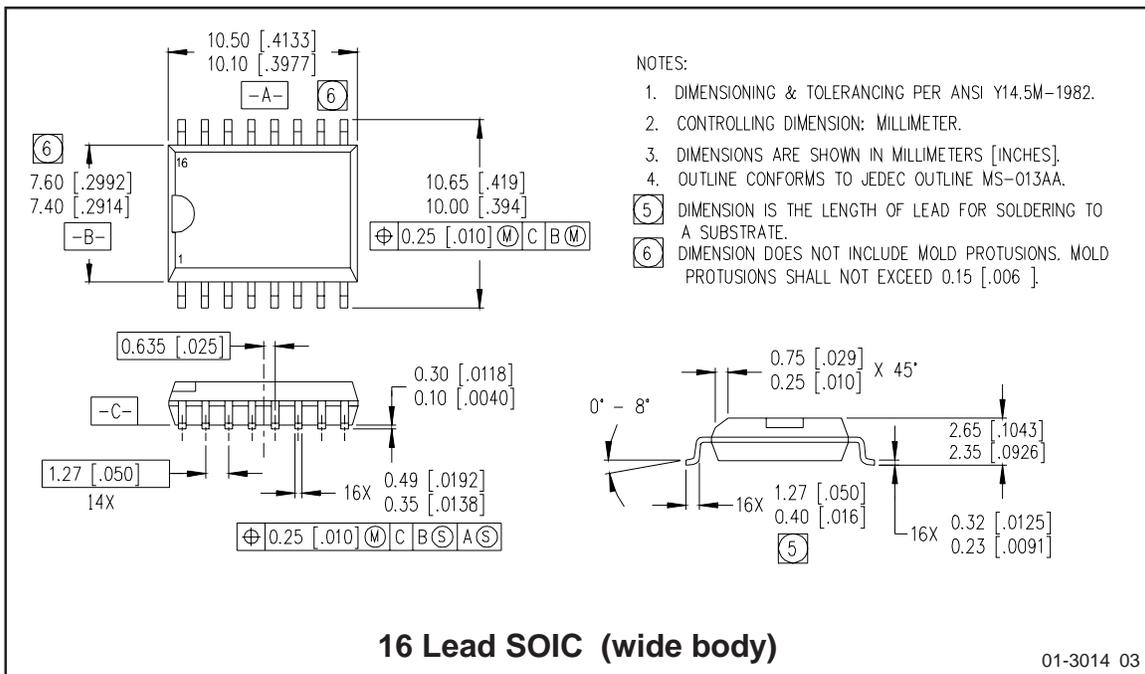
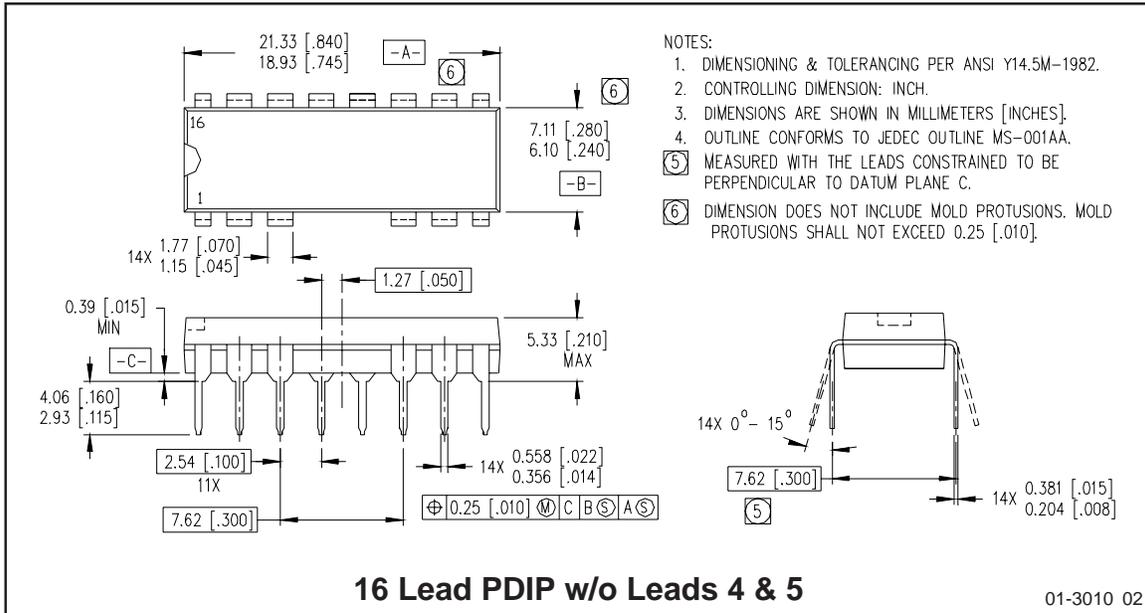
International
IR Rectifier



- NOTES:
1. DIMENSIONING & TOLERANCING PER ANSI Y14.5M-1982.
 2. CONTROLLING DIMENSION: INCH.
 3. DIMENSIONS ARE SHOWN IN MILLIMETERS [INCHES].
 4. OUTLINE CONFORMS TO JEDEC OUTLINE MS-001AC.
 - ⑤ MEASURED WITH THE LEADS CONSTRAINED TO BE PERPENDICULAR TO DATUM PLANE C.
 - ⑥ DIMENSION DOES NOT INCLUDE MOLD PROTUSIONS. MOLD PROTUSIONS SHALL NOT EXCEED 0.25 [.010].



- NOTES:
1. DIMENSIONING & TOLERANCING PER ANSI Y14.5M-1982.
 2. CONTROLLING DIMENSION: INCH.
 3. DIMENSIONS ARE SHOWN IN MILLIMETERS [INCHES].
 4. OUTLINE CONFORMS TO JEDEC OUTLINE MS-001AC.
 - ⑤ MEASURED WITH THE LEADS CONSTRAINED TO BE PERPENDICULAR TO DATUM PLANE C.
 - ⑥ DIMENSION DOES NOT INCLUDE MOLD PROTUSIONS. MOLD PROTUSIONS SHALL NOT EXCEED 0.25 [.010].



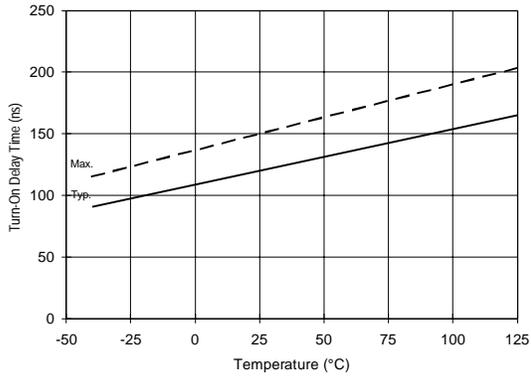


Figure 7A. Turn-On Time vs. Temperature

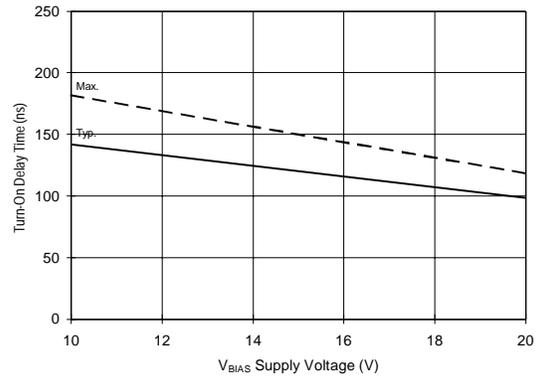


Figure 7B. Turn-On Time vs. Voltage

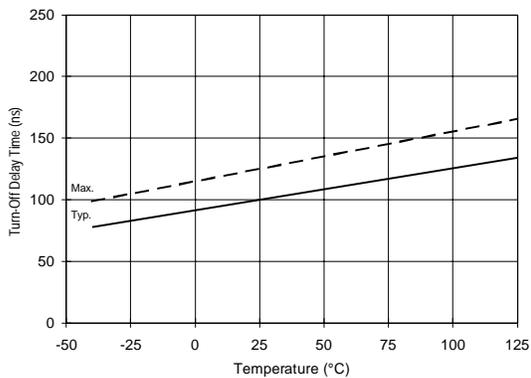


Figure 8A. Turn-Off Time vs. Temperature

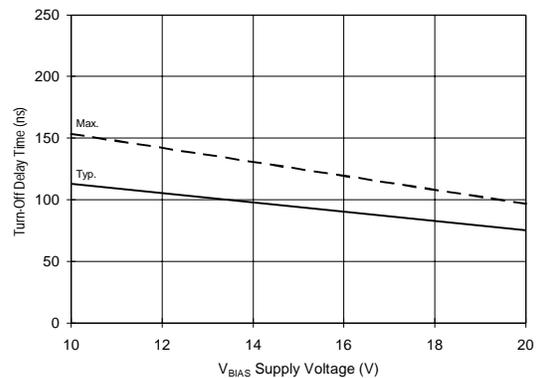


Figure 8B. Turn-Off Time vs. Voltage

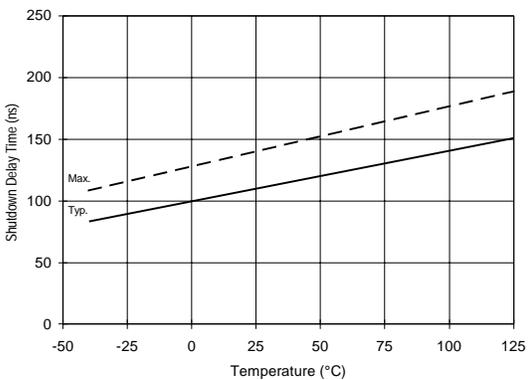


Figure 9A. Shutdown Time vs. Temperature

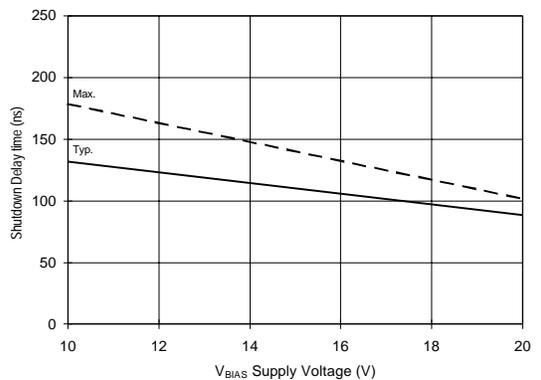


Figure 9B. Shutdown Time vs. Voltage

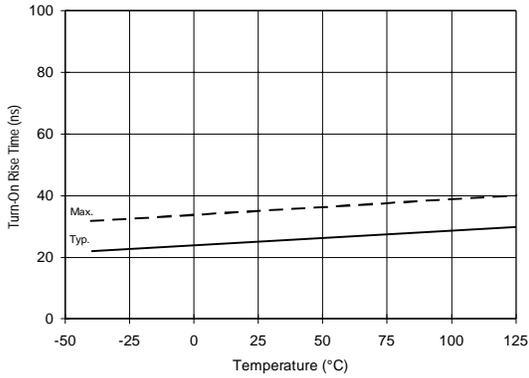


Figure 10A. Turn-On Rise Time vs. Temperature

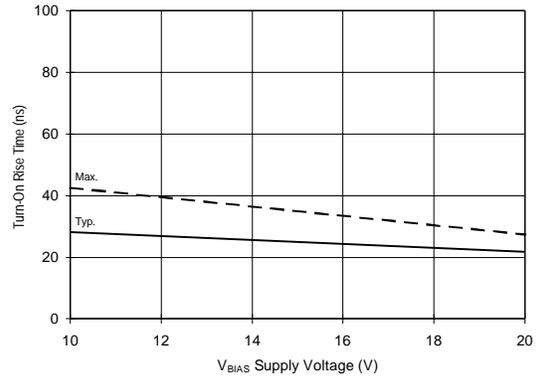


Figure 10B. Turn-On Rise Time vs. Voltage

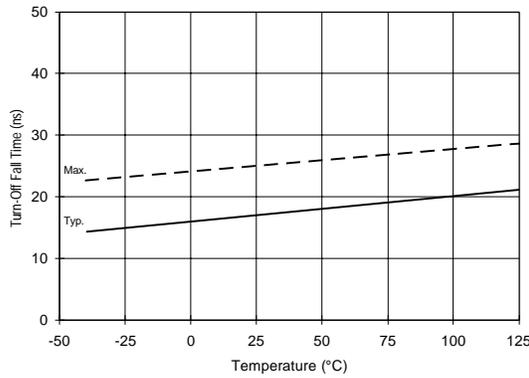


Figure 11A. Turn-Off Fall Time vs. Temperature

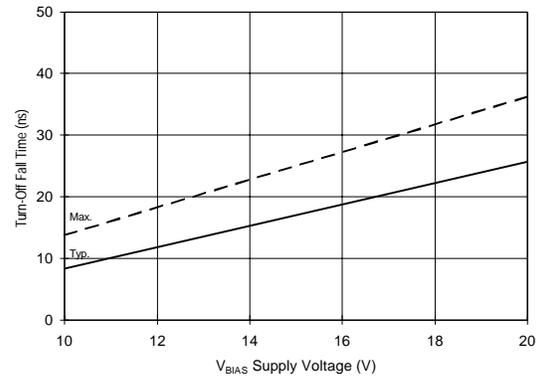


Figure 11B. Turn-Off Fall Time vs. Voltage

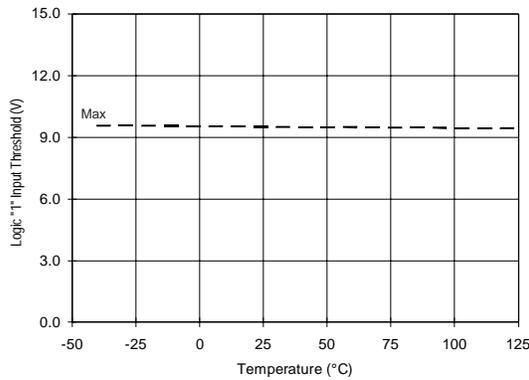


Figure 12A. Logic "1" Input Threshold vs. Temperature

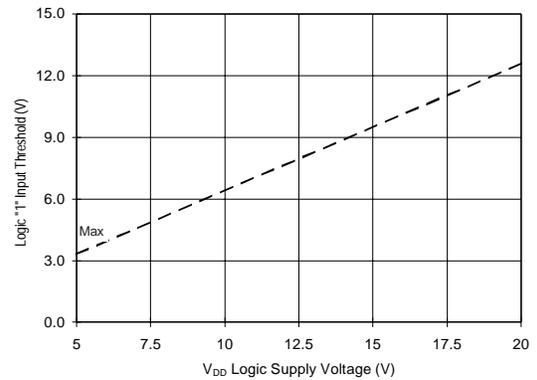


Figure 12B. Logic "1" Input Threshold vs. Voltage

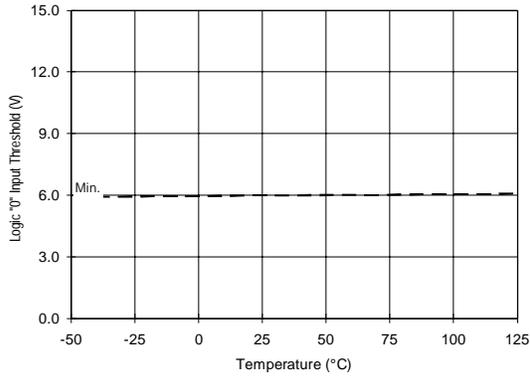


Figure 13A. Logic "0" Input Threshold vs. Temperature

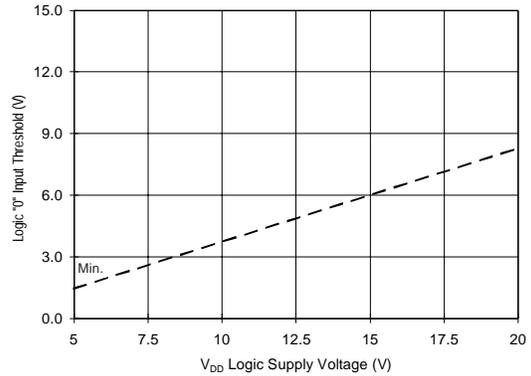


Figure 13B. Logic "0" Input Threshold vs. Voltage

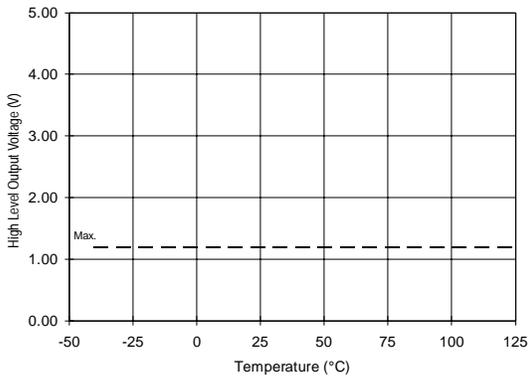


Figure 14A. High Level Output vs. Temperature

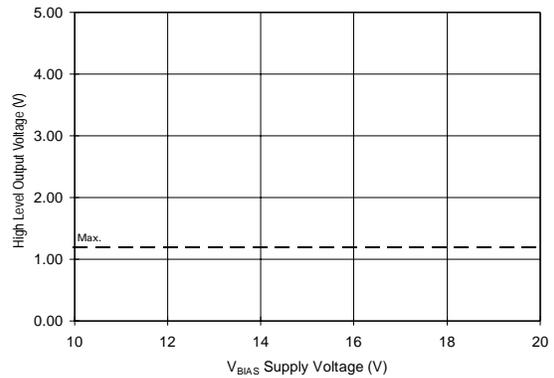


Figure 14B. High Level Output vs. Voltage

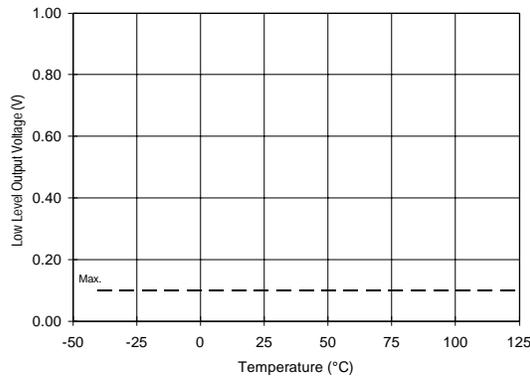


Figure 15A. Low Level Output vs. Temperature

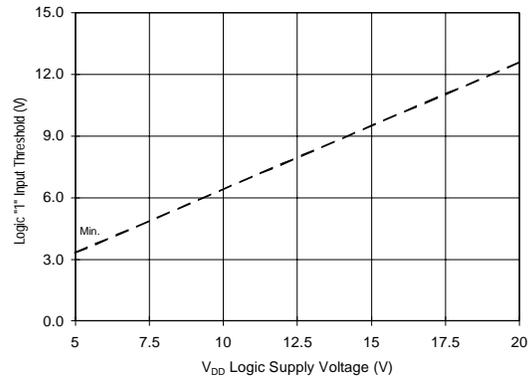


Figure 15B. Low Level Output vs. Voltage

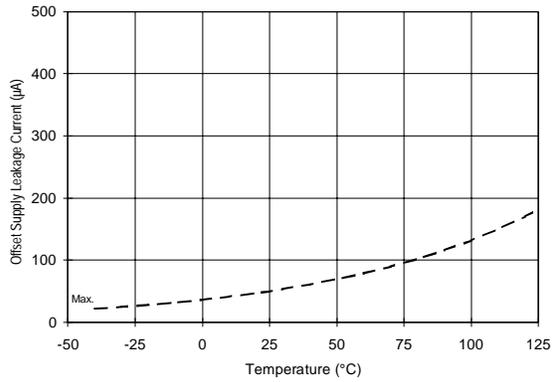


Figure 16A. Offset Supply Current vs. Temperature

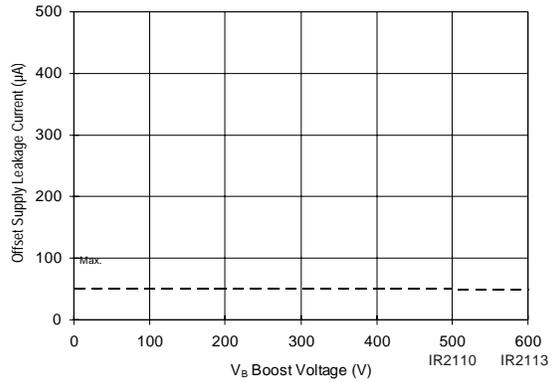


Figure 16B. Offset Supply Current vs. Voltage

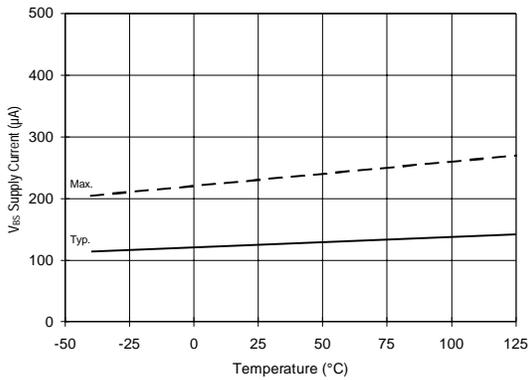


Figure 17A. V_{BS} Supply Current vs. Temperature

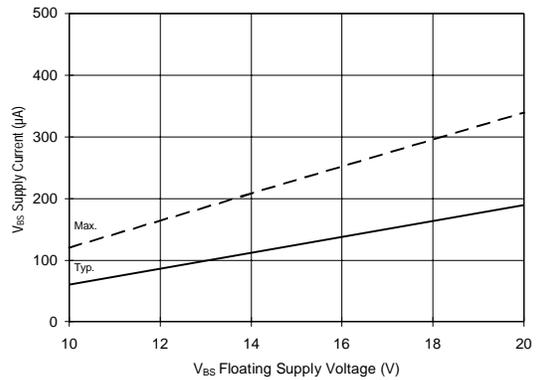


Figure 17B. V_{BS} Supply Current vs. Voltage

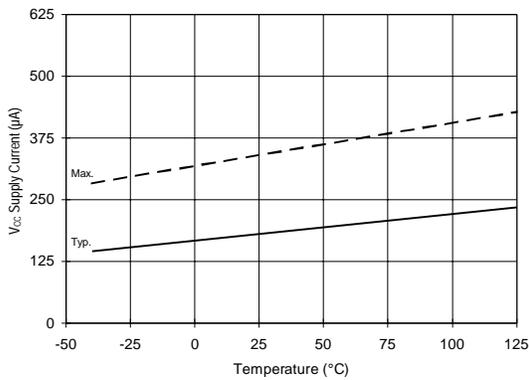


Figure 18A. V_{CC} Supply Current vs. Temperature

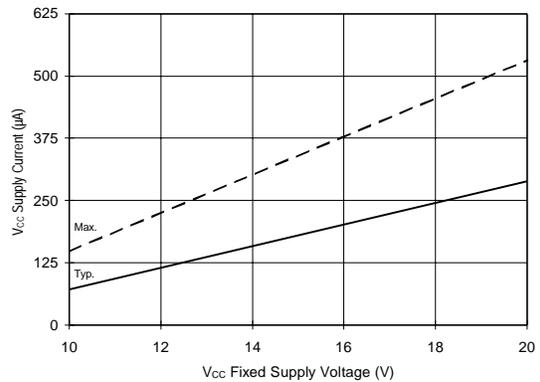


Figure 18B. V_{CC} Supply Current vs. Voltage

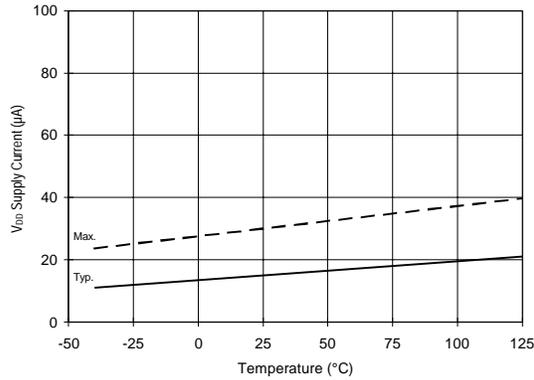


Figure 19A. V_{DD} Supply Current vs. Temperature

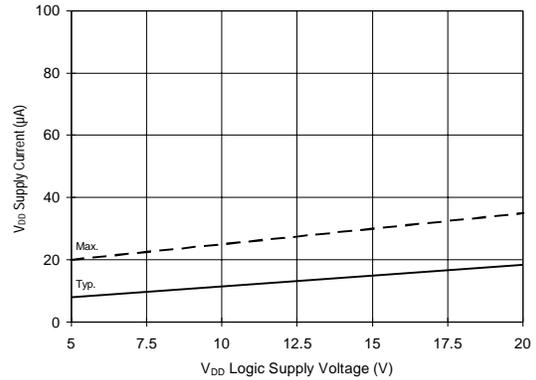


Figure 19B. V_{DD} Supply Current vs. Voltage

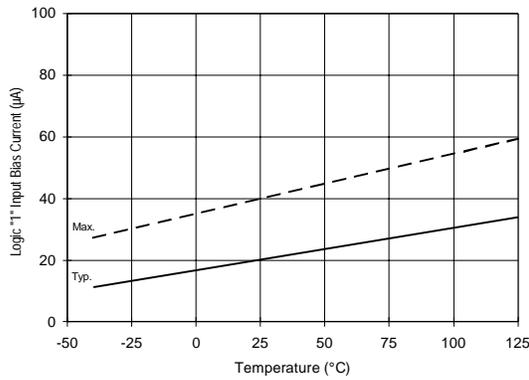


Figure 20A. Logic "1" Input Current vs. Temperature

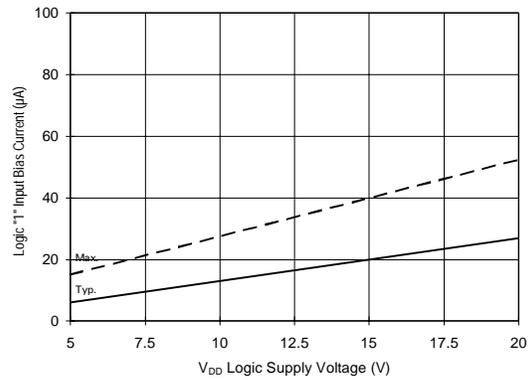


Figure 20B. Logic "1" Input Current vs. Voltage

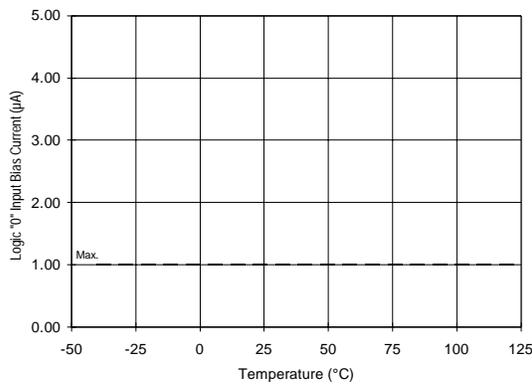


Figure 21A. Logic "0" Input Current vs. Temperature

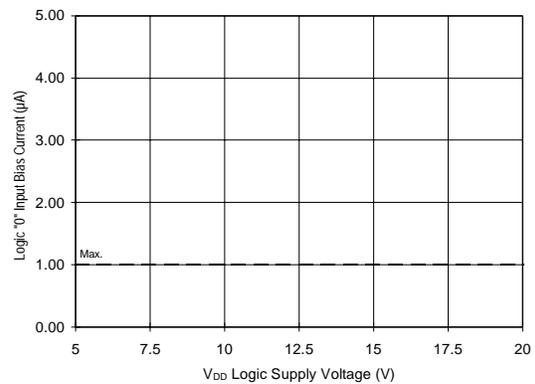


Figure 21B. Logic "0" Input Current vs. Voltage

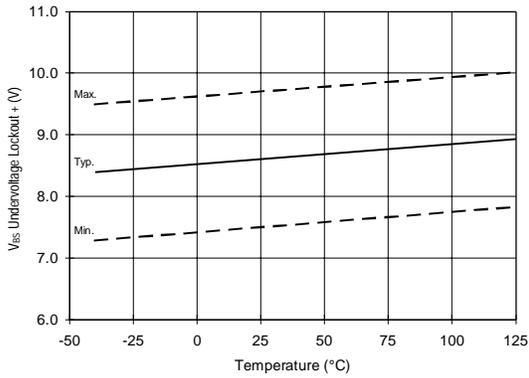


Figure 22. V_{BS} Undervoltage (+) vs. Temperature

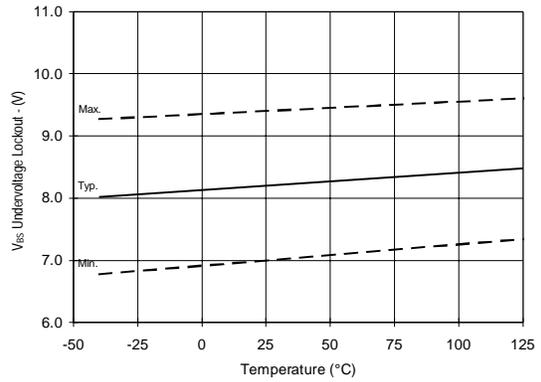


Figure 23. V_{BS} Undervoltage (-) vs. Temperature

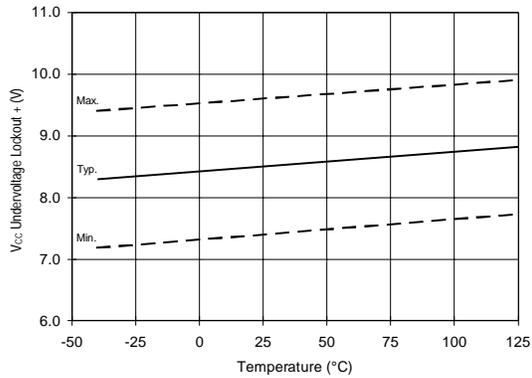


Figure 24. V_{CC} Undervoltage (+) vs. Temperature

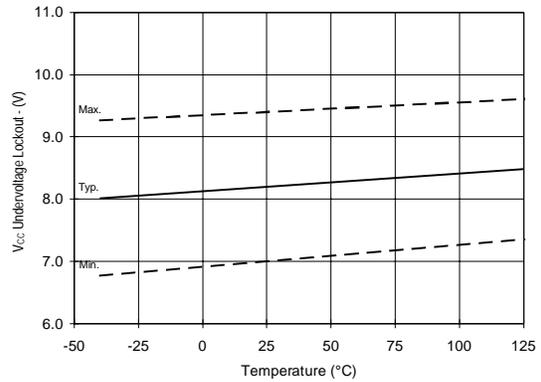


Figure 25. V_{CC} Undervoltage (-) vs. Temperature

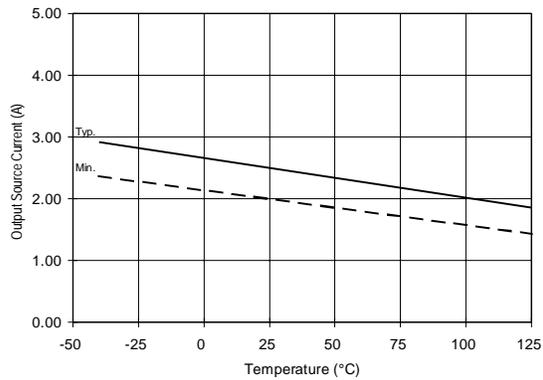


Figure 26A. Output Source Current vs. Temperature

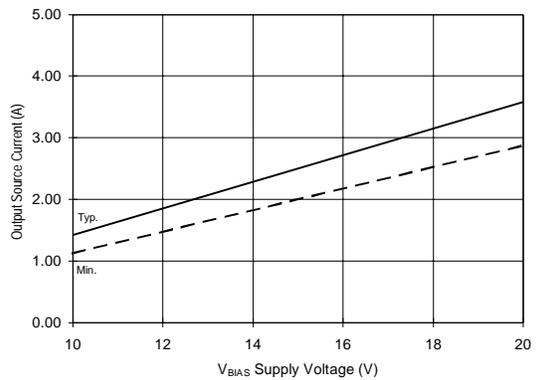


Figure 26B. Output Source Current vs. Voltage

IR2110/IR2113

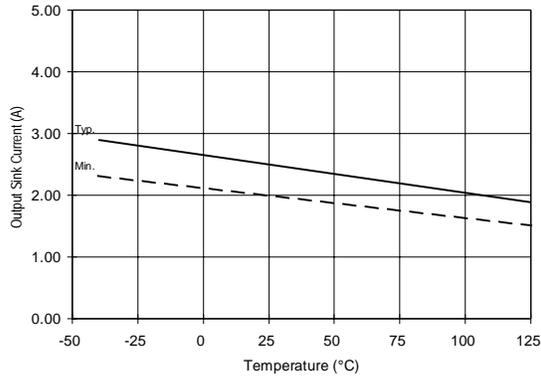


Figure 27A. Output Sink Current vs. Temperature

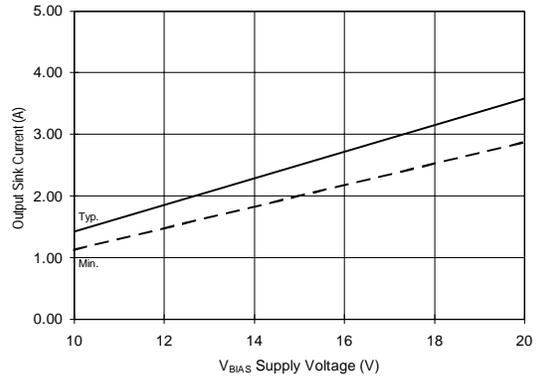


Figure 27B. Output Sink Current vs. Voltage

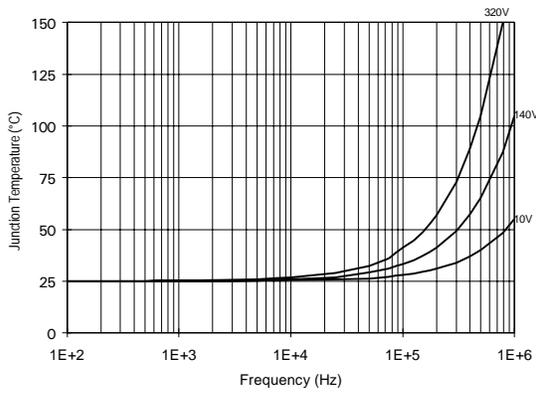


Figure 28. IR2110/IR2113 T_J vs. Frequency
(IRFBC20) $R_{GATE} = 33\Omega$, $V_{CC} = 15V$

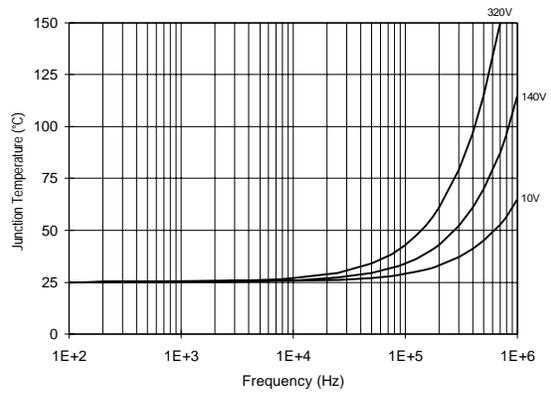


Figure 29. IR2110/IR2113 T_J vs. Frequency
(IRFBC30) $R_{GATE} = 22\Omega$, $V_{CC} = 15V$

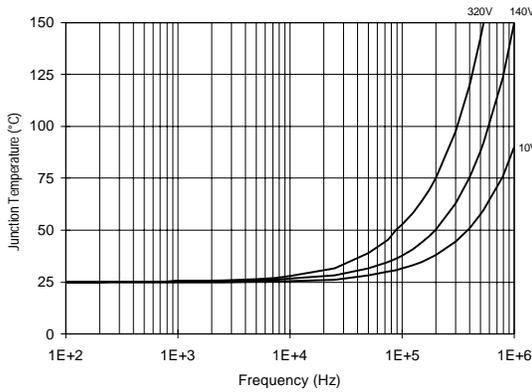


Figure 30. IR2110/IR2113 T_J vs. Frequency
(IRFBC40) $R_{GATE} = 15\Omega$, $V_{CC} = 15V$

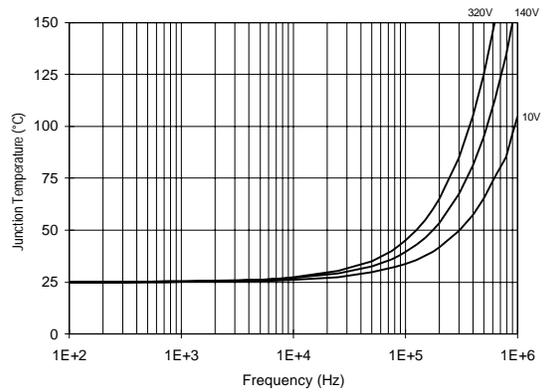


Figure 31. IR2110/IR2113 T_J vs. Frequency
(IRFPE50) $R_{GATE} = 10\Omega$, $V_{CC} = 15V$

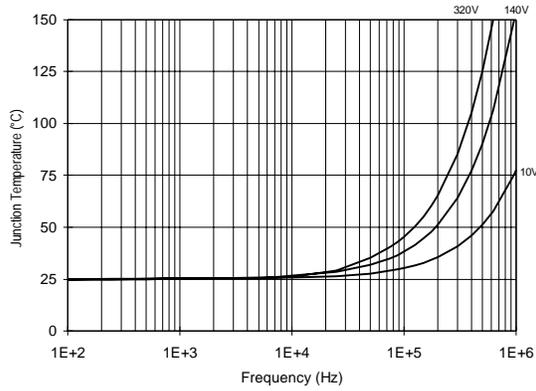


Figure 32. IR2110S/IR2113S T_j vs. Frequency (IRFBC20) $R_{GATE} = 33\Omega, V_{CC} = 15V$

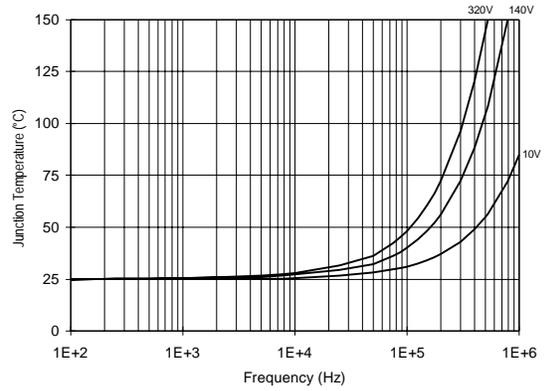


Figure 33. IR2110S/IR2113S T_j vs. Frequency (IRFBC30) $R_{GATE} = 22\Omega, V_{CC} = 15V$

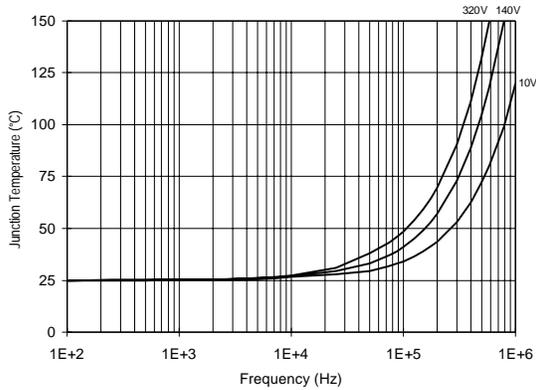


Figure 34. IR2110S/IR2113S T_j vs. Frequency (IRFBC40) $R_{GATE} = 15\Omega, V_{CC} = 15V$

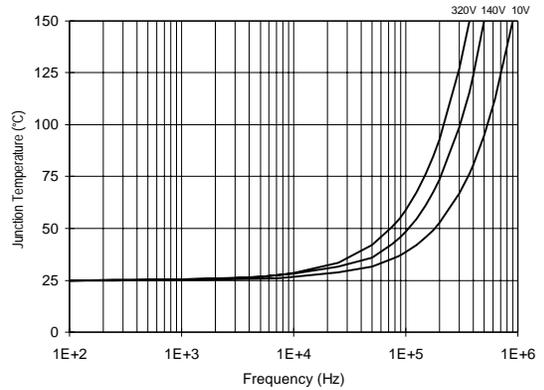


Figure 35. IR2110S/IR2113S T_j vs. Frequency (IRFPE50) $R_{GATE} = 10\Omega, V_{CC} = 15V$

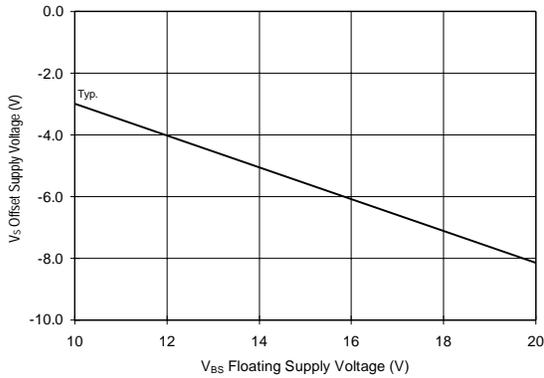


Figure 36. Maximum V_S Negative Offset vs. V_{BS} Supply Voltage

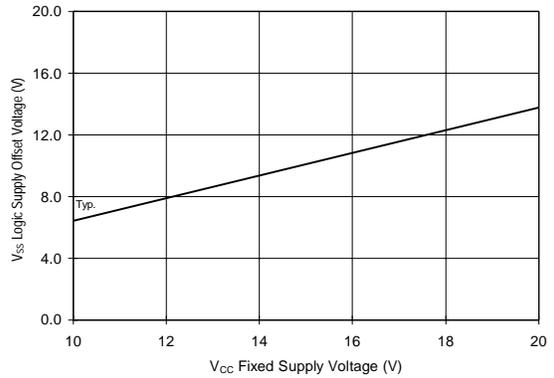


Figure 37. Maximum V_{SS} Positive Offset vs. V_{CC} Supply Voltage

IR2110/IR2113

International
IOR Rectifier

International
IOR Rectifier

WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245 Tel: (310) 322 3331

IR GREAT BRITAIN: Hurst Green, Oxted, Surrey RH8 9BB, UK Tel: ++ 44 1883 732020

IR CANADA: 15 Lincoln Court, Brampton, Ontario L6T 3Z2 Tel: (905) 453-2200

IR GERMANY: Saalburgstrasse 157, 61350 Bad Homburg Tel: ++ 49 6172 96590

IR ITALY: Via Liguria 49, 10071 Borgaro, Torino Tel: ++ 39 11 451 0111

IR FAR EAST: K&H Bldg., 2F, 30-4 Nishi-Ikebukuro 3-Chome, Toshima-Ku, Tokyo, Japan 171 Tel: 81 3 3983 0086

IR SOUTHEAST ASIA: 1 Kim Seng Promenade, Great World City West Tower, 13-11, Singapore 237994 Tel: 65 838 4630

IR TAIWAN: 16 Fl. Suite D..207, Sec.2, Tun Haw South Road, Taipei, 10673, Taiwan Tel: 886-2-2377-9936

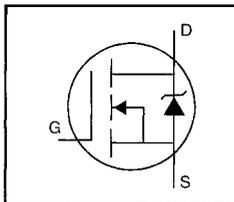
<http://www.irf.com/>

Data and specifications subject to change without notice. 4/19/99

Anexo B

HEXFET® Power MOSFET

- Dynamic dv/dt Rating
- Repetitive Avalanche Rated
- Isolated Central Mounting Hole
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements



$$V_{DSS} = 500V$$

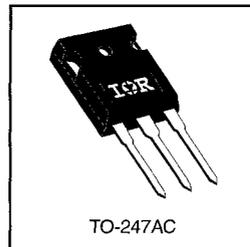
$$R_{DS(on)} = 0.40\Omega$$

$$I_D = 14A$$

Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-247 package is preferred for commercial-industrial applications where higher power levels preclude the use of TO-220 devices. The TO-247 is similar but superior to the earlier TO-218 package because of its isolated mounting hole. It also provides greater creepage distance between pins to meet the requirements of most safety specifications.



DATA SHEETS

Absolute Maximum Ratings

	Parameter	Max.	Units
$I_D @ T_C = 25^\circ C$	Continuous Drain Current, $V_{GS} @ 10V$	14	A
$I_D @ T_C = 100^\circ C$	Continuous Drain Current, $V_{GS} @ 10V$	8.7	
I_{DM}	Pulsed Drain Current ①	56	
$P_D @ T_C = 25^\circ C$	Power Dissipation	190	W
	Linear Derating Factor	1.5	W/°C
V_{GS}	Gate-to-Source Voltage	± 20	V
E_{AS}	Single Pulse Avalanche Energy ②	760	mJ
I_{AR}	Avalanche Current ①	8.7	A
E_{AR}	Repetitive Avalanche Energy ①	19	mJ
dv/dt	Peak Diode Recovery dv/dt ③	3.5	V/ns
T_J	Operating Junction and	-55 to +150	°C
T_{STG}	Storage Temperature Range		
	Soldering Temperature, for 10 seconds		
	Mounting Torque, 6-32 or M3 screw	10 lbf·in (1.1 N·m)	

Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	—	0.65	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	—	0.24	—	
$R_{\theta JA}$	Junction-to-Ambient	—	—	40	

Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
V _{(BR)DSS}	Drain-to-Source Breakdown Voltage	500	—	—	V	V _{GS} =0V, I _D =250μA
ΔV _{(BR)DSS} /ΔT _J	Breakdown Voltage Temp. Coefficient	—	0.63	—	V/°C	Reference to 25°C, I _D =1mA
R _{DS(on)}	Static Drain-to-Source On-Resistance	—	—	0.40	Ω	V _{GS} =10V, I _D =8.4A ④
V _{GS(th)}	Gate Threshold Voltage	2.0	—	4.0	V	V _{DS} =V _{GS} , I _D =250μA
g _{fs}	Forward Transconductance	9.3	—	—	S	V _{DS} =50V, I _D =8.4A ④
I _{DSS}	Drain-to-Source Leakage Current	—	—	25	μA	V _{DS} =500V, V _{GS} =0V
		—	—	250		V _{DS} =400V, V _{GS} =0V, T _J =125°C
I _{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	V _{GS} =20V
	Gate-to-Source Reverse Leakage	—	—	-100		V _{GS} =-20V
Q _g	Total Gate Charge	—	—	150	nC	I _D =14A
Q _{gs}	Gate-to-Source Charge	—	—	20		V _{DS} =400V
Q _{gd}	Gate-to-Drain ("Miller") Charge	—	—	80		V _{GS} =10V See Fig. 6 and 13 ④
t _{d(on)}	Turn-On Delay Time	—	17	—		ns
t _r	Rise Time	—	47	—	I _D =14A	
t _{d(off)}	Turn-Off Delay Time	—	92	—	R _G =6.2Ω	
t _f	Fall Time	—	44	—	R _D =17Ω See Figure 10 ④	
L _D	Internal Drain Inductance	—	5.0	—	nH	Between lead, 6 mm (0.25in.) from package and center of die contact
L _S	Internal Source Inductance	—	13	—		
C _{iss}	Input Capacitance	—	2600	—	pF	V _{GS} =0V
C _{oss}	Output Capacitance	—	720	—		V _{DS} =25V
C _{rss}	Reverse Transfer Capacitance	—	340	—		f=1.0MHz See Figure 5



Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
I _S	Continuous Source Current (Body Diode)	—	—	14	A	MOSFET symbol showing the integral reverse p-n junction diode.
I _{SM}	Pulsed Source Current (Body Diode) ①	—	—	56		
V _{SD}	Diode Forward Voltage	—	—	1.4	V	T _J =25°C, I _S =14A, V _{GS} =0V ④
t _{rr}	Reverse Recovery Time	—	540	810	ns	T _J =25°C, I _F =14A
Q _{rr}	Reverse Recovery Charge	—	4.8	7.2	μC	di/dt=100A/μs ④
t _{on}	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by L _S +L _D)				



Notes:

- ① Repetitive rating; pulse width limited by max. junction temperature (See Figure 11)
- ② V_{DD}=50V, starting T_J=25°C, L=7.0mH R_G=25Ω, I_{AS}=14A (See Figure 12)
- ③ I_{SD}≤14A, di/dt≤130A/μs, V_{DD}≤V_{(BR)DSS}, T_J≤150°C
- ④ Pulse width ≤ 300 μs; duty cycle ≤2%.