



# UNIVERSIDAD TECNOLÓGICA DE LA MIXTECA

## Sistema de Monitoreo Para la Conservación de Frutos

Tesis Profesional

Que para obtener el título de:

**Ingeniero en Electrónica**

Presenta:

**Ricardo Hernández Carrasco**

Acatlima, Huajuapán de León, Oax.      junio del 2000

Tesis presentada ante los siguientes sinodales  
M. en C. Jacob Vázquez Sanjuan  
M. en C. Felipe Santiago Espinoza  
M. en C. Ramón Gerardo Maldonado Basilio  
M. en C. Enrique Guzmán Ramírez

Tesis dirigida por el M. en C. Enrique Guzmán Ramírez

## Dedicatorias

*Dedico este libro a mi madre Amparo y a mis abuelos José y Guadalupe quienes con tanto sacrificio no dudaron en apoyarme en mis estudios sin esperar otra recompensa más que la satisfacción de verme convertido en persona de provecho.*

*A mis hermanas Elsa, Noemí y Xóchitl a quienes quiero y admiro ya que desde muy temprana edad han sabido ser responsables de sí mismas y de su quehacer educativo.*

*A todos mis tíos y primos de quienes siempre recibí buenos consejos.*

*A ti Paty con quien comparto este gran momento de alegría y felicidad.*

*A la memoria de un gran maestro y amigo Richard Van Cleemput a quien mucho le hubiese gustado ver llegar este momento.*

U. T. M. 10840

## AGRADECIMIENTOS

Agradezco de todo corazón a mi asesor M. en C. Enrique Guzmán Ramírez por haber depositado su confianza en mí para la elaboración de este proyecto y más que nada por su paciencia en los momentos de mayor dificultad que conllevaron la realización de este trabajo.

Agradezco también al Jefe del Instituto de Agroindustrias M.I.Q. Enrique Lemus Fuentes y a la Directora del proyecto Q.F.B. Juana Ramírez Andrade por haberme permitido participar con ellos en la parte de automatización y por las facilidades brindadas en cuanto al uso de equipo se refiere. Así también hago extenso mi agradecimiento al M. en C. Isaac Evaristo y a la Q.F.B. Griselda Bravo Villa por haberme ayudado a validar esta investigación.

Agradezco a los maestros M. en C. Carlos Guillermo Hernández, M. en C. Tatiana Gouzeva, Q.B.P. Rita Velázquez Juárez, Ing. Bernardo Rosales Méndez, Ing. Vicencio Cuevas Mendoza, M.V.Z. Sergio Contreras, por todo su apoyo y consejos.

Agradezco al M. en C. Enrique Alejandro López López por toda su ayuda en la estructuración del software, a los maestros M. en C. Esteban Guerrero Ramírez, M. en C. Hugo F. Ramírez Leyva, M. en C. José Antonio Moreno Espinoza, Ing. David Cruz Castillo por darme otras alternativas para la investigación.

A mis amigos George Thomas y Tony Villaseñor por haberme ayudado a agilizar la adquisición de algunos sensores.

A mi amigo Gerardo López Villavicencio ya que su ayuda fue importante en la culminación de este libro.

A todos mis maestros, compañeros y amigos, gracias por sus múltiples consejos y apoyo.

U. T. M. 10840



## INDICE

<b>Tema</b>	<b>Página</b>
Introducción	i
1.- Interfaces y sensores.	1-1
1.1.-Interfaz.	1-1
1.1.1.- Bus Isa de la PC.	1-2
1.1.2.- Interfaces serial y paralela.	1-6
1.1.3.- Handshaking.	1-7
1.1.4.- Estandar RS-232.	1-8
1.2.- Convertidores analógico digital (ADC) y Sistemas de adquisición de datos (DAS).	1-11
1.3.- Sensores.	1-12
1.3.1.- Sensores pasivos.	1-12
1.3.1.1.- Sensores piezoeléctricos.	1-13
1.3.1.2.- Sensores electroquímicos.	1-13
1.3.1.3.- Sensores polarográficos.	1-13
1.3.1.4.- Sensores para medios disueltos.	1-14
1.3.1.5.- Sensores para medios gaseosos.	1-14
1.3.1.5.1.- Sensores para flujos de aire.	1-14
1.3.1.5.2.- Sensores para espacios abiertos.	1-15
1.3.1.6.- Sensores resistivos.	1-15
1.3.1.7.- Sensores capacitivos	1-15
1.3.2.- Sensores activos.	1-16
1.3.2.1.- Sensores infrarrojos.	1-16
1.3.2.2.- Sensores ultrasónicos.	1-17
1.3.2.3.- Sensores de microondas.	1-17
1.4.- Sistemas automáticos de medición.	1-18
1.4.1.- Sistemas autónomos.	1-18
1.4.2.- Sistemas interfazados a PC.	1-19
2.- Estándares de medición.	2-21
2.1.- Estándares.	2-21
2.2.- Estándares de gases atmosféricos.	2-21
2.3.- Requerimientos.	2-21
2.4.- Patrones y sensores elegidos.	2-22
2.4.1.- Sensor de Temperatura LM35D.	2-23
2.4.2.- Sensor de Bióxido de Carbono CO <sub>2</sub> – DIN	2-23

2.4.3.- Sensor de Oxígeno MOX – 4.	2-24
2.4.4.- Sensor de Presión Absoluta MPX4250AP.	2-25
2.4.5.- Sensor de Humedad HIH - 3602 – A.	2-27
2.5.- Ventajas y desventajas de algunos sensores y sistemas de medición existentes en el mercado.	2-28
3.- Diseño del sistema de monitoreo para la conservación de frutos.	3-29
3.1.- Descripción general del sistema de monitoreo.	3-29
3.2.- Características.	3-30
3.3.- Componentes para el sistema.	3-33
3.3.1.- Sistema de adquisición de datos LM12458CIV.	3-33
3.3.2.- Interfaz periférica programable 8255.	3-37
3.3.3.- Arreglo lógico programable GAL22V10.	3-40
3.3.4.- Buffer de tres estados 74LS245 para formato de datos en paralelo.	3-42
3.4.- Mapa de entrada/salida en una pc.	3-43
3.5.- Etapa de adquisición de datos.	3-45
3.5.1.- Acoplo de señales provenientes de los sensores.	3-45
3.5.2.- Software.	3-46
3.5.2.1.- Inicialización.	3-46
3.5.2.2.- Proceso de monitoreo.	3-51
3.5.2.3.- Visualización de datos.	3-54
3.5.2.4.- Nombre de archivo.	3-54
3.5.2.5.- Diagrama de flujo del software.	3-55
3.6.- Funcionamiento general del sistema.	3-61
4.- Resultados, conclusiones y perspectivas.	4-67
4.1.- Resultados.	4-67
4.2.- Conclusiones.	4-76
4.3.- Perspectivas.	4-83
Apéndice A.- Hojas de especificaciones del DAS LM12458CIV.	A-85
Apéndice B.- Manual de usuario.	B-117
Glosario.	G-121
Bibliografía.	

## LISTA DE FIGURAS

<b>Figura</b>	<b>Página</b>
1.1.- Bus de expansión para tarjeta prototipo.	1-5
1.2.- Transmisión del carácter 1011.	1-6
1.3.- Ejemplo de handshaking.	1-8
1.4.- Conector RS-232 para la interfaz en serie.	1-9
1.5.- Conector macho DB-25P para la interfaz en paralelo, vista frontal.	
1.6.- Rango de ADC's comerciales caracterizados en términos de costo y velocidad para las técnicas de conversión más populares.	
1.7.- Sensores piezoeléctricos.	1-13
1.8.- Sensor electroquímico.	1-13
1.9.- Sensor polarográfico.	1-14
1.10.- Sensores para flujos de aire.	1-14
1.11.- Sensores para espacios abiertos.	1-15
1.12.- Sensor capacitivo.	1-15
1.13.- Emisor y receptor de infrarrojos.	1-16
1.14.- Sensores ultrasónicos.	1-17
1.15.- Sensor de microondas.	1-18
1.16.- Sistemas autónomos.	1-18
1.17.- Sistemas interfazados a PC.	1-19
2.1.- Sensor de temperatura LM35D.	2-23
2.2.- Sensor de bióxido de carbono CO2-DIN.	2-24
2.3.- Conector tipo DIN.	2-24
2.4.- Sensor de oxígeno MOX-4.	2-25
2.5.- Conector RJ-11.	2-25
2.6.- Sensor de presión MPX4250AP.	2-26
2.7.- Sensor de humedad relativa HIH-3602-A.	2-27
2.8.- Pines del sensor HIH-3602-A.	2-27
3.1.- Diagrama a bloques del sistema de monitoreo para la conservación de frutos.	3-32
3.2.- Sistema de adquisición de datos LM12458CIV.	3-33
3.3.- Diagrama a bloques interno del DAS LM12458CIV.	3-34
3.4.- Diagrama base del 8255.	3-38
3.5.- Byte de comando A.	3-39
3.6.- Byte de comando B.	3-39
3.7.- Arreglo lógico programable GAL22V10.	3-40
3.8.- Programa en formato OPAL para la GAL22V10	3-41

3.9.- Buffer de tres estados 74LS245.	3-42
3.10.- Mapa de entrada/salida.	3-44
3.11.- Amplificador diferencial y etapa de amplificación.	3-45
3.12.- Diagrama de flujo para la inicialización del DAS.	3-46
3.13.- Orden de las conversiones en FIFO.	3-52
3.14.- Esquemático de componentes y conexiones.	3-63
3.15.- PCB lado componentes.	3-65
3.16.- PCB lado soldadura.	3-66
4.1.- Método estadístico.	4-67
4.2.-Gráfica de temperatura contra tiempo.	4-68
4.3.- Gráfica de bióxido de carbono contra tiempo.	4-68
4.4.- Gráfica de oxígeno contra tiempo.	4-69
4.5.-Gráfica de presión contra tiempo.	4-69
4.6.- Gráfica de humedad contra tiempo.	4-70
4.7.- Gráfica de temperatura respecto a los días transcurridos.	4-73
4.8.- Gráfica de CO <sub>2</sub> respecto a los días transcurridos.	4-74
4.9.- Gráfica de O <sub>2</sub> respecto a los días transcurridos.	4-74
4.10.- Gráfica de %HR respecto a los días transcurridos.	4-75
4.11.- Gráfica de presión respecto a los días transcurridos.	4-75
4.12.- Tren de respiración.	4-76
4.13.- Gráfica de bióxido de carbono contra tiempo “testigo”.	4-81
4.14.- Gráfica de bióxido de carbono contra tiempo “con fruto”.	4-82

## LISTA DE TABLAS

<b>Tabla</b>	<b>Página</b>
1-I.- Configuración de pines para conectores DB-25 y DB-9 en serie.	1-9
1-II.- Configuración de pines para el conector DB-25 en paralelo.	1-10
2-I.- Rango de medición requerido para cada uno de los sensores.	2-21
3-I.- Cuadro comparativo de diversos sistemas de adquisición de datos.	3-31
3-II.- Miembros de la familia LM12454/8.	3-36
3-III.- Asignación de puertos de E/S para el 8255.	3-40
3-IV.- Lógica de control del buffer 74LS245.	3-43
3-V.- Configuración de canales del LM12458CIV.	3-48
3-VI.- Ciclos de reloj utilizados por instrucción.	3-49
3-VII.- Tabla de asignación de valores.	3-53
4-I.- Resultado de lecturas, “testigo”.	4-80
4-II.- Resultado de lecturas, “con fruto”.	4-81

## INTRODUCCIÓN

Después de la revolución industrial hace más de 150 años, una segunda revolución industrial ha venido a dar respuesta a las nuevas necesidades que se han planteado como son: dificultades energéticas, carestía de la propia mano de obra en centros de trabajo donde no se dan las condiciones adecuadas para que interactúe el ser humano, la superproducción que precisa el hombre para satisfacer sus necesidades, etc. han permitido la proliferación de sistemas <<inteligentes>> especializados.

El hombre, con su continua búsqueda de bienestar, consigue que sistemas y equipos de medición y control muy elaborados efectúen todas aquellas labores rutinarias o peligrosas que no son explícitamente propias del hombre. En la actualidad, cada vez es más común ver que las grandes y medianas empresas e industrias van reemplazando la mano de obra por sistemas automáticos de medición y control.

Se entiende entonces por automatización como un proceso que conlleva en principio la reducción de la mano de obra, lo que permite rapidez en las amortizaciones de los equipos, pudiéndose realizar nuevas inversiones que permitan avanzar en el progreso técnico.

Las técnicas experimentales y analíticas han cambiado con gran rapidez, con el desarrollo de los dispositivos electrónicos, para detectar los parámetros físicos fundamentales y controlar las variables de proceso. En muchos casos, ahora es posible mayor precisión en la medición de las cantidades físicas, básicamente mediante el uso de estos nuevos dispositivos. El desarrollo de las técnicas de instrumentación será muy rápido, debido a la demanda creciente para medición y control de las variables físicas en una amplia variedad de aplicaciones.

Actualmente los sistemas automáticos han abarcado diversas áreas de trabajo. El funcionamiento de dichos sistemas radica en la utilización de microprocesadores, es decir, sistemas que estén programados para llevar a cabo tareas en específico.

Existen otros sistemas cuyo funcionamiento se apoya en el uso de una computadora, implementando así una interfaz de hardware que vienen siendo todos los circuitos, cables y conectores que transportan las señales eléctricas en un orden prescrito. El diseño y construcción de interfaces constituye una parte principal del trabajo de los ingenieros, programadores y consultores. La computadora en este caso sirve para desplegar los resultados provenientes del exterior en forma numérica o bien gráficamente.

Normalmente los sistemas automáticos se encuentran acompañados de sensores o actuadores de los cuales existe una gran variedad cuyas aplicaciones son diversas. El

desplazamiento de la mano de obra en diversos centros de trabajo se debe principalmente a sistemas automáticos que realizan tareas específicas y exactas en el sentido de que se tiene sincronía en ellos.

## OBJETIVO

El objetivo de la presente tesis es diseñar e implementar un Sistema de Monitoreo que permita a los investigadores del Instituto de Agroindustrias de la Universidad Tecnológica de la Mixteca, automatizar la medición de gases como: Oxígeno (O<sub>2</sub>) y Bióxido de Carbono (CO<sub>2</sub>), así como la Temperatura, Presión y Humedad Relativa (%HR) que son parámetros que influyen directamente en el proceso de maduración de cualquier fruto. El diseño del sistema permite tomar lecturas de los cinco parámetros cada minuto, y así mismo graficar respecto al tiempo transcurrido cada una de las muestras en gráficas independientes. La aplicación que se le está dando es la determinación de los parámetros ya mencionados en el proceso de respiración de la *Papaya Maradol (Carica Papaya, Var. Maradol)*. Lo cual forma parte del Proyecto de Investigación Institucional denominado **“Desarrollo de un Sistema de Conservación de Temperatura Atmosférica, para un Hortofrutícula Climatérico Sometido a Largas Estadías”**, Clave: 97 SIBEJ-01-017.

El sistema construido está diseñado para ser interfazado vía ranura de expansión a una PC, que aunado con un software nos permite visualizar en tiempo real el comportamiento de los cinco parámetros y generar archivos correspondientes a cada lectura tomando como referencia la fecha y hora de medición. Esto permitirá a los Investigadores tener acceso a la información almacenada de lecturas anteriores.

## CONTENIDO

En el primer capítulo se explica en forma detallada lo que es una interfaz, los conectores que se utilizan para la transmisión y recepción de datos en un sistema de adquisición y se hace una breve clasificación de los tipos de sensores que se pueden encontrar en el mercado así como de su principio de funcionamiento y las diversas aplicaciones que pueden tener.

En el segundo capítulo se habla de los estándares de medición, los requerimientos para el proyecto, también se describen los patrones de medición y los sensores que se utilizaron; finalmente se muestran algunas ventajas y desventajas que ofrecen algunos sistemas de medición y sensores.

En el tercer capítulo se da una descripción general del sistema de monitoreo, destacando sus principales características, los componentes que se utilizaron para su implementación, los detalles de inicialización del sistema de adquisición de datos (DAS) LM12458CIV y finalmente la forma en que opera el software con su correspondiente diagrama de flujo.

En el cuarto capítulo se muestran los resultados obtenidos con la utilización del Sistema de Monitoreo, también se muestra la forma en que fue validado el proyecto, las conclusiones y las perspectivas que se tienen.



# 1

## INTERFACES Y SENSORES

### 1.1 INTERFAZ

Entendemos por interfaz como una conexión e interacción entre hardware, software y usuario. Las interfaces de hardware la conforman las tarjetas de adquisición de datos, conectores y cables que se encargan de transportar las señales a una PC. Las interfaces de software son los lenguajes, códigos y mensajes que utilizan los programas para comunicarse unos con otros, tal como entre un programa de aplicación y el sistema operativo. Las interfaces de usuario son los teclados, ratones, cuadros de diálogo y menús de selección empleados para la comunicación entre el usuario y la computadora.

En años recientes, la potencia cada vez mayor de las computadoras personales (velocidad de procesamiento, almacenaje de datos, capacidad de despliegue, etc.) ha hecho posible desarrollar interfaces cada vez más complejas.

Conforme más instrumentos y dispositivos de lectura emplean técnicas digitales puede suponerse que todas las cosas van a convertirse a digitales. La mayor parte de las mediciones físicas, por ejemplo las de resistencia, voltaje, fuerza y desplazamiento ocurren en forma de señal analógica. Si se va a efectuar el procesamiento directo de la información por computadora, debe realizarse la conversión de analógico a digital, es precisamente aquí donde se utilizan diversas técnicas de adquisición de datos y se cuenta para ello con una amplia variedad de equipo comercial para dicha conversión.

El diseño y construcción de interfaces permite al usuario "dialogar" con el software. El software "dialoga" con el hardware. Y todo este "diálogo" no es mas que el uso de interfaces. Al nivel de hardware, las señales electrónicas activan funciones; los datos son leídos, grabados, transmitidos, recibidos, analizados para verificar errores, etc. A nivel de software, las instrucciones activan el hardware (métodos de acceso, protocolos de enlace de datos).

Toda interfaz debe ser diseñada, desarrollada, probada y rediseñada, y con cada implementación se van dando nuevas especificaciones que pueden convertirse en un estándar.

Entre las interfaces más comunes nos encontramos con aquellas que se hacen vía ranura de expansión (a través del bus ISA de la PC) y básicamente se trata de una tarjeta de adquisición de datos que se encarga de digitalizar la

información proveniente del exterior para poder ser enviada a la PC y un software que permite manipular e interpretar los resultados.

### 1.1.1 BUS ISA DE LA PC

El Bus de Expansión es una extensión del bus del microprocesador, el cual es demultiplexado y se le adicionan señales de dispositivos diversos para el manejo de interrupciones, control de bus, funciones de acceso directo a memoria (DMA), control de reloj y otras. Todas las señales provenientes del bus son de nivel lógico transistor – transistor (TTL), y tiene 16 líneas bidireccionales de datos, 26 líneas de direccionamiento, 6 niveles de interrupción, líneas de lectura, escritura y control a memoria, reloj, línea medidora de eventos, 3 canales de DMA para control, líneas de control para el refresco de memoria, línea de verificación de canal, líneas de alimentación de  $\pm 5V$ ,  $\pm 12V$  y tierra. De las fuentes de voltaje aproximadamente 4 Amperes se tienen disponibles en las ranuras de expansión. A menos que las otras ranuras estén ocupadas por tarjetas que demanden mucha corriente podría reducirse.

En la figura 1.1 se muestra el bus de expansión ISA y a continuación se describen cada una de sus terminales:

**A0-A19** (A31 - A12): Estos 20 pines son usados para direccionar memoria y dispositivos de E/S en el sistema. Las 20 líneas de direccionamiento accesan a 1 megabyte de memoria. A0 es el bit menos significativo (LSB) y A19 es el bit más significativo (MSB). Estas líneas son generadas por completo, por el microprocesador o el controlador de DMA. Son activas en 1 lógico.

**DO-D7** (A9 - A2): Estos 8 pines conforman el bus de datos bidireccional para el procesador, memoria y dispositivos de E/S en el sistema. D0 es el bit menos significativo (LSB) y D7 es el bit más significativo (MSB). Estas líneas son activas en 1 lógico.

**MEMR** (B12): Esta línea habilita a la memoria para que coloque los datos dentro del bus de datos. Esta línea es manejada por el procesador o el controlador de DMA. Esta señal es activa en 0 lógico.

**MEMW** (B11): Esta línea de comando habilita a la memoria para que los datos presentes en el bus de datos sean almacenados. Esta línea es manejada por el microprocesador o el controlador de DMA. Esta línea es activa en 0 lógico.

**IOR** (B14): Esta línea de comando habilita al dispositivo de E/S para que coloque los datos dentro del bus de datos. Esta línea la maneja el microprocesador o el controlador de DMA. Esta señal es activa en 0 lógico.

**IOW** (B13): Esta línea de comando habilita al dispositivo de E/S para que acepte los datos contenidos dentro del bus de datos. Esta línea la maneja el microprocesador o el controlador de DMA. Esta línea es activa en 0 lógico.

**ALE** (Address Latch Enable B28): Esta línea es usada por el sistema para retener una dirección válida del procesador. ALE esta disponible en el bus de expansión como indicador de que se ha generado una dirección válida por el microprocesador (cuando se use con AEN).

**AEN** (Address Enable A11): Esta línea indica que el microprocesador no es maestro del bus y puede ser usada para habilitar a otros dispositivos de E/S indicando que una dirección ha sido generada y es válida. Cuando esta línea esta activa en 1 lógico, el controlador de DMA tiene el control del bus de direcciones, bus de datos, y los comandos de lectura (memoria y dispositivos de E/S), comandos de escritura (memoria y dispositivos de E/S).

**OSC** (Oscilador B30): Esta línea tiene disponible un reloj de alta velocidad con 70 ns. de periodo (14.31818 MHz.).

**CLOCK** (Reloj del sistema B20): Este es una división por tres del oscilador con un periodo de 210 ns. para una velocidad de procesamiento de 4.77 MHz. una división por dos con un periodo de 140 ns. para una velocidad de procesamiento de 7.16 MHz. y 105 ns. para una velocidad de procesamiento de 9.56 MHz. Con un cristal de 28.63636 MHz.

**IRQ2 – IRQ7** (Interrupt Request B4, B25 – B21): Estas líneas son usadas como señales al microprocesador indicándole que un dispositivo de E/S requiere atención. Estas líneas son manejadas por el hardware respectivo, y se encuentran comprometidas para diversos periféricos. El proceso consiste en llevar la línea de IRQ de nivel lógico cero a uno y mantenerlo así hasta que sea reconocida por el controlador de interrupciones. Este controlador indica al

microprocesador que una interrupción requiere atención. La línea IRQ2 es la de mayor prioridad y la línea IRQ7 es la de menor prioridad.

**I/O CH CK** (I/O Channel Check A1): Esta línea indica al microprocesador una condición de error de paridad sobre la memoria o dispositivos instalados en el bus de expansión. Cuando esta señal es activa en cero lógico, una condición de error de paridad ha ocurrido.

**I/O CH RDY** (I/O Channel Ready A10): Esta línea normalmente en uno lógico ("READY", listo), es puesta en cero lógico (no listo) por: memoria, retraso en la respuesta de un dispositivo de E/S o por ciclos de memoria. Esta permite a los dispositivos lentos que se enlacen con el bus con un mínimo de dificultad. Cualquier dispositivo lento usará esta línea para manejar lentamente la validación de una dirección o los comandos de lectura o escritura requeridos. Esta línea nunca deberá estar en cero lógico por mas de 10 ciclos de reloj.

**RESET DRV** (B2): Esta línea es usada para inicializar el hardware del sistema al momento de habilitar la alimentación o en el momento de una falla de suministro de energía. Esta señal es sincronizada con el pulso de bajada del reloj y es activo en 1 lógico.

**DRQ1 – DRQ3** (DMA Request B18, B6, B16): Estas líneas son canales asíncronos usados por dispositivos periféricos para requerir atención del DMA. Cada línea esta priorizada, donde DRQ3 es el nivel más bajo y DRQ1 es el más alto. Un requerimiento de DRQ es activado cuando la línea se pone en uno lógico. El DRQ se mantendrá en alto mientras el DACK correspondiente se mantenga activo.

**DACK0 – DACK3** (DMA Acknowledge B19, B17, B26, B15): Estas líneas son usadas para el reconocimiento de requerimientos de DMA (DRQ1 – DRQ3) y refrescos de memoria (DACK0). Estas son activas en 0 lógico.

**T/C** (Terminal Count B27): Esta línea provee un pulso cuando una transmisión de DMA ha terminado.

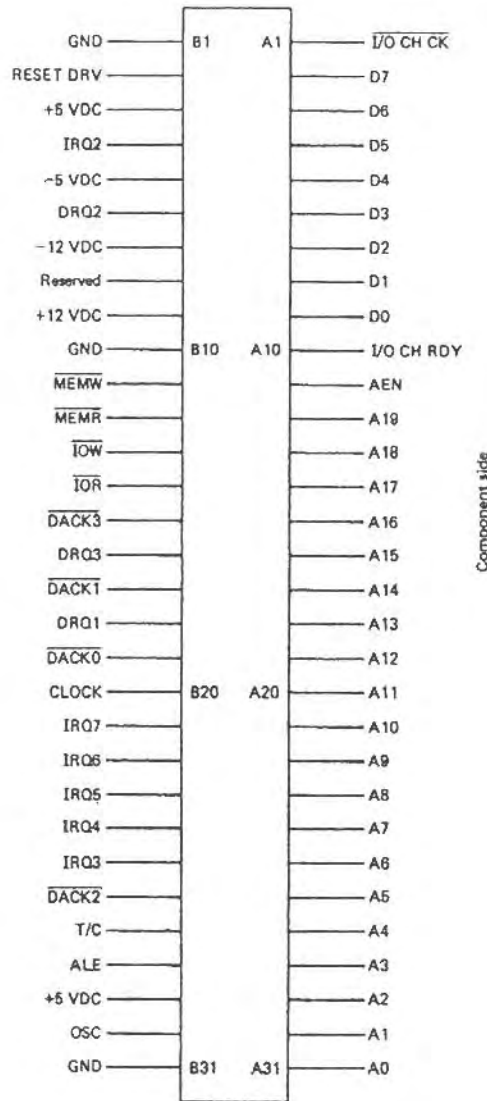


Fig. 1.1 Bus de expansión para tarjeta prototipo

Existen otras formas comunes de implementar una interfaz, estas se hacen a través del puerto serial RS-232 o bien a través del puerto paralelo, utilizando un conector DB-9 o un conector tipo DB-25 el cual lleva la información ya digitalizada proveniente de la tarjeta de adquisición de datos hacia la computadora.

### 1.1.2 INTERFACES SERIAL Y PARALELA

Una de las razones para usar una interfaz serial en lugar de una en paralelo es para la transmisión de datos a un periférico relativamente distante (su limitación normal de cable es de 15 metros pero puede extenderse a varias decenas de metros utilizando un cable de alta calidad). Para la transmisión, la interfaz serial requiere solamente un cable de datos, sin embargo la configuración para una conexión en paralelo requiere de ocho o más cables. Una transmisión por un solo cable tiene dos ventajas. Una es que el costo del cable para la transmisión es significativamente más barato que uno de varias vías. Una interfaz serial se recomienda especialmente en distancias largas ya que resulta más barata y se obtienen buenos resultados en la recepción de datos. La transmisión serial nos permite utilizar medios de comunicación comerciales como teléfonos o líneas de datos.

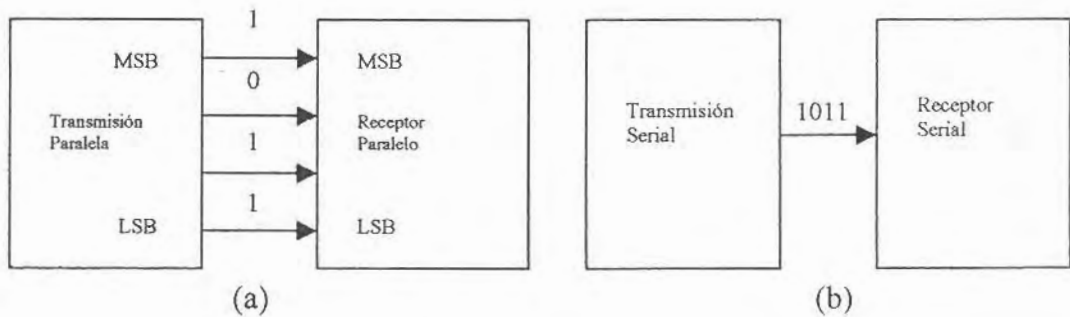


Fig. 1.2 Transmisión del carácter 1011. a)Paralelo. b)Serial.

La figura 1.2 ilustra las alternativas de comunicación serial y paralela haciendo una breve comparación en la transmisión del carácter de 4 bits 1011 usando cada técnica. En una interfaz paralela cada cable se dedica a manejar un solo bit (desde MSB “bit más significativo”, hasta LSB “bit menos significativo”) y es la forma en que se guarda la ruta de la palabra transmitida. En una interfaz serial, todos los bits son transmitidos sobre un mismo cable. La ruta de cada bit se guarda conociendo su posición y duración en la cadena serial de bits. El bit menos significativo (LSB) es por convención primeramente transmitido.

Para operaciones propias normalmente necesitamos “establecimiento de comunicaciones” (handshaking) entre el transmisor y el receptor, a menos que la velocidad de comunicación sea muy lenta y no haya peligro de transmitir los



datos más rápido que lo que tarda el receptor en recibirlos. El número de líneas handshaking es independiente del tipo de transmisión (serial o paralela).

Un enlace serial requiere mas tiempo para transmitir un carácter que un enlace en paralelo. Un carácter de  $n$  - bits transmitido en forma serial toma por lo menos  $n$  tiempos mas que si fuera enviado en forma paralela.

Sin embargo la transmisión de datos a grandes distancias para aplicaciones de sensores y controladores se pueden llevar a cabo utilizando cualquiera de las dos interfaces (serial o paralela).

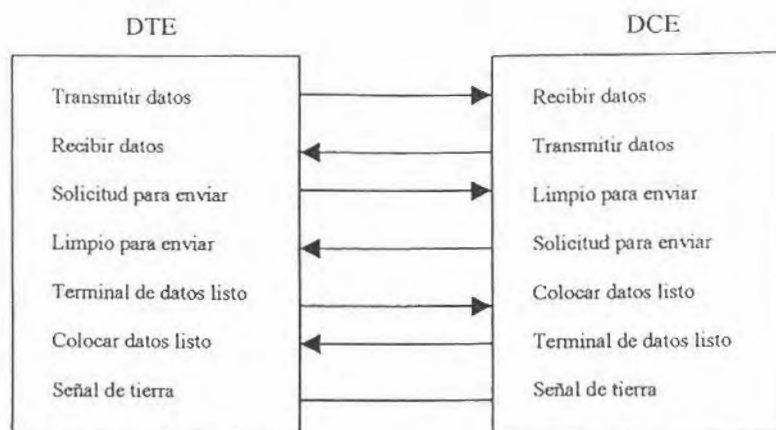
### 1.1.2.1 HANDSHAKING

Para establecer una comunicación exitosa, los dispositivos típicamente proveen señales para informar a los otros si tienen cualquier dato disponible para transmitir o si ellos están listos para aceptar datos. Si un dispositivo envía un carácter a otro dispositivo que se encuentra ocupado haciendo otra tarea, la señal se perderá. El handshaking es el proceso de usar señales para establecer comunicación condicional.

Para informar al receptor que los datos están disponibles, el transmisor activa una bandera *solicitando enviar la señal* (RTS “request to send”). Esta señal interrumpe al receptor o bien el receptor la identifica mediante un proceso denominado *polling*\*. Al detectar esta señal el receptor termina lo que es estaba haciendo y señala al transmisor con una señal *limpio para enviar* (CTS “clear to send”) que está listo para aceptar caracteres. El transmisor no transmite ningún dato hasta que su entrada CTS este activada (Ed. Willis 1998).

Las señales handshaking tienen diferentes nombres en diferentes sistemas; las señales adicionales handshaking están presentes en sistemas más avanzados donde se lleva a cabo comunicación bidireccional. Considerando que solo se necesitan dos señales handshaking (uno de entrada y uno de salida) para una transmisión unidireccional así como la adquisición de datos provenientes de un sensor donde la computadora está solamente recibiendo datos y el sensor está solamente transmitiendo datos, se puede representar esquemáticamente como una sola línea que va desde el equipo de comunicación de datos (DCE) hacia el equipo terminal de datos (DTE) según la fig. 1.3.

\* Una técnica de comunicaciones que determina cuándo una terminal está lista para enviar datos. La computadora continuamente interroga a todas sus terminales conectadas, en una secuencia cíclica. Si una terminal tiene datos para enviar, ésta devuelve un reconocimiento y la transmisión comienza. Nótese la diferencia con Interrupt Driven (controlado por interrupciones), en la cual la terminal genera una señal cuando tiene datos para enviar.



*Fig. 1.3 Ejemplo del handshaking.* DTE (Data Terminal Equipment. "Equipo Terminal de Datos") es típicamente una terminal o una computadora. DCE (Data Communications Equipment. "Equipo de Comunicación de Datos") es típicamente un módem (modulador/demodulador) o un dispositivo de salida como una impresora.

Hay casos donde una respuesta rápida a una línea handshaking es necesaria. Por ejemplo, en un sensor se tiene una respuesta correcta disponible poco después de haber sido activado. La computadora direcciona al dispositivo activándolo, espera un corto periodo, entonces lee el dato disponible en el dispositivo.

### 1.1.2.2 ESTANDAR RS-232

El estándar RS-232 es una interfaz serie dentro de la cual están definidos con todo detalle los niveles de señales y la asignación de patillas incluyendo el tipo de conector (DB-25, "Conector miniatura D de 25 pines o patillas" o DB-9, "conector miniatura de 9 pines"). Estas especificaciones son proporcionadas, según las normas de la Asociación de Industrias Electrónicas (EIA).

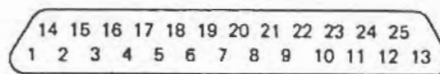
La RS-232 es una interfaz en serie bidireccional, con patilla (terminal) para transmitir datos desde la computadora y otra destinada a recibirlos (Del Valle Orta 1987).

Tanto en el conector DB-25 como en el conector DB-9 (más utilizado actualmente) para la transmisión de datos en serie, los datos se envían mediante la terminal de "datos transmitidos TD" y se reciben a través de la terminal de "datos recibidos RD". El flujo de bits puede asumir diversos formatos estandarizados, pero no importa cual de ellos se utilice siempre y cuando ambos dispositivos, el de recepción y el de transmisión empleen el mismo.



Dado que cada byte de información se envía hacia afuera como un flujo de bits en serie, el software que controla la interfaz ha de tener algún modo de indicar cuando comienza el primer bit del dato y cuando ha terminado el último bit. El procedimiento utilizado más comúnmente (Transmisión Asíncrona) tiene un único “bit de inicio” (0, en lógica de Boole), seguido de ocho bits de datos, seguidos de un único “bit de parada” (1, en lógica de Boole).

La interfaz RS-232 es utilizable para el intercambio de datos entre máquinas, estas máquinas pueden ser modems, terminales, impresoras, procesadores, computadoras u otros periféricos empleados en la comunicación en serie.



CONECTOR RS-232

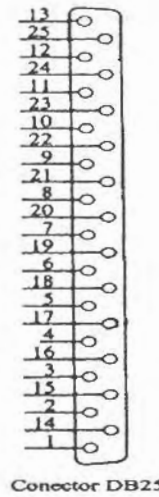
*Fig. 1.4 Conector RS-232 para la interfaz en serie.* Esta es la vista trasera del conector macho (DB-25P, “male plug”) o la vista frontal del conector hembra (DB-25S, “female socket”). En base al mismo orden numérico de pines, el conector DB-9 cuenta con 5 pines en la fila inferior del conector y 4 pines en la fila superior.

Número de pines para el conector DB-25	Función	Número de pines para el conector DB-9
1- PG	TIERRA DE PROTECCIÓN.	
2- TD	TRANSMISION DE DATOS.	3
3- RD	RECEPCIÓN DE DATOS.	2
4- RTS	PETICIÓN DE ENVÍO.	7
5- CTS	LIMPIAR PARA ENVIAR.	8
6- DSR	LISTO PARA COLOCAR DATOS.	6
7- SG	SEÑAL DE TIERRA.	5
8- CD	DETECTOR DE ACARREO O DETECTOR DE SEÑAL RECIBIDA (DCD).	1
9- +	VOLTAJE (PRUEBA).	
10- -	VOLTAJE (PRUEBA).	
11-		
12- SCD	CD SECUNDARIO.	
13- SCS	CTS SECUNDARIO.	
14- STD	TD SECUNDARIO.	
15- TC	RELOJ DE TRANSMISIÓN.	
16- SRD	RD SECUNDARIO.	
17- RC	RELOJ RECEPTOR.	
18-		
19- SRS	RTS SECUNDARIO.	
20- DTR	TERMINAL DE DATOS LISTO.	
21- SQD	DETECTOR DE CALIDAD DE SEÑAL.	
22- RI	INDICADOR DE ANILLO.	
23- DRS	SELECTOR DE INTERVALO DE DATOS.	
24- XTC	EXTERNAL CLOCK.	
25-		

Los pines 9, 11, 18 y 25 no forman parte del estándar RS-232.

*Tabla 1-1 Configuración de pines para conectores DB-25 y DB-9 en serie.*

## CONECTOR DB-25 EN PARALELO



Conector DB25

Fig. 1.5 Conector macho DB-25P para la interfaz en paralelo, vista frontal.

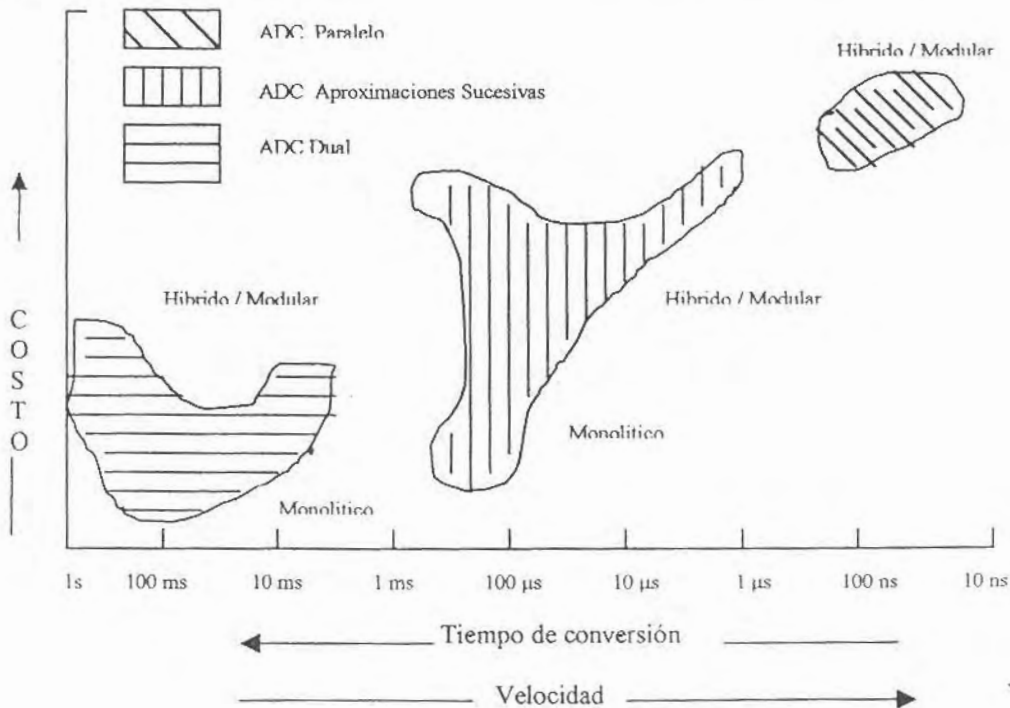
Numero de Pin	Función
1-	$\overline{\text{DATA STROBE}}$
2-	DATA 0 (D0)
3-	DATA 1 (D1)
4-	DATA 2 (D2)
5-	DATA 3 (D3)
6-	DATA 4 (D4)
7-	DATA 5 (D5)
8-	DATA 6 (D6)
9-	DATA 7 (D7)
10-	$\overline{\text{Ack}}$
11-	Ocupado
12-	No hay papel
13-	Seleccionar
14-	$\overline{\text{Afd}}$
15-	$\overline{\text{Error}}$
16-	$\overline{\text{RESET}}$
17-	Entrada de Selección
18-25	Tierra

Tabla 1-II Configuración de pines para el conector DB-25 en paralelo.

## 1.2 CONVERTIDORES ANALÓGICO DIGITAL (ADC) Y SISTEMAS DE ADQUISICIÓN DE DATOS (DAS)

Los convertidores analógico digital son la parte esencial de una tarjeta de adquisición de datos, como su nombre lo dice, un ADC convierte las señales analógicas a digitales, posteriormente las entrega al microprocesador para que este haga el proceso de la información y controle los demás dispositivos o periféricos que conformen el sistema utilizando métodos digitales. Un ADC sirve para conectar el microprocesador con el mundo analógico. Muchos de los acontecimientos que se monitorean y controlan con el microprocesador son analógicos. Los ADC's en su mayoría son compatibles con una amplia gama de microprocesadores, todo depende del tipo de interfaz que se requiera implementar (serial o paralela) para elegir el ADC adecuado, así como la tecnología usada en su fabricación (monolítico, híbrido, o modular) ya que esta última determina las características esenciales de velocidad, resolución y costo (Ed Willis, 1998).

La *figura 1.6* muestra las características de dispositivos comerciales disponibles.



*Fig. 1.6* Rango de ADC's comerciales caracterizados en términos de costo y velocidad para las técnicas de conversión más populares.

Existen en el mercado ADC's cuyos tiempos de conversión son más rápidos y algunos con mayor resolución que 8 bits, los convertidores analógico digital son ideales para aquellas aplicaciones que no requieran un alto grado de exactitud.

Sin embargo para las aplicaciones donde se requiera exactitud y tiempos de conversión mínimos (menores a 100  $\mu$ s.) se utilizan *sistemas de adquisición de datos* (DAS), los cuales manejan frecuencias de reloj de hasta 8 MHz., traen consigo circuitos de muestreo, multiplexores, convertidores analógico digital, registros de almacenamiento, y registros de control. Un DAS lleva a cabo la función completa de convertir señales analógicas provenientes de transductores o sensores en señales digitales equivalentes que son útiles para procesamiento, control o aplicaciones de despliegue de datos. Las aplicaciones de un DAS van desde el monitoreo de una simple variable analógica hasta el control y monitoreo de cientos de parámetros en una planta nuclear. Los sistemas de adquisición de datos son de gran exactitud y fiabilidad.

### 1.3 SENSORES

Se entiende por sensor aquel dispositivo que mide o detecta una condición del mundo real, tal como el movimiento, el calor o la luz, y convierte la condición en una representación analógica o digital de la misma.

El constante desarrollo de sensores ha hecho posible contar con una gran cantidad de información muy útil para el estudio de diversos parámetros. En la actualidad existe una gran variedad de sensores, los cuales se pueden dividir de manera muy general en dos grandes ramas que son: *sensores pasivos* y *sensores activos* (Soria Ruíz 1998, Ediciones Orbis 1980).

#### 1.3.1 SENSORES PASIVOS

Esta denominación se aplica a aquellos sensores que no requieren una alimentación auxiliar (fuentes emisoras de luz, infrarrojos, etc.) para desempeñar su función. Todos estos se basan simplemente en un contacto eléctrico normalmente en el rango de 5 V<sub>DC</sub> a 12 V<sub>DC</sub> y su salida puede ser en forma analógica o digital.

Existe una gran diversidad de sensores pasivos, la intención no es profundizar en los aspectos teóricos de esta rama de la electrónica, solo se pretende despertar el interés en los conceptos de los sensores más comunes existentes, entre los cuales podemos mencionar:

### 1.3.1.1 SENSORES PIEZOELÉCTRICOS

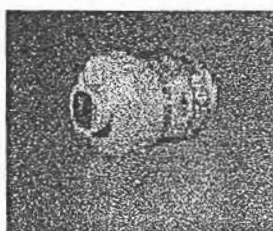
Este tipo de sensores utilizan cristales de material piezoeléctrico, los cuales reciben este adjetivo debido a que son materiales que al cambiar físicamente su forma original, generan una diferencia de potencial entre las superficies del cristal, la cual puede ser medida. Los sensores piezoeléctricos más comunes son los de presión.



*Fig. 1.7 Sensores piezoeléctricos.*

### 1.3.1.2 SENSORES ELECTROQUÍMICOS

Reciben esta denominación aquellos sensores que no requieren de ninguna fuente de alimentación, es decir, debido a las propiedades electroquímicas del sensor, este genera una pequeña señal de salida al interactuar en el medio para el cual fue diseñado.

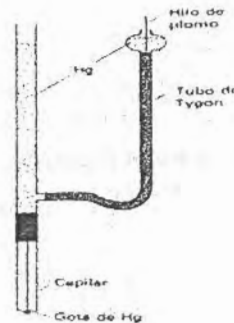


*Fig. 1.8 Sensor electroquímico.*

### 1.3.1.3 SENSORES POLAROGRÁFICOS

Estos Sensores también se denominan *Voltamperométricos* y se caracterizan por ser electrodos hechos a base de gotas de mercurio, el principio de operación de estos dispositivos es la aplicación de un voltaje constante al electrodo y lo que se registra como salida es la intensidad de corriente en función del potencial aplicado (Douglas A. 1994).

La aplicación más común de estos sensores es en la determinación de parámetros químicos en medios disueltos y gaseosos.



### 1.9 Sensor polarográfico.

#### 1.3.1.4 SENSORES PARA MEDIOS DISUELTOS

Estos sensores están diseñados para medir niveles bajos de parámetros químicos (oxígeno, ph, salinidad, etc.) en medios disueltos que pueden ser agua, combustibles o sustancias químicas. Dichos sensores en su mayoría cuentan con una membrana la cual al entrar en contacto con el medio en que se desee medir producen una reacción química generando una señal eléctrica de salida.

#### 1.3.1.5 SENSORES PARA MEDIOS GASEOSOS

Existen dos ramas en las que se dividen estos sensores: *sensores para flujos de aire* y *sensores para espacios abiertos*.

##### 1.3.1.5.1 SENSORES PARA FLUJOS DE AIRE

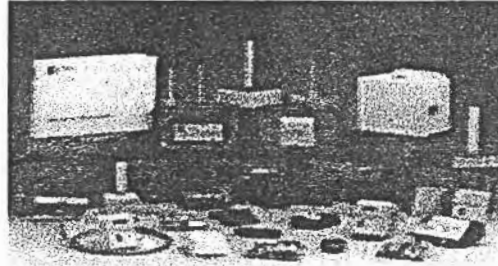
Generalmente este tipo de sensores cuenta con dos perforaciones por donde se conectan a un ducto o manguera donde fluiría el gas que se desee medir. Su fabricación es de material piezoeléctrico.



Fig. 1.10 Sensores para flujos de aire.

### 1.3.1.5.2    **SENSORES PARA ESPACIOS ABIERTOS**

Estos son utilizados en lugares ajenos a los medios disueltos para determinar cualquier parámetro que nos rodee, por ejemplo: temperatura, humedad, presión, gases, entre otros.



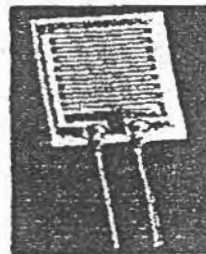
*Fig. 1.11 Sensores para espacios abiertos.*

### 1.3.1.6    **SENSORES RESISTIVOS**

Estos dispositivos están diseñados con material de tipo resistivo cuyo principio de funcionamiento se basa en la aplicación de corriente a través de él, de manera que al ser sometido a medios en que la temperatura o la humedad no sean estables, se registran cambios en el paso de corriente, los cuales pueden ser determinados. En la actualidad existe una gran variedad de sensores que utilizan este principio de funcionamiento como son los *sensores de luz*, mejor conocidos como *fotoresistencias* y los *sensores de temperatura*.

### 1.3.1.7    **SENSORES CAPACITIVOS**

Estos sensores tienen como principio de funcionamiento la aplicación de una corriente eléctrica que al pasar por las placas del capacitor interno dicho dispositivo produce un cambio en el voltaje de salida. Existen varios tipos de sensores que utilizan este principio de funcionamiento como son los *sensores de humedad relativa* y los *sensores de sonido*.



*Fig. 1.12 Sensor capacitivo.*



### 1.3.2 SENSORES ACTIVOS

Estos sensores requieren de una alimentación auxiliar, es decir, aparte de los 5 V<sub>DC</sub> o 12 V<sub>DC</sub> requieren de otra fuente de alimentación que les permita llevar a cabo sus funciones (Ediciones Orbis 1980).

Entre los sensores activos podemos mencionar los siguientes:

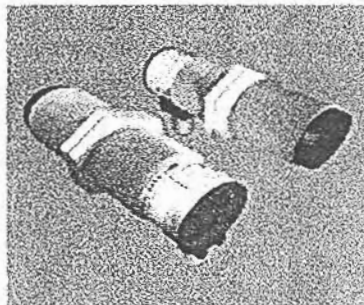
#### 1.3.2.1 SENSORES INFRARROJOS

Estos sensores utilizan detectores fotoeléctricos, los cuales demandan un consumo mínimo de energía, no superando los 20 mA. con un voltaje que puede ir de los 5 V<sub>DC</sub> a los 12 V<sub>DC</sub>.

Aparte del detector fotoeléctrico se requiere de una fuente de emisión de infrarrojos que siempre este apuntando al detector.

La radiación infrarroja es una emisión electromagnética que se extiende por debajo de la parte de la luz visible en el espectro, pero mucho mas alta que las bandas de radiofrecuencia usuales. El margen de frecuencia del infrarrojo es mucho más ancho que la luz visible, este oscila entre  $10^{12}$  Hz. hasta  $10^{14}$  Hz., pudiéndose radiar fácilmente mediante un diodo semiconductor emisor de infrarrojos. La recepción se hace mediante fotodiodos adecuados.

Estando en funcionamiento si el rayo es interceptado, el receptor manda una señal de salida. Estos equipos normalmente se utilizan para implementar sistemas de seguridad.



*Fig. 1.13 Emisor y receptor de infrarrojos.*



### 1.3.2.2 SENSORES ULTRASÓNICOS

Estos sensores utilizan los ultrasonidos, que son señales con frecuencia superior a 20 KHz. Por tanto no son audibles por las personas. Normalmente se utilizan las frecuencias comprendidas entre 23 y 40 KHz. El principio se basa en que un oscilador electrónico genera una frecuencia ultrasónica que alimenta a uno o más transductores ultrasónicos. Los sonidos ultrasónicos se producen en el lugar donde se quiere proteger y son recibidos por el sensor. El sensor capta el sonido del emisor y si se experimenta un cambio de frecuencia, este envía una señal de salida.

Se utiliza en los sistemas de seguridad y tienen una cobertura aproximada de 80 m<sup>2</sup>.



*Fig. 1.14 Sensores ultrasónicos.*

### 1.3.2.3 SENSORES DE MICROONDAS

Estos sensores tienen la misma aplicación que los ultrasónicos pero la ventaja es que estos se pueden instalar en el exterior del área que va a ser protegida y emplean frecuencias en la banda de UHF (Ultra High Frequency) o microondas. El sensor ofrece una cobertura total hasta de 850 m<sup>3</sup>. La frecuencia utilizada está situada usualmente entre 800 MHz. y 15 GHz.

El principio se basa en que un oscilador genere ondas de radio constantes entre las frecuencias ya mencionadas apuntando al sensor, si éste capta alguna variación, envía una señal de salida. Lo más notable de las microondas es que pueden atravesar la madera, el cristal, el yeso, incluso los ladrillos.

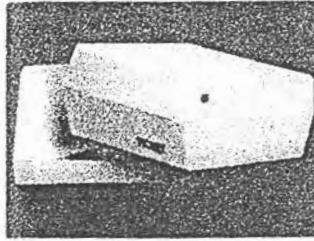


Fig. 1.15 Sensor de microondas.

#### 1.4 SISTEMAS AUTOMÁTICOS DE MEDICIÓN

Así como existe una gran diversidad de sensores, también existen compañías que se dedican a implementar sistemas que realizan tareas específicas, los sistemas automáticos de medición se dividen en: *sistemas autónomos* y *sistemas interfazados a PC*.

##### 1.4.1 SISTEMAS AUTÓNOMOS

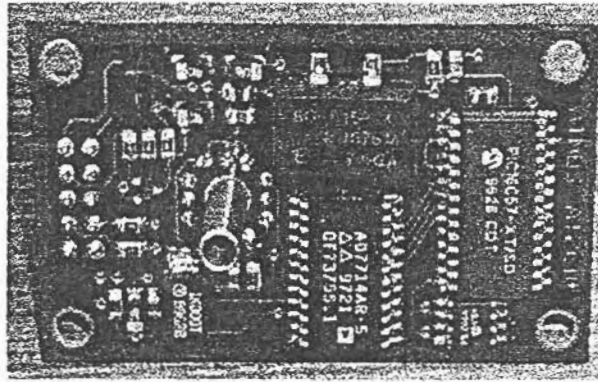
Son aparatos de medición que se pueden transportar a cualquier lugar ya que muchos de ellos se alimentan de baterías o bien tienen la opción de ser utilizados ya sea con baterías o con energía eléctrica; estos sistemas están diseñados para medir uno o más parámetros y cuentan con un display (visualizador) para mostrar las lecturas hechas. Algunos de estos sistemas cuentan con un puerto de salida para interfazarlos a una PC.



Fig. 1.16 Sistemas autónomos.

### 1.4.2 SISTEMAS INTERFASADOS A PC

Están conformados por una tarjeta de adquisición de datos y un software especial para su manipulación. Estos sistemas pueden estar interfazados a través del puerto paralelo o puerto serial y utilizan las salidas RS-232-C o RS-422/423/449, o bien el bus ISA (Industry Standard Architecture) de la PC.



*Fig. 1.17 Sistemas interfazados a PC.*

## 2 ESTÁNDARES DE MEDICIÓN

### 2.1 ESTÁNDARES

Con objeto de que los investigadores en diferentes partes del mundo puedan comparar los resultados de sus experimentos con bases consistentes, es necesario establecer ciertas unidades patrón o estándares de longitud, peso, temperatura, tiempo, y magnitudes eléctricas (Holman 1990). El Departamento Nacional de Estándares (*National Bureau of Standards*) tiene la responsabilidad de mantener esos estándares en Estados Unidos y prácticamente todos los libros de texto que manejan equivalencias se basan en ellos.

### 2.2 ESTÁNDARES DE GASES ATMOSFÉRICOS

Aunque no sea perceptible, la superficie de la tierra está sumergida en un gran océano de aire, llamado atmósfera. El aire, que en la tierra es el gas más común, es en realidad una mezcla de varios gases bien conocidos: contiene un 77% de Nitrógeno, 21% de Oxígeno, y 1% de Argón. El 1% restante comprende pequeñas cantidades de gases, tales como Bióxido de Carbono, Hidrógeno, Neón, Criptón, Helio, Ozono y Xenón (E. White 1995).

### 2.3 REQUERIMIENTOS

Como el objetivo de este trabajo se centra en el desarrollo de un sistema que permita visualizar los diversos parámetros que intervienen en el proceso de maduración de los frutos, es necesario determinar los rangos de medición requeridos, para ello, los investigadores del Instituto de Agroindustrias estimaron los rangos que se muestran en la siguiente tabla.

PARÁMETRO	RANGO MÍNIMO	RANGO MÁXIMO
Temperatura	0°C	35°C
Presión	0.5 atmósferas	2 atmósferas
Humedad	0 psia. 0 %	30 psia. 100 %
Oxígeno	0 %	25 %
Bióxido de Carbono	0% 0 ppm.	40 % 5000 ppm

Tabla 2-I Rango de medición requerido para cada uno de los sensores.

## 2.4 PATRONES Y SENSORES ELEGIDOS

*Para las mediciones de temperatura* se utilizó la escala centígrada. La respuesta del sensor es lineal y entrega 10 mV. por cada °C que aumente la temperatura.

*Para las mediciones de bióxido de carbono* se utilizó una escala en partes por millón de CO<sub>2</sub>. El sensor es lineal y da a la salida 0.0005V por cada parte por millón de CO<sub>2</sub> que se acumula, o sea que tendríamos 2.5V/5000 ppm de CO<sub>2</sub>. En mezclas de gases, una parte por millón se refiere a una parte en 1 millón de unidades del volumen total. Por ejemplo: en una concentración de 600 ppm de CO<sub>2</sub>, significa simplemente que hay 600 litros de CO<sub>2</sub> gaseoso por cada 1000000 de litros de aire (o 0.6 mL de CO<sub>2</sub> por 1 Litro de aire). A manera de hacer una comparación para la calibración del sensor, el nivel de bióxido de carbono en la troposfera de la tierra ha ido incrementando gradualmente de 317 ppm en 1960 a niveles actuales cercanos a las 370 ppm. La exhalación humana tiene una concentración en bióxido de carbono de casi 50, 000 ppm.

*Para las mediciones de oxígeno* también se utilizó una escala en partes por millón. El sensor es lineal y da a la salida 8.8 mV. en 210 mBar de O<sub>2</sub> que es la concentración normal de oxígeno en el aire. El equivalente de 210 mBar de O<sub>2</sub> son 213430 ppm de O<sub>2</sub>.

*Para las mediciones de presión* se utilizó una escala en psia (pound square inches absolute), es decir, libras por pulgada cuadrada (lb/in<sup>2</sup>). A nivel del mar la presión atmosférica es equivalente a 750.061 mmHg (milímetros de mercurio) o bien 14.5033 psia. En la ciudad de Huajuapán según el observatorio meteorológico ubicado en la Estancia muestra en promedio lecturas equivalentes a 630.7 mmHg, lo cual equivale a 12.1957 psia.

*Para las mediciones\* de humedad relativa* se utilizó una escala en %HR (porcentaje de humedad relativa). La humedad relativa se define como la relación entre la cantidad de vapor de agua presente en un volumen dado de aire. Las mediciones en cuanto a humedad relativa varían según el contenido de vapor de agua que se encuentre en las moléculas de aire en el momento de la medición.

Tomando como base las necesidades en cuanto a medición se prosigue con la búsqueda y elección del material adecuado, para lo cual se decide utilizar los sensores que a continuación se describen debido a que estos cubren el rango de medición requerido y el tamaño de los mismos se considera ideal para esta aplicación.

### 2.4.1 SENSOR DE TEMPERATURA LM35D

Este sensor pertenece a la firma National Semiconductor, es de precisión y viene encapsulado en forma de circuito integrado, su voltaje de salida es linealmente proporcional a la temperatura en grados centígrados y su resolución es de  $10 \text{ mV}/^{\circ}\text{C}$ . Tiene un intervalo de operación que va desde  $-55^{\circ}\text{C}$  hasta los  $150^{\circ}\text{C}$ . Opera desde  $4\text{V}$  hasta  $30\text{V}$  demandando una corriente de menos de  $60 \mu\text{A}$ . Su impedancia de salida es de  $0.1 \text{ Ohm}$  por  $1 \text{ mA}$ . de carga. Opera bajo cualquier condición siempre y cuando se mantenga protegido.

Sensor LM35D



Resolución =  $10 \text{ mV}/^{\circ}\text{C}$   
 =  $0.01 \text{ V}/^{\circ}\text{C}$

*Fig. 2.1 Sensor de temperatura LM35D.*

La alimentación de este sensor se hace a través de los pines  $+Vs$  ( $5\text{V}$ ) y  $\text{GND}$  (tierra). La señal de salida se toma de los pines  $\text{Vout}$  y el mismo pin de tierra.

La elección de este sensor se debió a que maneja una escala adecuada ( $^{\circ}\text{C}$ , grados centígrados), es lineal y su tamaño es idóneo. Existen otros sensores del mismo tamaño pero manejan otro tipo de escala ( $^{\circ}\text{F}$ , grados fahrenheit como lo es el  $\text{LM34}$ , o  $^{\circ}\text{K}$ , grados kelvin como el  $\text{LM135}$ ) o bien no son lineales.

### 2.4.2 SENSOR DE BIÓXIDO DE CARBONO $\text{CO}_2$ - DIN

El sensor de  $\text{CO}_2$  pertenece a la firma Vernier Software, mide bióxido de carbono en forma gaseosa en el intervalo de  $0$  a  $5000 \text{ ppm}$  (partes por millón), su principio de operación se basa en la medición de la cantidad de radiación infrarroja absorbida por las moléculas de bióxido de carbono. Esto permite que sea útil para medir cambios en los niveles de  $\text{CO}_2$  durante la respiración y fotosíntesis de las plantas, también es utilizado para medir la respiración en organismos pequeños como chícharos y frijoles. Opera con  $5 \text{ V}$  y la señal de salida va desde  $0$  a  $2.5 \text{ V}$  por lo que para determinar su resolución sólo se divide  $2.5 \text{ V}/5000 \text{ ppm} = 0.0005 \text{ V/ppm}$ . Soporta temperaturas de  $-40^{\circ}\text{C}$  a  $65^{\circ}\text{C}$ , tiene un intervalo de operación respecto a la humedad relativa que va desde  $5$  a  $95\% \text{ HR}$  y su impedancia de salida es equivalente a  $1 \text{ k}\Omega$ .



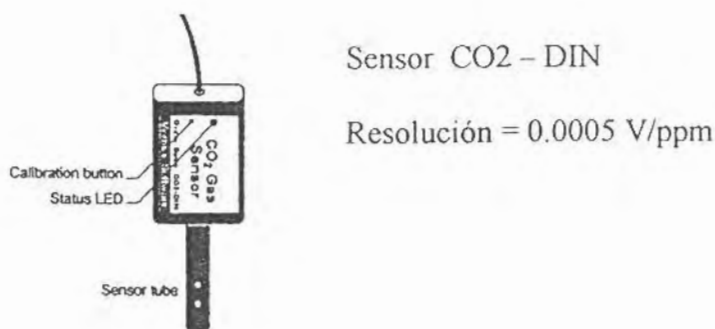


Fig. 2.2 Sensor de bióxido de carbono CO<sub>2</sub>-DIN

La alimentación para este sensor se hace a través de los pines 5V y Tierra del conector tipo DIN, mismo que ya trae adaptado y cuya configuración se muestra en la *fig. 2.3*. La señal de salida se toma de los pines Salida y Tierra.

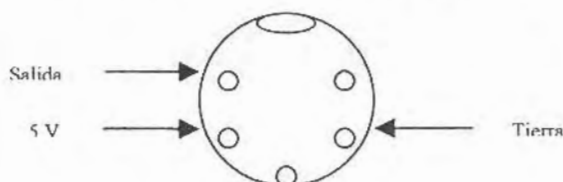


Fig. 2.3 Conector tipo DIN. "Pines apuntando hacia el lector".

Este sensor se eligió debido a que la mayoría de los dispositivos para medir CO<sub>2</sub> están diseñados para determinar este parámetro en medios disueltos (líquidos), en realidad son pocas las compañías que fabrican sensores para medir CO<sub>2</sub> gaseoso y las pocas que se encuentran los tienen en dimensiones extremadamente grandes y requieren de fuentes de alimentación alternas, además son excesivamente caros, normalmente oscilan entre los \$500.00 y \$600.00 dólares.

#### 2.4.3 SENSOR DE OXÍGENO MOX - 4

Este sensor pertenece a la firma City Technology, es electroquímico y no requiere fuente de voltaje, es lineal en el intervalo de 0 a 100% de oxígeno, en condiciones normales la señal de salida tiene una resolución de 8.8 mV/210 mBar = 0.042 mV/mBar de manera que al llegar a los 1500 mBar el voltaje de salida del sensor es equivalente a 62.85 mV. Soporta temperaturas de -20°C a

50°C, puede operar en un intervalo de humedad relativa de 0 a 99% HR, su impedancia de salida es de 210Ω.



Sensor MOX – 4  
 Resolución = 0.042 mV/mBar  
 = 0.000042V/mBar

Fig. 2.4 Sensor de oxígeno MOX-4.

Este sensor cuenta con un adaptador de tipo RJ-11. La señal de salida de este dispositivo se toma de los pines 2 y 4 según la fig. 2.5; los pines marcados con n/c no se conectan.



Fig. 2.5 Conector RJ-11. "Filamentos apuntando hacia el lector".

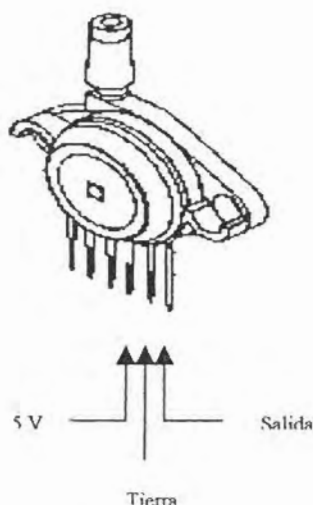
En la elección del sensor de O<sub>2</sub> ocurrió algo similar que con el anterior debido a que normalmente se diseñan para medir este parámetro en medios disueltos y sus dimensiones son excesivas. De los sensores que se encontraron para medir O<sub>2</sub> gaseoso se observó que normalmente están diseñados para aplicaciones de carácter ambiental y su costo es elevado, normalmente rebasan los \$1000.00 dólares.

#### 2.4.4 SENSOR DE PRESIÓN ABSOLUTA MPX4250AP

Este sensor pertenece a la firma Motorola, está diseñado para medir la presión absoluta del aire o de cualquier gas. Opera con una fuente de voltaje de 5 volts y requiere como máximo una corriente de 10 mA. La salida de voltaje es proporcional a la presión aplicada y va desde 0.2 V. a 4.9 V., su sensibilidad viene dada por  $\Delta V/\Delta P = 20 \text{ mV/kP}$ .



Su intervalo de medición es de 2.9 psia. a 36.3 psia (pound square inches absolute); tiene un intervalo de operación en temperatura que va desde  $-40^{\circ}\text{C}$  a  $125^{\circ}\text{C}$ , la impedancia de salida de este sensor es de  $51\text{k}\Omega$ .



Sensor MPX4250AP

Resolución = 0.02 V/kilo Pascal

*Fig. 2.6 Sensor de presión MPX4250AP.*

Tomando como referencia la *fig. 2.6*, de derecha a izquierda, los tres primeros pines corresponden a: Salida, Tierra, 5 V; los tres últimos no se conectan. Para hacer funcionar a este sensor se conectan los pines 5 V y tierra a una fuente de 5 V. La respuesta del sensor se mide por los pines Salida y Tierra.

Comúnmente los sensores de presión son piezoeléctricos y soportan intervalos muy sobrados ya que su principal aplicación se da en los grandes hornos donde la presión de los gases debida al calor es muy alta; existen otros que están diseñados para medir la presión existente en un ducto por donde circula algún gas. El sensor MPX4250AP está compuesto internamente por un arreglo a base de amplificadores operacionales y redes de películas resistivas. Puede operar en espacios abiertos y también tiene la opción de poder conectarse a una manguera.

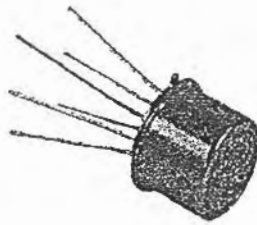
### 2.4.5 SENSOR DE HUMEDAD RELATIVA HIH - 3602 - A

Este sensor pertenece a la firma Honeywell, opera con 5 Volts, su señal de salida es lineal respecto a la humedad relativa y va desde 0.8 V. a 4.07 V. La resolución de este sensor se calcula utilizando las siguientes ecuaciones:

$$V_{out} = V_{supply} * 0.1788$$

$$\%HR = (V_{out} - 0.948) / 0.0284$$

El intervalo de medición en que opera es de 0 a 100% HR, su impedancia de salida es de 10 k $\Omega$ , soporta temperaturas que van desde -40°C a 125°C, puede ser utilizado en mezclas de gases o en el aire.



Sensor HIH - 3602 - A

Fig. 2.7 Sensor de humedad relativa HIH-3602-A.

La fuente de voltaje que alimenta a este sensor se conecta a los pines 5 V y Tierra de la fig. 2.8; la respuesta del sensor se toma de los pines Salida y Tierra.

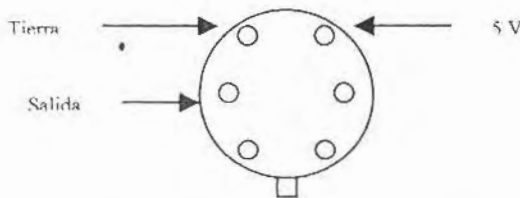


Fig. 2.8 Pines del sensor HIH-3602-A. "Pines apuntando hacia el lector".

Este sensor se eligió porque tanto el intervalo de medición como sus dimensiones son adecuadas, los sensores de humedad relativa son en su mayoría de tipo capacitivo y requieren de una fuente de alimentación alterna. Este sensor es de tipo capacitivo pero opera con una fuente de alimentación directa.

## 2.5 VENTAJAS Y DESVENTAJAS DE ALGUNOS SENSORES Y SISTEMAS DE MEDICIÓN EXISTENTES EN EL MERCADO

Hablar de sensores y de los diversos sistemas de medición existentes en el mercado implicaría enfrentarnos a un tema sin fin, es por ello que solo hablaremos de algunas ventajas y desventajas que presentan algunos de ellos.

En la búsqueda por los sensores adecuados para implementar este sistema de monitoreo se tuvo la oportunidad de conocer una amplia gama de sensores para diversas aplicaciones, pero centrándose en el tema, lo que se buscaba era elegir cuidadosamente cada uno de los sensores, ya que cada uno de ellos tenía que estar diseñado para soportar las condiciones en las que se tienen que someter los frutos, es decir, que cada uno soportara las condiciones mostradas en el cuadro correspondiente a la *tabla 2-I*.

Lo que le da ciertas ventajas a los sensores es que se alimenten con 5 Volts o 12 Volts y que demanden un mínimo de corriente, que entreguen un voltaje de salida lineal, que tengan una impedancia de salida pequeña, que este diseñado en el intervalo de medición adecuado y que su precio no sea muy elevado.

Algunos sistemas de medición ya vienen diseñados con un sensor y un visualizador para mostrar las lecturas, tienen ventajas aquellos que aparte de medir envían la información a una computadora, son de dimensiones pequeñas y de bajo costo.

Las desventajas en los sensores radica principalmente en el intervalo de medición ya que algunos se encuentran limitados o bien exceden el intervalo requerido, repercutiendo esto en el costo, las otras desventajas son: la corriente que demandan y el voltaje de alimentación ya que algunos requieren de fuentes externas para su excitación (diferente a los intervalos manejados por una PC), o bien trabajan con señales alternas, aunado a eso también influye el tamaño y costo del mismo.

Respecto a los sistemas de medición, tienen desventajas aquellos que ya vienen diseñados para medir determinados parámetros o bien no trabajan con sensores ajenos a los que fabrica la misma empresa, otra desventaja que se encontró es que difícilmente se hallará un sistema que esté específicamente diseñado para medir los parámetros deseados. Normalmente los sistemas de medición que logran monitorear diversos parámetros son muy costosos y se encuentran limitados en cuanto a las condiciones físicas de trabajo, algunos también son muy grandes y costosos.

## 3

## DISEÑO DEL SISTEMA DE MONITOREO PARA LA CONSERVACIÓN DE FRUTOS

### 3.1 DESCRIPCIÓN GENERAL DEL SISTEMA DE MONITOREO

El objetivo de este proyecto, como su nombre lo indica, es el de diseñar e implementar un sistema que permita monitorear los parámetros físicos que intervienen en el proceso de maduración de los frutos.

Todos los frutos llevan a cabo la respiración, incluso aquellos que ya han sido cortados y que se encuentran en locales de almacenamiento. Este proceso es natural, ya que están constituidos por tejidos vivos.

La intensidad respiratoria en condiciones normales se mide por la cantidad de bióxido de carbono ( $\text{CO}_2$ ) que desprende una unidad fija de fruto, o por la cantidad que ella consume de oxígeno ( $\text{O}_2$ ).

El producto al ser empacado disminuye su intensidad de respiración así como su proceso de maduración, esto se debe lógicamente al cambio de atmósfera.

El manejo, almacenamiento y embarque de frutos requiere de estudios que permitan determinar las condiciones óptimas bajo las cuales se asegure que el producto llegará en buen estado a su destino.

El diseño de la tarjeta permite sensar los factores ya mencionados en condiciones de atmósfera controlada, esto quiere decir que antes de enviar el producto, este será monitoreado con fines de investigación para conocer sus características fisiológicas ante la reducción de oxígeno ( $\text{O}_2$ ), bióxido de carbono ( $\text{CO}_2$ ) y temperatura. Habiendo establecido una combinación de gases adecuada para la preservación de la papaya a un periodo más largo de tiempo, esta será empaquetada en condiciones de atmósfera modificada para su posterior exportación.

En consecuencia, el sistema está diseñado para tomar lecturas de temperatura, bióxido de carbono ( $\text{CO}_2$ ), oxígeno ( $\text{O}_2$ ), presión y humedad relativa (%HR) cada minuto, y al mismo tiempo graficar respecto al tiempo transcurrido cada una de las muestras en gráficas independientes. El software elaborado además de permitir visualizar los resultados, genera archivos diarios tomando como referencia la fecha de medición para darles nombre; los archivos generados son de modo texto lo cual

permite al usuario leer los datos desde cualquier editor o bien con cualquier hoja de cálculo por si se desea manipular la información de manera general.

La construcción del sistema de monitoreo tiene como propósito agilizar las mediciones y hacer a un lado los métodos químicos utilizados que por ende son mas tardados, menos precisos y requieren de varias pruebas para estimar los parámetros que se deseen medir.

### 3.2 CARACTERÍSTICAS

Las características del sistema de monitoreo para la conservación de frutos son:

- Tener la capacidad de ser interfasado vía ranura de expansión a cualquier computadora (80386 en adelante) y acompañado de un software desarrollado en lenguaje C poder medir los siguientes parámetros: temperatura, bióxido de carbono, oxígeno, presión y humedad relativa respecto al tiempo.
  
- Mostrar gráficamente los siguientes parámetros: temperatura en un rango de 0°C a 50 °C, bióxido de carbono en un rango de 0 a 5000 ppm (partes por millón), oxígeno en un rango de 0 a 1000000 ppm (partes por millón), presión en un rango de 2.9 a 36.3 psia (libras por pulgada cuadrada), humedad relativa en un rango de 0 a 100 %HR, todos ellos contra tiempo, minuto a minuto durante una hora.
  
- Almacenar en el momento de la medición y de manera automática los cinco parámetros en un archivo de modo texto que tendrá como nombre la fecha de medición para referenciar las lecturas llevadas a cabo.
  
- El sistema de monitoreo trabaja con una resolución de 12 bits más 1 bit de signo, su rango de medición va desde -5 V. a 5 V., tiene disponibles 8 canales de entrada analógicos y cuenta también con 24 terminales de Entrada/Salida programables por grupos de 12 terminales.

Debido a las características que debe cubrir el sistema de monitoreo, se hizo un análisis respecto a la distancia y la rapidez que se requieren para el procesamiento de la información, lo cual quedó establecido en el capítulo 1; por lo que se decidió utilizar una interconexión en paralelo a través del bus ISA de la PC, ya que dentro de los objetivos se propone implementar un aditamento que haga uso de los recursos de la PC como son las fuentes de voltaje y las señales de control, además de que se sabe que una interfaz en paralelo es más rápida que una en serie y la distancia que se requiere para el proyecto es mínima (2.5 metros aproximadamente) por lo que no logra afectar la comunicación.

Por otra parte, para llevar a cabo el procesamiento de datos desde el exterior hacia la computadora se tiene que decidir por un convertidor analógico digital o bien por un sistema de adquisición de datos de buenas características, es decir, que tenga una buena velocidad de conversión, suficientes canales de entrada, buena resolución, que su voltaje de referencia sea el adecuado para manejar las señales provenientes de los sensores elegidos, que sea compatible con cualquier microprocesador, entre otras. Haciendo nuevamente referencia al primer capítulo, se sabe que los sistemas de adquisición de datos son más fiables y seguros por lo que se hizo una búsqueda de los más comunes.

Nombre	Canales de entrada	Fuente de voltaje	Resolución del ADC	Velocidad de conversión	Frecuencia de reloj	Voltaje de referencia
ADC0851	2	6.5 V	8 bits	18 $\mu$ s por canal	1 MHz.	4.5 V
ADC0858	8	6.5 V	8 bits			
LM12454	4	3 V a 5.5 V	8 bits + signo o	4.2 $\mu$ s u 8.8 $\mu$ s	5 MHz.	0 V a 2.5 V o
LM12458	8	3 V a 5.5 V	12 bits + signo			0 V a 5 V
MAX196	6	5 V	12 bits	6 $\mu$ s	2 MHz.	2 V
MAX198	8	5 V	12 bits	6 $\mu$ s		
MAX197	8	5 V	12 bits	6 $\mu$ s	2 MHz.	4.096 V

*Tabla 3-1. Cuadro comparativo de diversos sistemas de adquisición de datos.*

Basándose en los resultados del cuadro comparativo, se decidió utilizar el sistema de adquisición de datos LM12458 ya que sus características son más versátiles que las de los otros.

Para que el trabajo a implementar cubra las características de una tarjeta de adquisición de datos se le agrega una interfaz periférica programable 8255 con el fin de que se tenga una opción más para el manejo de eventos externos.

Finalmente para decodificar las direcciones de cada uno de los dispositivos periféricos se opta por usar un arreglo lógico programable GAL22V10; quedando el sistema como se muestra en la *fig. 3.1*.



### DIAGRAMA A BLOQUES DEL SISTEMA DE MONITOREO PARA LA CONSERVACIÓN DE FRUTOS

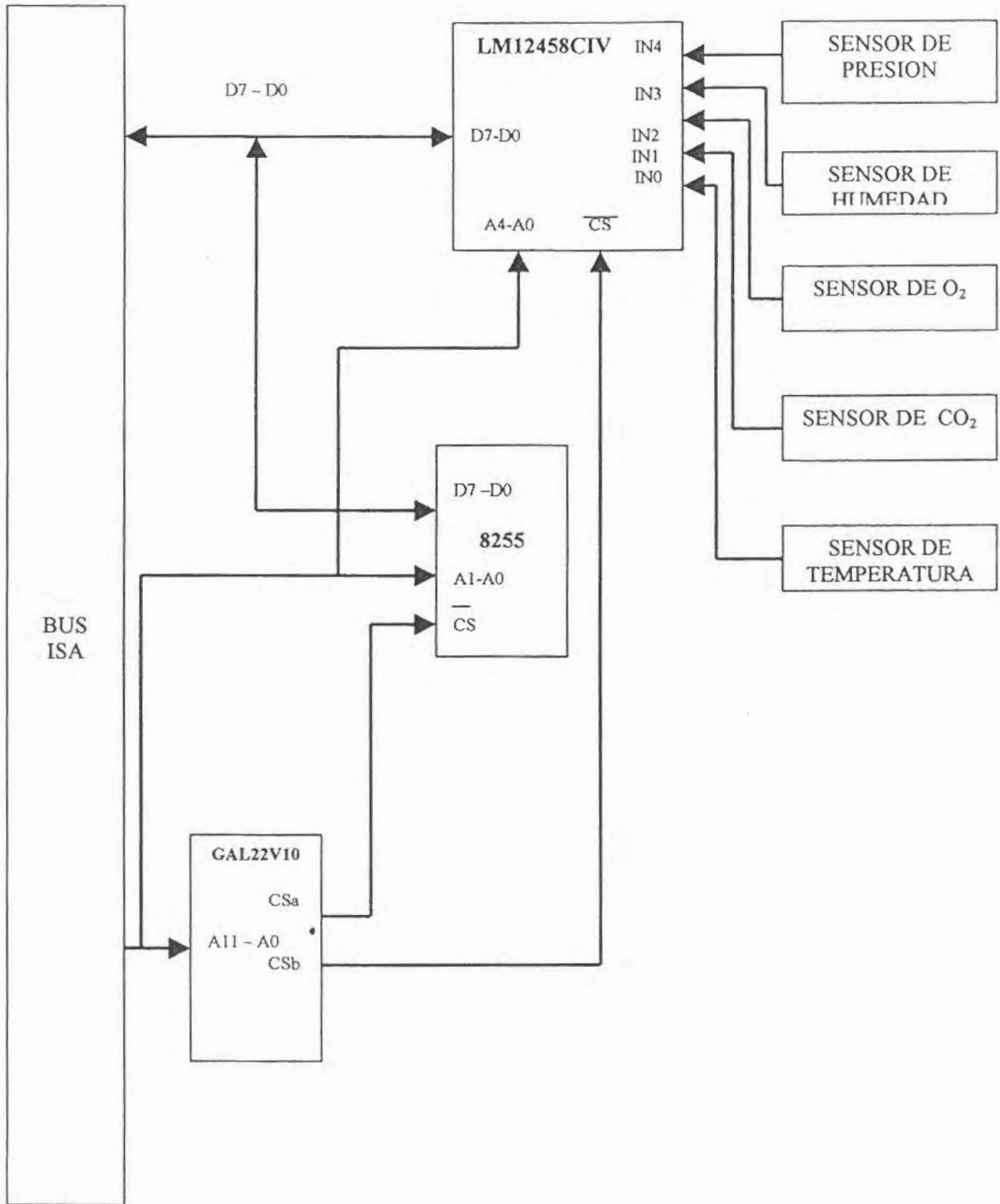


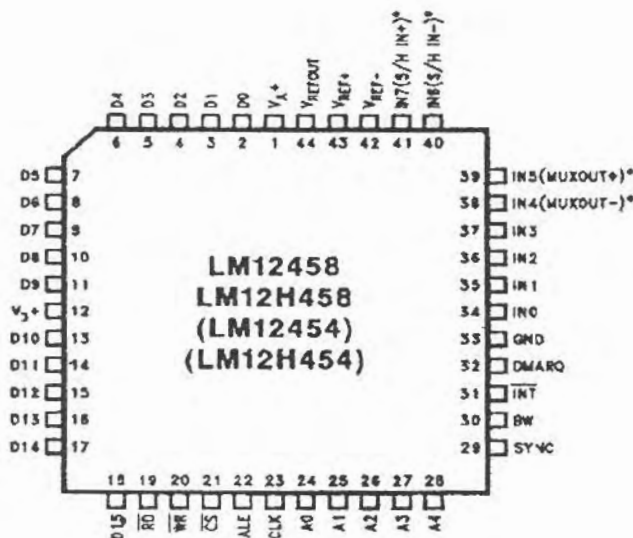
Fig. 3.1 Diagrama a bloques del sistema de monitoreo para la conservación de frutos.



### 3.3 COMPONENTES PARA EL SISTEMA

#### 3.3.1 SISTEMA DE ADQUISICIÓN DE DATOS LM12458CIV

Para implementar un sistema de monitoreo que brinde rapidez, exactitud y fiabilidad en el proceso de medición, se decide utilizar un sistema de adquisición de datos (DAS) denominado LM12458CIV de la firma National Semiconductor, el cual trabaja a 5 MHz. y su tiempo de conversión es de 8.8  $\mu$ s como máximo (National Semiconductor 1993). La ventaja que ofrece este dispositivo es que cuenta con un convertidor analógico digital, registros de control mediante los cuales se programa para que antes de entregar los valores al microprocesador estos puedan ser manipulados y almacenados en uno de sus registros internos de tipo FIFO (first-in-first-out, “primero en entrar – primero en salir). Las características del DAS LM12458CIV superan a las de cualquier ADC convencional.



TL/H/11264-2

Fig. 3.2 Sistema de Adquisición de Datos LM12458CIV

El LM12458CIV es un sistema de adquisición de datos (DAS) multifuncional que incluye un convertidor analógico digital (ADC) de 8 canales de entrada analógicos multiplexados que acepta señales de entrada positivas o negativas (+5V, -5V); puede ser configurado a 8 o 12 bits + signo de resolución. Cuenta con una referencia interna de 2.5 volts que puede ser usada por el ADC, un buffer de almacenamiento tipo FIFO que puede almacenar el resultado de 32 conversiones (con un ancho de 16 bits cada conversión), también cuenta con 8 registros internos programables mediante los cuales se le hace funcionar y que a continuación se describen.

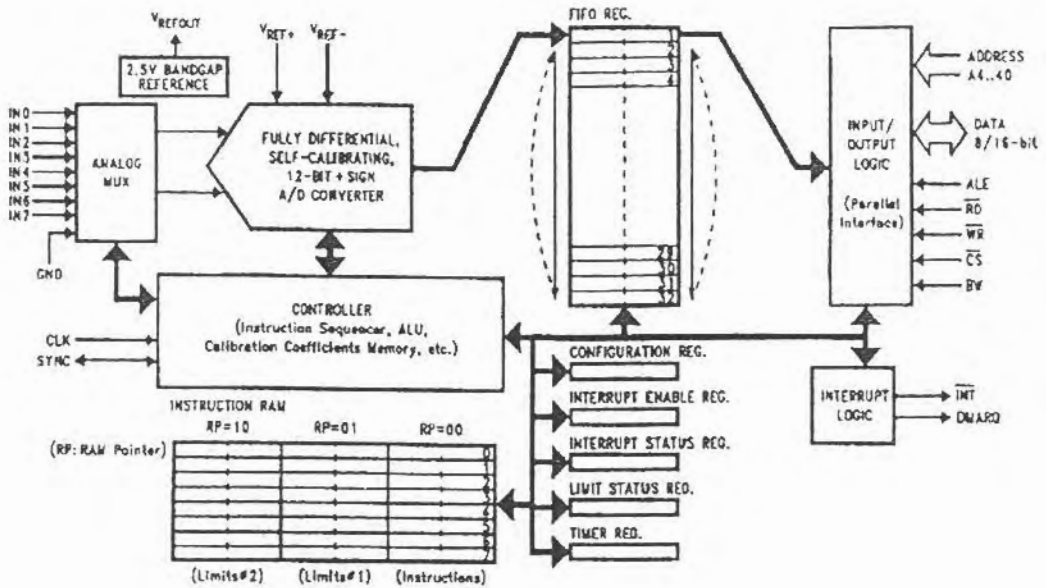


Fig. 3.3 Diagrama a bloques interno del DAS LMI2458CIV

La *RAM de instrucciones* tiene capacidad de almacenar 8 instrucciones que serán secuencialmente ejecutadas. Este registro es de lectura/escritura.

El *Registro FIFO* es utilizado para almacenar el resultado de las conversiones. Este registro es de solo lectura para el usuario. Cuenta con un puntero que siempre se encuentra apuntando a la siguiente localidad; este puntero regresa a 0 después de haber escrito en la localidad 31.

El *Registro de Configuración* es el panel de control principal del DAS. Escribir datos al registro de configuración le dice al DAS que lleve a cabo ciertas operaciones tales como: iniciar, parar, reiniciar, calibrar y seleccionar secciones de la RAM. Este registro es de lectura/escritura.

El *Registro de Habilitación de Interrupciones* permite al usuario activar cualquiera de las 8 fuentes de interrupción. También permite ver el número de conversiones almacenadas en el registro FIFO. Este registro es de lectura/escritura.

El *Registro de Estado de Interrupción* y el *Registro de Estado de Limite* son registros de solo lectura y son usados para indicar que condiciones ha generado la interrupción y que límites se han excedido.

El *Registro Timer* es utilizado para insertar un retardo antes de ejecutar cada instrucción. También sirve para reducir la generación de datos redundantes. Este registro es de lectura/escritura.

## PINES

$V_{A+}$  y  $V_{D+}$  son los pines de la fuente de alimentación analógico y digital cuyo rango va de 3.0V. a 5.5V. Se garantiza exactitud sólo si  $V_{A+}$  y  $V_{D+}$  se conectan a la misma fuente de voltaje, es por ello que se recomienda utilizar un buen regulador de tensión. Cada pin debe tener una combinación paralela de capacitores de  $10\mu\text{F}$  (electrolítico o de tantalio) y  $0.1\mu\text{F}$  (cerámico) conectados entre el pin y tierra para filtrar el ruido.

La señal  $\overline{\text{RD}}$  se activa en bajo para permitir leer el contenido del bus de datos. Cuando  $\overline{\text{RD}}$  y  $\overline{\text{CS}}$  están en bajo permiten al DAS transmitir información por el bus de datos hacia el exterior.

La señal  $\overline{\text{WR}}$  se activa en bajo para permitir escribir al bus de datos. Cuando  $\overline{\text{WR}}$  y  $\overline{\text{CS}}$  se hallan en bajo permiten al DAS recibir información del bus de datos.

La señal  $\overline{\text{CS}}$  se activa en bajo para la señal de control chip select. Un bajo se debe aplicar a este pin solamente durante un acceso de lectura o escritura al DAS. Cuando el chip select esta en bajo el ADC (convertidor analógico digital) se detiene y vuelve a su normalidad cuando el chip select retorna a 1.

La señal ALE es la entrada del Address Latch Enable. Esta señal se utiliza en sistemas que contienen un bus de datos multiplexado. Cuando ALE esta en alto el DAS acepta información por el bus de datos como una dirección valida. Una transición de alto a bajo atrapa la dirección del dato a través de A0-A4 y el estado lógico en la entrada del chip select (CS).

La señal CLK es la entrada del reloj externo. El DAS opera a diferentes frecuencias según el modelo, estos datos se presentan en la siguiente tabla.

NUMERO DE DISPOSITIVO	FRECUENCIA DE RELOJ MAXIMA MHz.	FUENTE DE VOLTAJE Volts	NUMERO DE ENTRADAS MULTIPLEXADAS	REFERENCIA INTERNA
LM12454	5	5.0 ±10%	4	SÍ
LM12458	5	5.0 ±10%	8	SÍ
LM12H454	8	5.0 ±10%	4	SÍ
LM12H458	8	5.0 ±10%	8	SÍ
LM12L454	6	3.3 ±10%	4	NO
LM12L458	6	3.3 ±10%	8	NO

Tabla 3-II. Miembros de la familia LM12454/8

El modelo que se eligió es el LM12458 cuya frecuencia de reloj máxima es de 5 MHz. Para la implementación del reloj se utilizó un cristal de 4.194304 MHz.

Los pines A0-A4 corresponden a las líneas de dirección. Se usan para acceder todos los registros internos del DAS, las conversiones en FIFO y la RAM de instrucciones.

El DAS cuenta con un pin denominado BW (Bus Width) que con un 1 lógico permite configurar a 8 bits el bus de datos y los 8 bits restantes (D8-D15) quedan en un estado de alta impedancia. Un 0 lógico en BW permite trabajar con los 16 bits (D0-D15).

Los pines IN0-IN7 son las 8 entradas analógicas. Cualquiera de estos canales se selecciona a través de la RAM de instrucciones.

$V_{REF+}$  Es la entrada de referencia positiva. El DAS opera con  $0V \leq V_{REF+} \leq V_{A+}$ . Este pin debe pasar por una combinación paralela de capacitores de 10  $\mu F$  y 0.1  $\mu F$  (cerámicos).

$V_{REF-}$  Es la entrada de referencia negativa. El DAS opera con  $0V \leq V_{REF-} \leq V_{REF+}$ . Este pin debe pasar por una combinación paralela de capacitores de 10  $\mu F$  y 0.1  $\mu F$  (cerámicos).

$V_{REFOUT}$  Es la referencia interna de voltaje del DAS para el ADC, equivalente a 2.5 Volts. Cuando se utiliza esta referencia deberá ser pasado por una combinación paralela de capacitores de 100  $\mu F$  y 0.1  $\mu F$ .

Toda la información referente al Sistema de Adquisición de Datos aparece en forma detallada en el Apéndice A.

### 3.3.2 INTERFAZ PERIFÉRICA PROGRAMABLE 8255

El 8255 es un dispositivo de interfaz periférica programable (PPI) diseñado para ser usado en sistemas basados en microcomputadoras intel. Este dispositivo es de propósito general y su función es interfazar dispositivos periféricos de entrada/salida al bus de la microcomputadora. La configuración funcional del 8255 se hace mediante software por lo que no requiere de lógica externa para interfazar dispositivos periféricos. Tiene 24 terminales para E/S, programables por grupos de 12 terminales, que se utilizan en modos diferentes de funcionamiento (B.Brey 1995).

Los tres puertos de E/S denominados A, B y C se programan en grupos de 12 terminales. Las conexiones del grupo A constan del puerto A (PA7 – PA0) y de la mitad superior del puerto C (PC7 – PC4); el grupo B consiste del puerto B (PB7 – PB0) y la mitad inferior del puerto C (PC3 – PC0). El 8255 se selecciona con su terminal CS para programarla o para leer o escribir en un puerto. La selección de sus registros se logra por medio de las terminales A1 y A0, que seleccionan un registro interno para programación u operación (*Ver Tabla 3-III*).

El 8255 puede ser usado en tres modos de operación. Para programar este dispositivo solo se utilizan dos posibles comandos básicos que son: *Byte de comando A* y *Byte de comando B*.

En el primer modo (MODO 0), cada grupo de 12 pines de E/S puede ser programado en series de 4 que pueden ser entradas o salidas. El *byte de comando A* habilita al 8255 para que opere en este modo, con ello se permite programar a las terminales del grupo B como conexiones simples de E/S. El grupo B también puede funcionar en modo 1.

En el MODO 1, cada grupo puede ser programado para tener 8 líneas de entrada o salida; de los restantes 4 pines, 3 son usados para el protocolo de comunicación (handshake) y para las interrupciones de las señales de control. Para que el 8255 opere en este modo se utiliza el *Byte de comando B*; el modo 1 es el funcionamiento con señales de habilitación estroboscópica en algunos bits del grupo B cuando se transfieren datos por el puerto B y C suministra señales de reconocimiento (handshake).

Las terminales del grupo A (puerto A y parte superior del puerto C) también se programan como terminales de entrada o de salida. La diferencia es que el grupo A puede funcionar en los modos 0, 1 y 2.

El tercer modo de operación (MODO 2) es un modo de bus bidireccional que solo se permite para el grupo A, el puerto A se vuelve bidireccional y usa 8 líneas para transmitir y recibir datos. Este modo se habilita mediante el *Byte de comando B*.

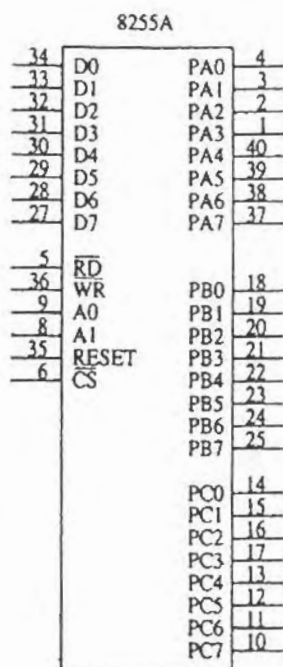


Fig. 3.4 Diagrama base del 8255

El byte de comando A para el registro de control del 8255 se utiliza para programar los puertos A, B y C. Por ejemplo, en modo 0, si se envía la siguiente palabra de control: 10010000, se estaría configurando al puerto A como entrada y a los puertos B y C como salida. Sin embargo si se envía la palabra de control: 10000011 se estaría configurando al puerto A y la parte alta del puerto C (PC<sub>7</sub> –PC<sub>4</sub>) como salida, y al puerto B junto con la parte baja del puerto C (PC<sub>3</sub> –PC<sub>0</sub>) como entradas.

El 8255 como parte de la tarjeta de adquisición de datos queda como una alternativa más para el manejo de eventos externos, es decir, si a futuro se tiene pensado utilizar el sistema de monitoreo para controlar algún actuador solo se tendría que implementar la etapa de potencia adecuada.

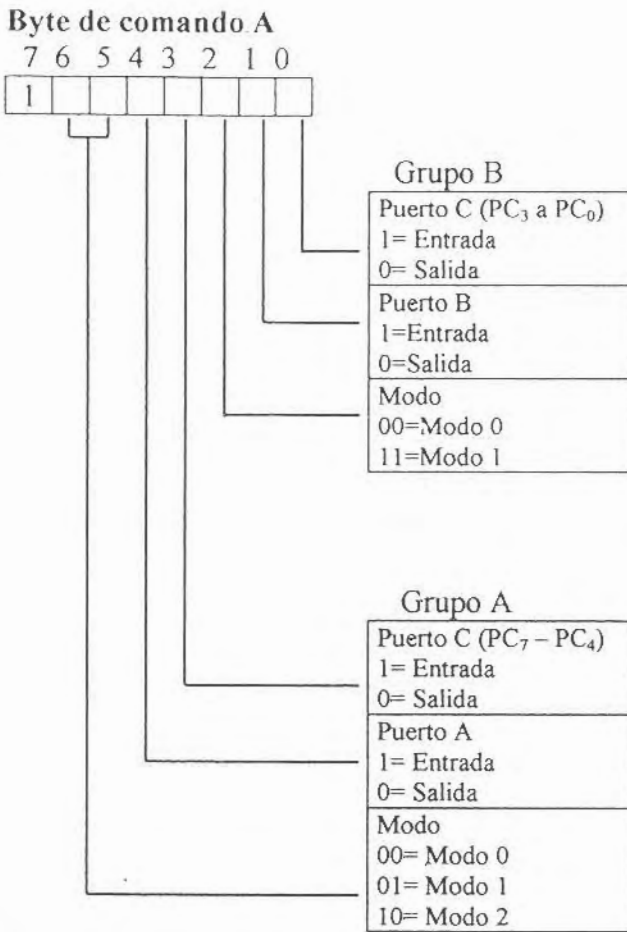


Fig. 3.5 Byte de comando A.

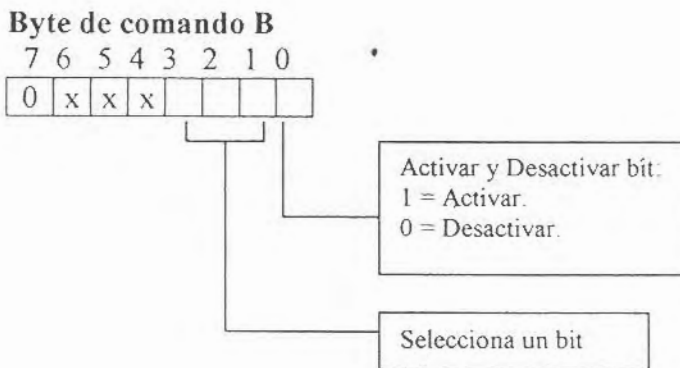


Fig. 3.6 Byte de comando B.



## PINES

**CS** Chip Select. Un bajo en este pin de entrada habilita la comunicación entre el 8255 y el CPU.

**$\overline{RD}$**  Un bajo en este pin de entrada habilita al 8255 para enviar el dato o estado de la información al CPU a través del bus de datos. En otras palabras, permite al CPU "leer" el 8255.

**$\overline{WR}$**  Un bajo en este pin de entrada permite que el CPU pueda escribir datos o palabras de control en el 8255.

**A<sub>0</sub> Y A<sub>1</sub>** Estas señales de entrada en conjunción con las entradas  $\overline{RD}$  y  $\overline{WR}$  controlan la selección de uno de los tres puertos o los registros de la palabra de control. Estos pines son normalmente conectados a los bits menos significativos del bus de direcciones de la PC (A0 y A1).

En la siguiente tabla se muestran las asignaciones de puertos de E/S para el 8255.

A1	A0	Función
0	0	Puerto A
0	1	Puerto B
1	0	Puerto C
1	1	Registro de comando

Tabla 3-III. Asignación de puertos de E/S para el 8255.

### 3.3.3 ARREGLO LÓGICO PROGRAMABLE GAL22V10

La etapa de direccionamiento esta constituida por una GAL22V10 que es un arreglo lógico programable que tiene la función de mapear en las direcciones disponibles de la PC, al cual se le grabó el programa en formato Opal para mapear en memoria a los dispositivos LM12458CIV y 8255 quien ha quedado como una alternativa para el manejo de eventos externos.

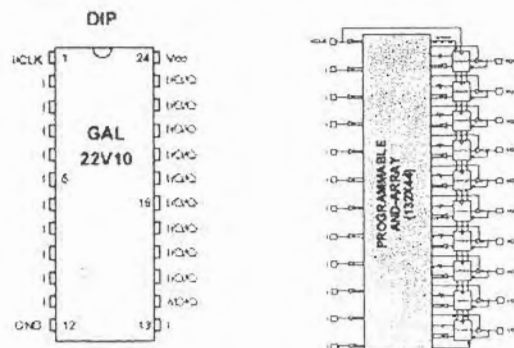


Fig. 3.7 Arreglo lógico programable GAL22V10.

La GAL22V10 es un dispositivo que forma la interfaz entre el control de la computadora y las líneas de control de la misma y genera a la salida las señales de control utilizadas por el LM12458CIV como por el 8255. A continuación se muestra el programa en formato Opal.

```

begin header
Decodificador para Sistema de Adquisición
end header

begin definition
device gal22v10 ;

inputs a0=1, a1=2, a2=3, a3=4, a4=5, a5=6, a6=7, a7=8, a8=9, a9=10, a10=11, a11=13,
      aen=14,iow=15,ior=16;

outputs (com) csa=21, csb=20, wr=19, rd=18;

end definition

begin equation

/csa = /aen * /a11 * /a10 * a9 * a8 * /a7 * /a6 * /a5 * /a4 * /a3 * /a2;

/csb = /aen * /a11 * /a10 * a9 * a8 * /a7 * /a6 * /a5;

wr=iow;
rd=iior;

end equation

begin vector
a0, a1, a2, a3, a4, a5, a6, a7, a8, a9, a10, a11, aen, iow, ior;

000000001100010
100000001100001
000000001100110
000010001100001
000000001100010
end vector

```

Fig. 3.8 Programa en formato OPAL para la GAL22V10.

El programa grabado en la GAL22V10 cuenta con dos ecuaciones, la primera denominada

$$/csa = /aen * /a11 * /a10 * a9 * a8 * /a7 * /a6 * /a5 * /a4 * /a3 * /a2;$$

está destinada para direccionar al 8255 a partir de la dirección 300H. Las señales A0 y A1 que no aparecen en la ecuación se utilizan para configurar al 8255 tal como se mostró en la *tabla 3-III*.

Para direccionar al DAS LM12458CIV se utilizó la siguiente ecuación:

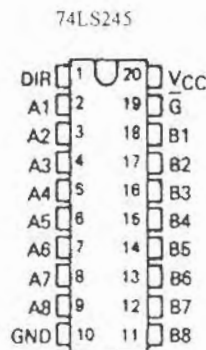
$$/csb = /aen * /a11 * /a10 * a9 * a8 * /a7 * /a6 * /a5;$$

donde los pines A4-A0 que no se hallan definidos en la ecuación se utilizan para acceder todos los registros internos del DAS, las localidades de la FIFO (16x32), y la RAM de instrucciones.

De acuerdo al mapa de entrada/salida de la *figura 3.9*, el DAS y el 8255 se encuentran mapeados de la dirección 300H en adelante hasta la 31FH que es el espacio reservado para la tarjeta prototipo. A manera de llevar un orden en las direcciones, si se deseara controlar algún evento externo con el 8255, este utilizaría a partir de la dirección 31AH hasta la 31DH ya que los registros y las instrucciones del DAS ocupan desde la dirección 300H hasta la dirección 318H.

### 3.3.4 BUFFER DE TRES ESTADOS 74LS245 PARA FORMATO DE DATOS EN PARALELO

La implementación de un hardware para una interfaz de datos en paralelo casi siempre incluye un buffer de tres estados por medio del cual el convertidor analógico digital (ADC) se conecta al bus de datos del microprocesador. Para la implementación de esta interfaz se utilizó el buffer 74LS245 cuya lógica de control se muestra en la *tabla 3-IV*.



*Fig. 3.9* Buffer de tres estados 74LS245.

HABILITACION $\bar{G}$	CONTROL DE DIRECCION $\bar{DIR}$	OPERACIÓN
L Cero Lógico	L Cero Lógico	ENVÍO DE DATOS DE B HACIA A
L Cero Lógico	H Uno Lógico	ENVÍO DE DATOS DE A HACIA B
H Uno Lógico	X	INSOLACIÓN

Tabla 3-IV. Lógica de control del buffer 74LS245

La dirección decodificada proveniente de la GAL22V10 conectada al pin  $\bar{G}$  y la señal de control read ( $\bar{RD}$ ) del microprocesador son utilizadas para habilitar el buffer para la transmisión de datos desde el DAS LM12458CIV hacia el microprocesador. La misma dirección decodificada y la señal de control write ( $\bar{WR}$ ) del microprocesador son utilizadas para habilitar la transmisión de datos desde el microprocesador hacia el DAS. Todo el proceso anterior obedece a la tabla 3-IV.

### 3.4 MAPA DE ENTRADA/SALIDA EN UNA PC

Para generar señales correctas en el  $\bar{CS}$  (chip select), es necesario conocer el direccionamiento de puertos de E/S y el mapa de asignación de puertos. El diseño de la PC ofrece 10 líneas (A9 – A0) para direccionamiento de puertos, para un total de 1024 direcciones de puertos. El mapa de direcciones de E/S se divide en dos partes. La primera que son las 512 direcciones (0000H a 01FFH) son asignados a la tarjeta madre de la PC. El espacio de direcciones que va desde la dirección 0200H hasta la 03FFH (512 direcciones) está disponible para las tarjetas en las cinco ranuras de expansión. Los puertos designados para una tarjeta prototipo son de la dirección 300H a la dirección 31FH, los cuales son 32 direcciones (Ed. Willis 1998).

FFFF	Zona de expansión de E/S
03FF - 0400	
0357 - 03F8	COM 1
03EF - 03F0	Disco Flexible
03DF - 03E0	
03CF - 03D0	Adaptador de CGA
0380 - 03CF	
0378 - 037F	LPT 1
0330 - 0377	Disco Duro
0320 - 032F	
0300 - 031F	Tarjeta Prototipo
02F8 - 02FF	COM 2
0064 - 02F7	8255 (PPI)
0060 - 0063	Temporizador
0044 - 005F	
0040 - 0043	Controlador de Interrupciones
0024 - 003F	Controlador de DMA
0020 - 0023	
0010 - 001F	
0000 - 000F	

Fig. 3.10 Mapa de Entrada / Salida

### 3.5 ETAPA DE ADQUISICIÓN DE DATOS

#### 3.5.1 ACOPLO DE SEÑALES PROVENIENTES DE LOS SENSORES

Para la implementación de esta etapa se utilizó el convertidor analógico digital del Sistema de Adquisición de Datos DAS LM12458CIV. Este convertidor cuenta con ocho canales de entrada multiplexados de los cuales solamente cinco se utilizaron y los tres restantes se dejaron conectados a tierra.

Debido a que los sensores se encuentran a una distancia aproximada de 2.5 metros de la tarjeta, entre los sensores y el DAS se implementó una etapa diferencial con amplificadores operacionales LF355 con una ganancia igual a la unidad, esto con el fin de no alterar la señal proveniente del sensor y filtrar el ruido que pudiera inducirse debido a la distancia (Malvino 1994). Como la salida de tensión del amplificador diferencial es negativa entonces se pasa nuevamente por un amplificador inversor para entregar una salida de tensión positiva. Otra ventaja que ofrece el utilizar amplificadores antes de conectar el sensor es el acoplo de impedancias entre el sensor y el convertidor. Teóricamente cualquier amplificador operacional ideal tiene una impedancia de entrada infinita y una impedancia de salida igual a cero, pero en realidad cada amplificador de acuerdo a sus características internas maneja una impedancia de entrada distinta. En caso del amplificador de propósito general LM741 su impedancia de entrada es de  $2M\Omega$ , para el caso del amplificador operacional de precisión LF355 su impedancia entrada es de  $10^{12}\Omega$ , el uso de amplificadores apropiados para cada aplicación permite interfasar sensores con impedancias de salida muy altas a cualquier convertidor analógico digital.

Cuatro de los sensores que van al convertidor del DAS se dejaron con una ganancia igual a 1 a excepción de la etapa implementada para el sensor de Oxígeno ya que este es electroquímico y su señal de salida es muy pequeña (8.8 mV. en condiciones normales), por lo que se le dio una ganancia igual a 20 para que a la salida en condiciones normales se tuviera un voltaje equivalente a 176 mV.

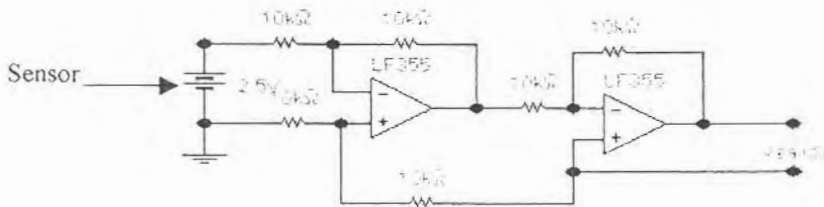


Fig. 3.11 Amplificador diferencial y etapa de amplificación

## 3.5.2 SOFTWARE

### 3.5.2.1 INICIALIZACIÓN

La etapa de inicialización consiste en definir las direcciones de los registros internos del DAS con los cuales se va a configurar para su funcionamiento. El siguiente diagrama de flujo indica los pasos que se siguen para la inicialización del DAS y el inicio de las conversiones.



Fig. 3.12 Diagrama de flujo para la inicialización del DAS.



**REINICIAR DAS**

Para reiniciar al LM12458CIV utilizamos el registro de configuración (CONFIGURATION REGISTER), el cual se utiliza como comando de inicio de conversión y cuyo formato es el siguiente:

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Don't care				Diag.	Test	RAM Pointer		Sync I/O	A/Z Each	Chan Mask	Stand by	Full Cal.	Auto Zero	Reset	Start

➤ Ver hojas de especificaciones en el Apéndice A (pag. 1-60) para más detalles.

Como se puede apreciar el bit de Reset se encuentra en D1, lo cual quiere decir que si escribimos 0002H en este registro estaríamos reiniciando al DAS y al mismo tiempo habilitando Channel Mask para que los bits D15 –D13 del Registro FIFO sean el número de instrucción asociado con el resultado de la conversión.

El software implementado adquiere y envía palabras de 8 bits por lo tanto para configurar este y los demás registros, primero se envía la parte baja (D7 – D0) y posteriormente la parte alta (D15 – D8). Escrito en lenguaje C quedó de la siguiente manera:

```
outportb(CONFIG, 0x02);
outportb (CONFIG+1, 0x00);
```

**RAM DE INSTRUCCIONES**

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Acquisition Time				Wdog	8/12	Timer	Sync	Vin -			Vin +			Pause	Loop

➤ Ver detalles en el Apéndice A (pag. 1-57) para más detalles

Es en este registro donde se cargan todas las instrucciones que configuran al convertidor analógico digital del DAS.

Los bits D4 – D2 sirven para seleccionar cual de los ocho canales de entrada (“000” a “111” para IN0 – IN7) serán configurados como entradas no inversoras al ADC del LM12458CIV.

Los bits D7 – D5 sirven para seleccionar cual de los siete canales de entrada (“001” a “111” para IN1 – IN7) serán configurados como entradas inversoras al ADC del LM12458CIV. Ver detalles en la *tabla 3-V*.

Dato Para Selección de Canal	Modo Normal		Modo Diagnostico	
	V <sub>in</sub> +	V <sub>in</sub> -	V <sub>in</sub> +	V <sub>in</sub> -
000	IN0	GND	V <sub>REFOUT</sub>	GND
001	IN1	IN1	V <sub>REF+</sub>	V <sub>REF-</sub>
010	IN2	IN2	IN2	IN2
011	IN3	IN3	IN3	IN3
100	IN4	IN4	IN4	IN4
101	IN5	IN5	IN5	IN5
110	IN6	IN6	IN6	IN6
111	IN7	IN7	IN7	IN7

Tabla 3-V. Configuración de canales del LM12458CIV

La primera instrucción que se le envía es la 0200H, la cual configura al DAS para que lea el canal 0, espere Timer y haga que la resolución del ADC sea de 12 bits mas signo.

```
outportb(INSTR0,0x00);
outportb(INSTR0+1,0x02);
```

La segunda instrucción enviada es la 0004H, la cual hace que el DAS lea el canal 1, la resolución del ADC sea de 12 bits mas signo y no espere Timer.

```
outportb(INSTR1,0x04);
outportb(INSTR1+1,0x00);
```

La tercera instrucción es la 0008H, la cual hace que el DAS lea el canal 2, la resolución del ADC sea de 12 bits mas signo y no espere Timer.

```
outportb(INSTR2,0x08);
outportb(INSTR2+1,0x00);
```

La cuarta instrucción es la 000CH, la cual hace que el DAS lea el canal 3, la resolución del ADC sea de 12 bits mas signo y no espere Timer.

```
outportb(INSTR3,0x0C);
outportb(INSTR3+1,0x00);
```

La quinta instrucción es la 0011H, la cual hace que el DAS lea el canal 4, la resolución del ADC sea de 12 bits mas signo, no espere Timer y apunte nuevamente a la instrucción 0, esto con el fin de que durante el proceso de adquisición de datos sea cíclico el recorrido de todos los canales de entrada.

```
outportb(INSTR4,0x11);
outportb(INSTR4+1,0x00);
```

**HABILITAR INTERRUPCIONES**

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Number of FIFO results for INT0					Address for INT1			INT7	INT6	INT5	INT4	INT3	INT2	INT1	INT0

➤ Ver Apéndice A (pag. 1-62) para más detalles

Este registro denominado INTERRUPT ENABLE REGISTER permite activar las interrupciones que llevarán el control de las conversiones, lo que hace es poner en “1” lógico al bit asociado con la interrupción.

El bit D2 (INT2) puesto en “1” lógico es el indicador de que la FIFO se encuentra llena. Este bit se encuentra asociado con el número conversiones almacenadas en la FIFO (D15 – D11).

Este registro quedo configurado para que almacenara 30 resultados (11101 en binario) provenientes del ADC y también para habilitar el indicador cuando la FIFO se encontrara llena, para ello tuvimos que enviar F004H .

```
outportb(INTEN,0x04); //Habilita INT2 (FIFO llena)
outportb(INTEN+1,0xE8); //Config. para almacenar 30 resultados en FIFO
```

**INICIALIZAR TIMER**

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
N=Timer Preset Value															

➤ Ver Apéndice A (pag. 1-62, 1-63) para más detalles

Este registro denominado TIMER REGISTER se utiliza para cronometrar los tiempos de ejecución para cada una de las instrucciones almacenadas en RAM. En este caso se utilizaron cinco instrucciones, las cuales ya se mencionaron anteriormente. La siguiente tabla muestra el número de ciclos de reloj para cada instrucción.

INSTRUCCIÓN #	ESTADO 0	ESTADO 1	ESTADO 7	ESTADO 5	NUMERO DE CICLOS DE RELOJ
0	1	1	9	44	55
1	1	1	9	44	55
2	1	1	9	44	55
3	1	1	9	44	55
4	1	1	9	44	55

275
-----

Tabla 3-VI. Ciclos de reloj utilizados por instrucción

El Estado 0 es de 1 ciclo de reloj, este es un indicador para que la primera instrucción de la RAM sea leída.

El Estado 1 es de 1 ciclo de reloj, este chequea el estado de la calibración y bits de inicio. También se utiliza como estado de espera.

El Estado 7 ejecuta el retardo de adquisición y lee los límites si es que se requieren. El número de ciclos de reloj para 12 bits + signo varía de acuerdo a la siguiente ecuación:  $9 + 2D$ , donde D es el número programado por el usuario en los bits 12-15 de la RAM de instrucciones y está limitado a  $0 \leq D \leq 15$ .

El Estado 5 ejecuta una conversión o una segunda comparación. Este estado toma 44 ciclos de reloj cuando se está utilizando el modo 12 bits + signo.

En la tabla anterior existe un total de 275 ciclos de reloj, a este resultado se le anexan dos ciclos de reloj más como un retardo extra y se divide entre la frecuencia del reloj para obtener el tiempo de retardo de las instrucciones.

$$275 \div 4.194304 \text{ MHz.} = 0.00006604194 \text{ s} = 66.0419 \mu\text{s}$$

Para obtener el tiempo necesario que requiere el DAS para dar inicio al ciclo de ejecuciones sucesivas hacemos:

$$20 \text{ ms.} - 66.0419 \mu\text{s} \\ 0.020 \text{ s} - 0.0000660419 \text{ s} = 0.0199339 \text{ s} = 19.9339 \text{ ms}$$

El DAS LM12458CIV puede generar intervalos de tiempo de 0 a  $2^{21}$  ciclos de reloj en pasos de  $2^5 = 32$  ciclos. Este intervalo de tiempo puede ser utilizado para retardar el tiempo de ejecución de las instrucciones. También puede ser usado para hacer un poco más lenta la conversión cuando la señal a convertir va cambiando lentamente. Considerando los 32 ciclos de reloj.

$$32 \div 4.194304 \text{ MHz.} = 0.0000076293 \text{ s} = 7.6293 \mu\text{s}$$

Finalmente, al tiempo que se lleva el DAS para dar inicio al ciclo de ejecuciones sucesivas (0.0199339 s) lo dividimos entre el intervalo de tiempo para la ejecución de las instrucciones obteniendo:

$$0.0199339 \text{ s} \div 0.0000076293 \text{ s} = 2612.8085 = \underline{0A34H}$$

Este resultado es enviado al registro timer como:

```
outportb(TIMER,0x34);
outportb(TIMER+1,0x0A);
```

### CALIBRACIÓN

Para calibrar al DAS hacemos uso del REGISTRO DE CONFIGURACIÓN

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Don't care				Diag.	Test	RAM Pointer		Sync I/O	A/Z Each	Chan. Mask	Stand by	Full Cal.	Auto Zero	Reset	Start

El proceso de calibración consiste en corregir el voltaje de offset, seguido por una calibración de linealidad del ADC antes de iniciar las conversiones. Como el bit full Calibration se encuentra en el bit D3, se envía un 0008H.

```
outportb(CONFIG,0x08); //Calibración completa
outportb(CONFIG+1,0x00);
```

Para indicar al DAS que inicie las conversiones habilitamos el bit D0 del Registro de Configuración.

```
outportb(CONFIG,0x01); //Inician las conversiones
outportb(CONFIG+1,0x00);
```

#### 3.5.2.2 PROCESO DE MONITOREO

Posterior a la inicialización del DAS LM12458CIV comienza el proceso de monitoreo que consiste primero que nada en esperar a que el Registro de Estado de Interrupción (INTERRUPT STATUS REGISTER) del DAS nos indique que la FIFO ya contiene los 30 datos provenientes del ADC.

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Number of results in FIFO					Instruction Number Being Executed		INST7	INST6	INST5	INST4	INST3	INST2	INST1	INST0	

➤ Ver Apéndice A (pag. 1-62) para más detalles

El bit D2 (INST2) se pone en 1 cuando el número de resultados de la conversión en la FIFO es igual al número programado (30 conversiones) en el Registro de Habilitación de Interrupciones.

Para preguntar al DAS acerca del estado de la FIFO hacemos:

```
X=inportb(INSTAT);
```

Si el resultado es igual a 04H, quiere decir que las 30 conversiones se encuentran almacenadas en el registro FIFO. El orden en que se hallan los resultados es el siguiente:

1	Temperatura
2	CO <sub>2</sub>
3	O <sub>2</sub>
4	Humedad
5	Presión
-	-
-	-
-	-
26	Temperatura
27	CO <sub>2</sub>
28	O <sub>2</sub>
29	Humedad
30	Presión

Fig. 3.13 Orden de las conversiones en FIFO

Habiendo ubicado los valores de cada parámetro estos se ordenan en cinco arreglos distintos denominados TEMP[], CO2[], O2[], PRES[] y HR[]; conteniendo cada uno seis valores.

El formato del registro FIFO es el siguiente:

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Instruction Number or Extended Sign			Sign	Conversion Result											

➤ Ver Apéndice A (pag. 1-63) para más detalles

El resultado de la conversión si se eligió una resolución de 12 bits mas 1 bit de signo se encuentra en los bits D11–D0. Pero como el dato se adquiere en parte baja (D7–D0) y parte alta (D15–D8), es necesario hacer las siguientes consideraciones:

1.- La parte baja (D7-D0) la podemos obtener directamente haciendo un `inportb(FIFO)`, pero al hacer un `inportb(FIFO+1)` para la parte alta (D15-D8), obtenemos la parte restante del dato (D11-D8), el bit de signo (D12) y el número de instrucción (D15-D13).

2.- Para separar D11-D8 (parte restante del dato) de los otros bits (D15-D12), es necesario enmascarar haciendo una AND con la palabra 0FH, esto nos permitirá obtener solamente los cuatro primeros bits (D11-D8) y a los cuatro bits restantes (D15-D12) los deja en cero; escrito en código quedó como:

```
fifohigh=(fifohigh&15);
```



3.- Después de haber enmascarado los cuatro primeros bits de la parte alta (D11-D8), procedemos a sumárselo a la parte baja (D7-D0) para determinar el resultado de la conversión, esto nos lleva a utilizar la siguiente tabla:

D11	D10	D9	D8	DECIMAL.	VALOR = PARTE BAJA (D7-D0) + PARTE ALTA (D11-D8)
0	0	0	0	0	VALOR = FIFOLOW + 0
0	0	0	1	256	VALOR = FIFOLOW + 256
0	0	1	0	512	VALOR = FIFOLOW + 512
0	0	1	1	768	VALOR = FIFOLOW + 768
0	1	0	0	1024	VALOR = FIFOLOW + 1024
0	1	0	1	1280	VALOR = FIFOLOW + 1280
0	1	1	0	1536	VALOR = FIFOLOW + 1536
0	1	1	1	1792	VALOR = FIFOLOW + 1792
1	0	0	0	2048	VALOR = FIFOLOW + 2048
1	0	0	1	2304	VALOR = FIFOLOW + 2304
1	0	1	0	2560	VALOR = FIFOLOW + 2560
1	0	1	1	2816	VALOR = FIFOLOW + 2816
1	1	0	0	3072	VALOR = FIFOLOW + 3072
1	1	0	1	3328	VALOR = FIFOLOW + 3328
1	1	1	0	3584	VALOR = FIFOLOW + 3584
1	1	1	1	3840	VALOR = FIFOLOW + 3840

Tabla 3-VII. Tabla de asignación de valores.

Escrito en lenguaje C quedó de la siguiente manera:

```

if(fifohigh==0){
    val=fifolow;
};

if(fifohigh==1){
    val=fifolow+256;
};

if(fifohigh==2){
    val=fifolow+512;
};
.
.
.
if(fifohigh==15){
    val=fifolow+3840;
};
    
```

Mediante el procedimiento anterior aseguramos que el voltaje analógico de entrada al ADC del DAS proveniente del sensor ha sido convertido en digital; este valor posteriormente se utiliza para hallar el valor real de la conversión donde intervienen tanto la resolución del convertidor como la resolución del sensor.

Como cada uno de los arreglos contiene seis valores, estos se hacen pasar por la tabla anterior y se vacían en otro arreglo para finalmente sumar los valores y



dividirlos entre seis. Este promedio se considera el dato leído por el convertidor analógico digital del DAS.

El modelo matemático para obtener la Salida del Convertidor es el siguiente:

$$\text{SALIDA DEL CONVERTIDOR} = \frac{(\text{DATO LEÍDO})(\text{RESOLUCIÓN DEL CONVERTIDOR})}{(\text{RESOLUCIÓN DEL SENSOR})}$$

El Dato leído corresponde al resultado del promedio.

La Resolución del Convertidor se calcula utilizando la siguiente ecuación:

$$\text{RESOLUCIÓN DEL CONVERTIDOR} = \frac{V_{\text{REF}}}{2^n - 1} = \frac{2.48 \text{ V.}}{2^{12} - 1} = 0.0006056 \text{ V}$$

Donde:

$V_{\text{REF}}$  = Voltaje de Referencia

n = Número de bits con que trabaja el convertidor

La Resolución para cada uno de los sensores quedó establecida en el capítulo dos.

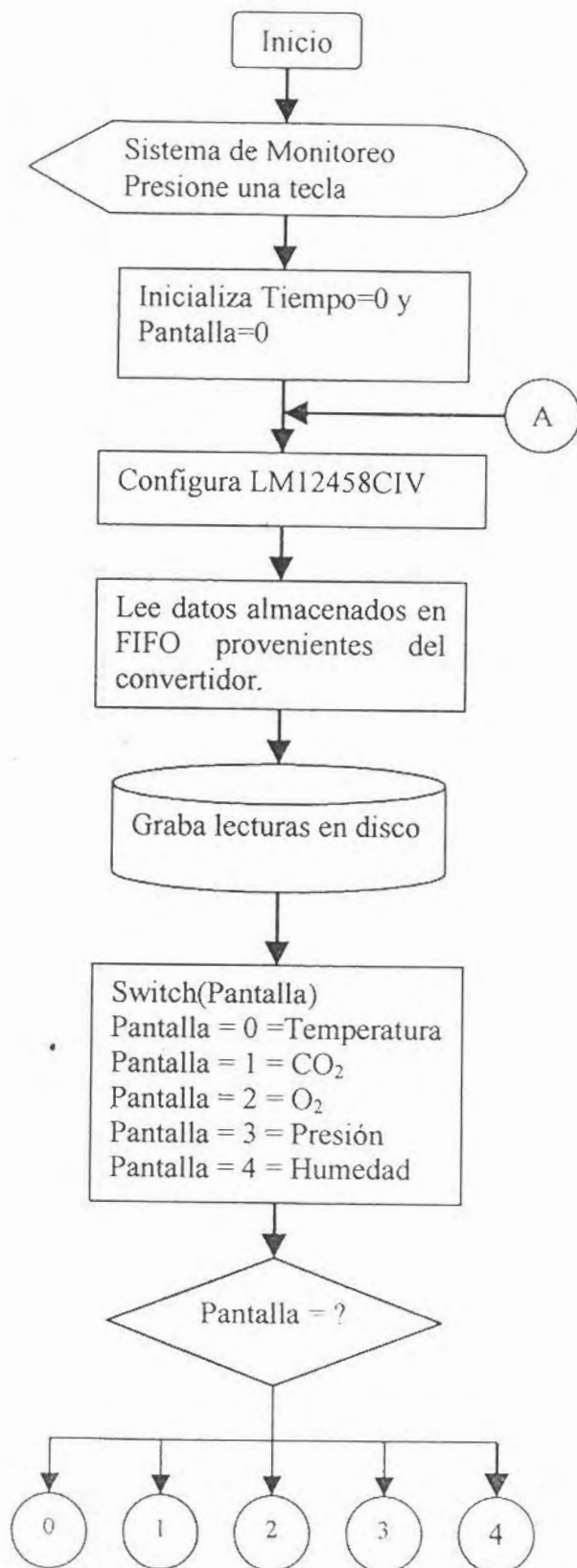
### 3.5.2.3 VISUALIZACIÓN DE DATOS

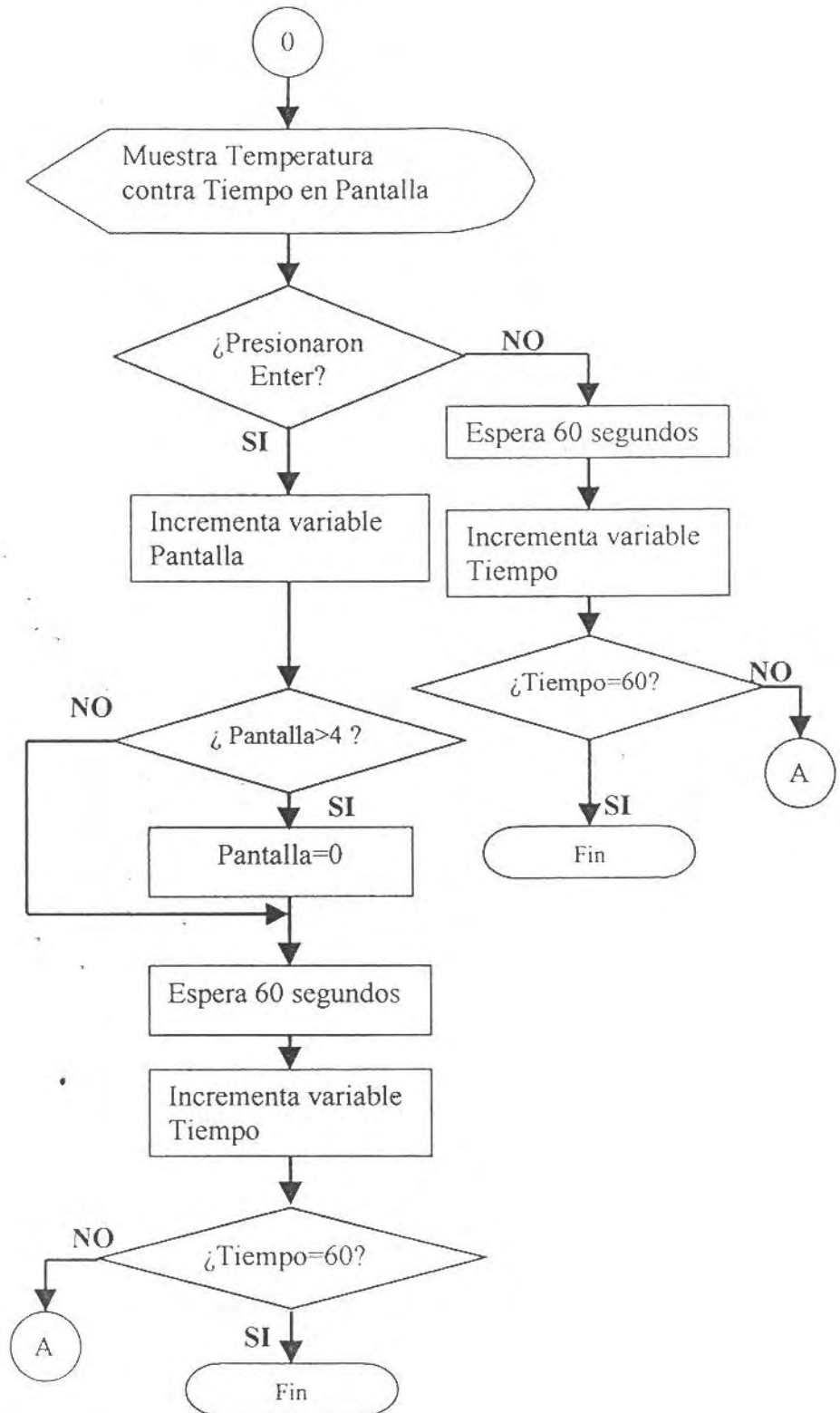
El dato proveniente del ADC interno del DAS para cada uno de los parámetros es manipulado de tal manera que se pueda representar gráficamente en pantalla. La gráfica que aparece inicialmente es la de Temperatura respecto al Tiempo, pero al mismo tiempo el software analiza los demás parámetros. Si se desea ver la gráfica del siguiente parámetro basta con pulsar enter y estaremos visualizando los datos que corresponden a dicho parámetro. El orden en que se muestran las gráficas es el siguiente: Temperatura, Bióxido de Carbono, Oxígeno, Presión y finalmente Humedad Relativa; al llegar a este último parámetro podemos regresar a la gráfica inicial (Temperatura) solo pulsando enter nuevamente.

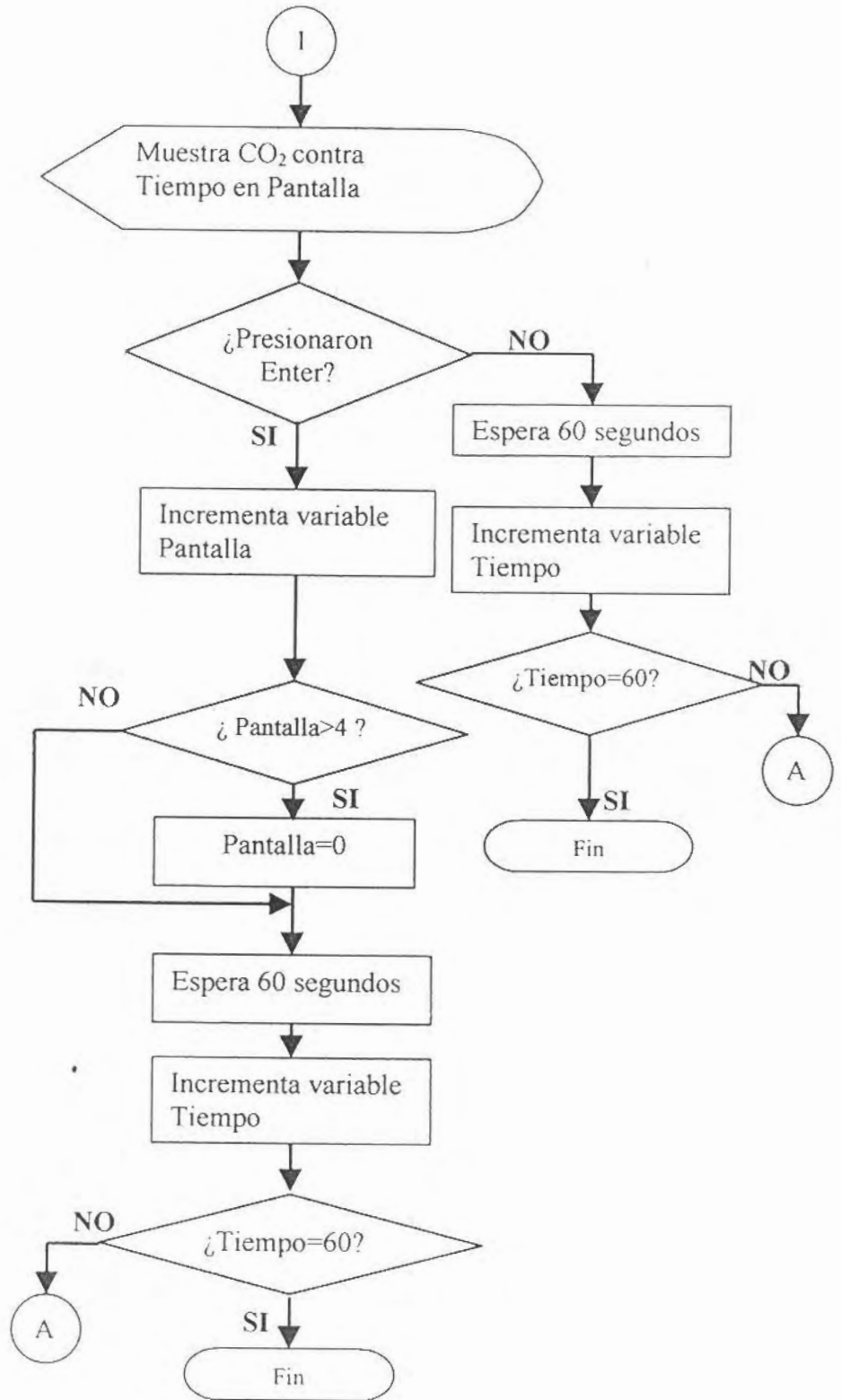
### 3.5.2.4 NOMBRE DE ARCHIVO

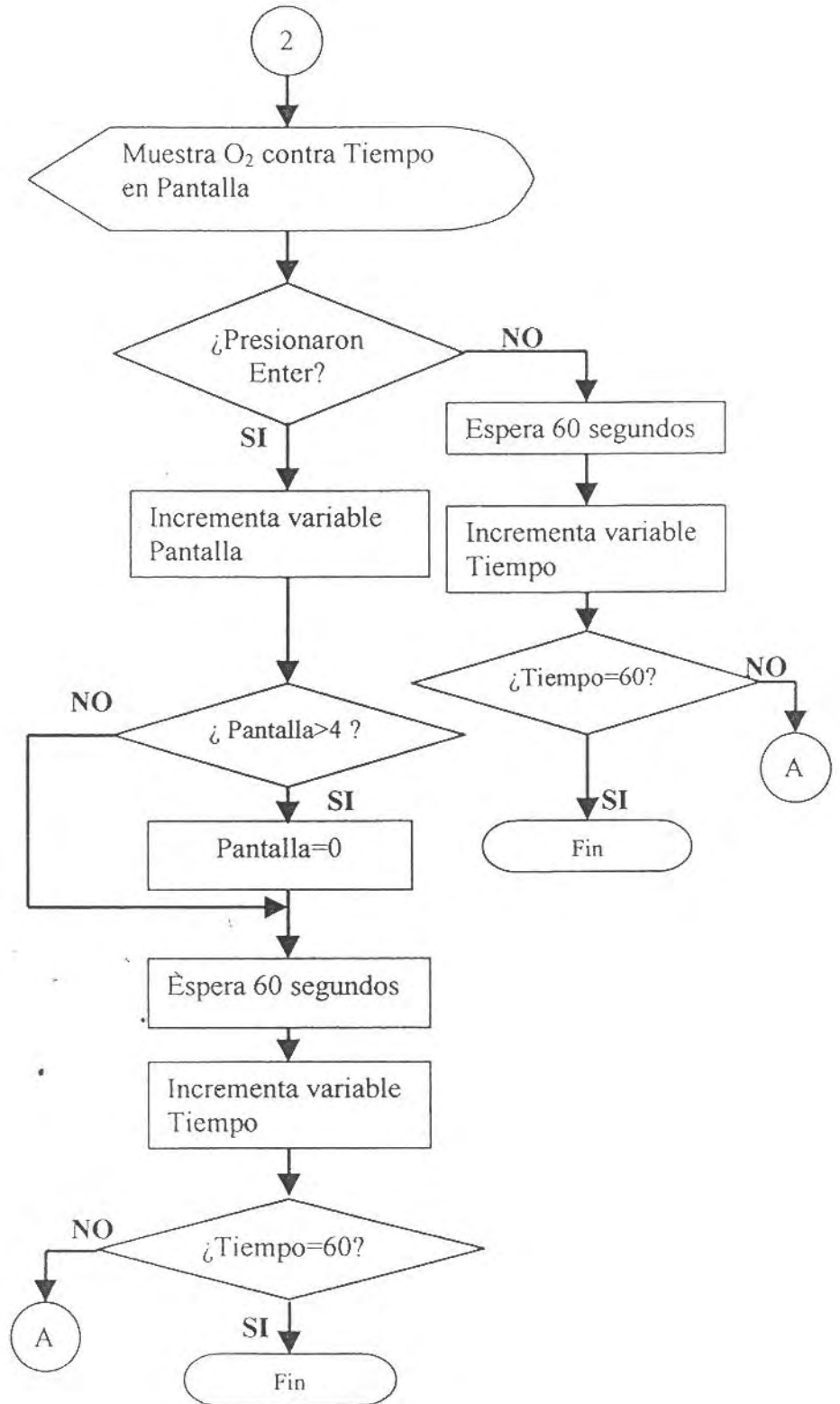
Para generar el archivo donde se guardarán los datos leídos se concatena la letra "b" con el día, el mes y el módulo del año (es decir, los dos últimos dígitos que componen la cifra), finalmente se le agrega la extensión ".txt", de manera que si la fecha en que se llevo a cabo la medición fue el 22 de marzo del 2000 el nombre que tendrá el archivo será b220300.txt. Este archivo puede ser leído desde cualquier editor o bien en Excel por si se desea analizar la información en un futuro.

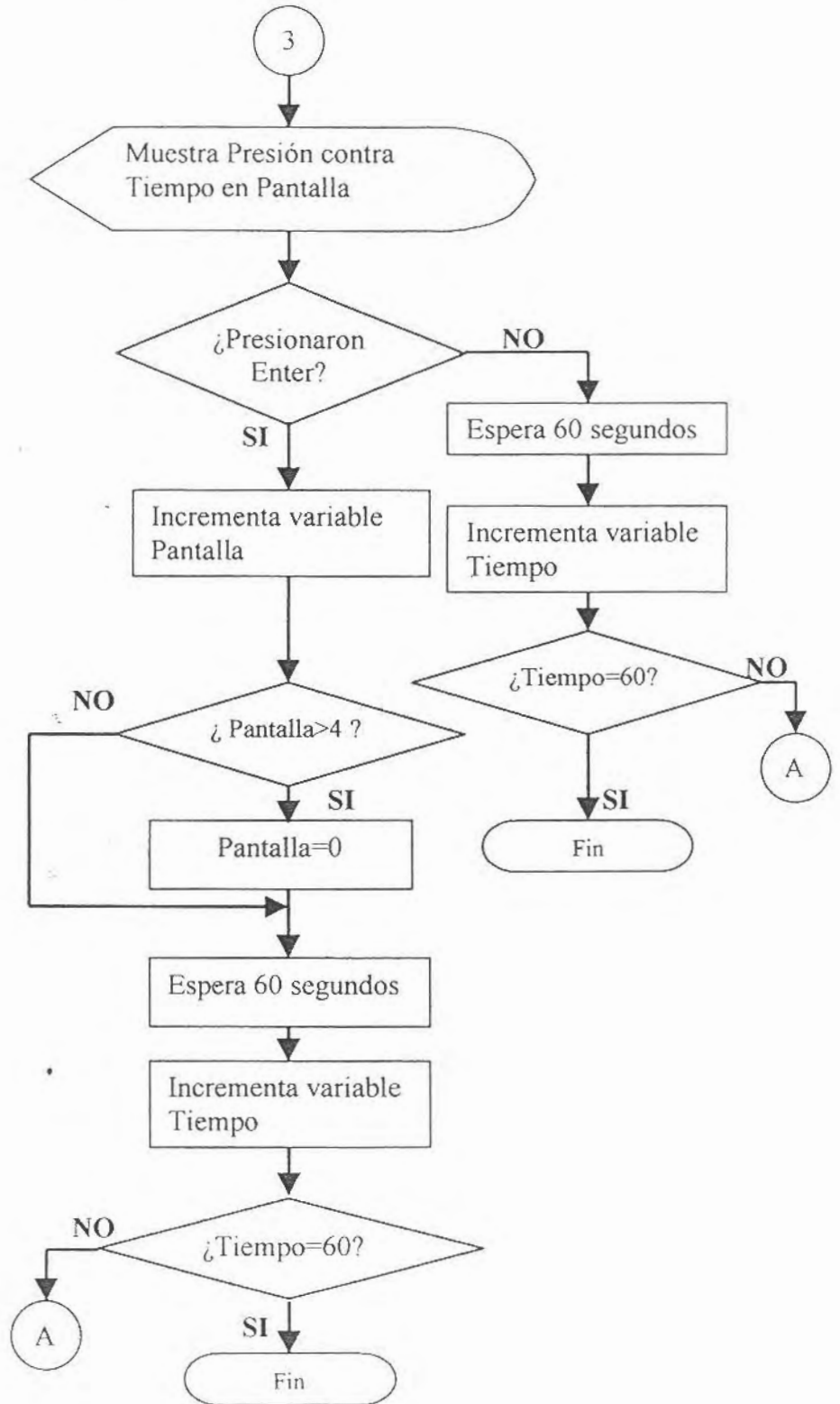
3.5.2.5 DIAGRAMA DE FLUJO DEL SOFTWARE

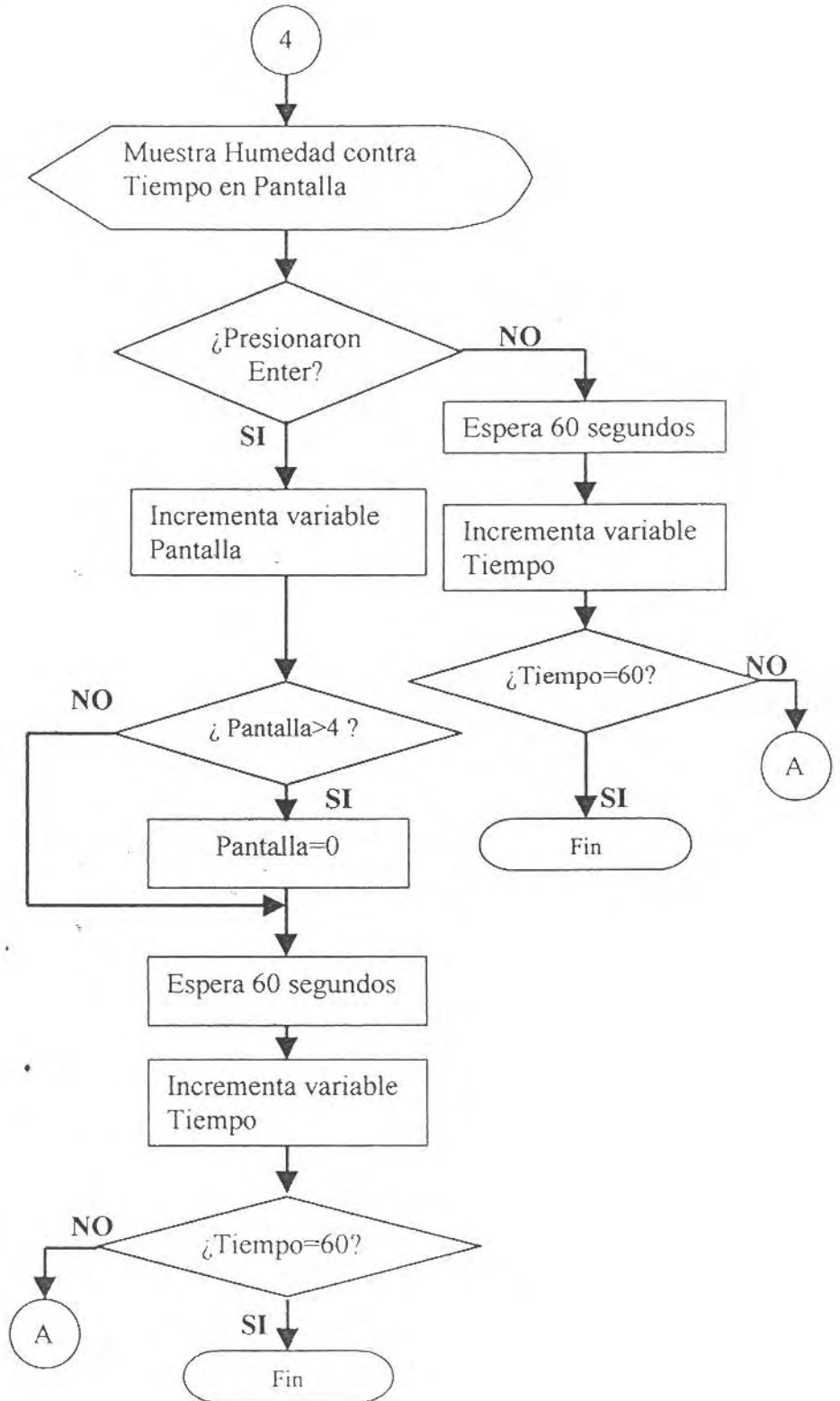














### 3.6 FUNCIONAMIENTO GENERAL DEL SISTEMA

Después de haber analizado cada uno de los componentes y su función como parte del sistema, describiremos en forma general el proceso de medición.

Al ejecutar el software, las primeras peticiones de escritura para los registros internos del Sistema de Adquisición de Datos LM12458CIV son habilitadas por la GAL22V10 quien se encarga de hacer válida la dirección y dejar disponible el bus de datos. Habiendo configurado al DAS, comienza el proceso de conversión analógico digital y almacenamiento de datos en la FIFO.

El siguiente paso consiste hacer una petición de lectura al Registro de Estado de Interrupción para verificar si el número de resultados programados para su almacenamiento en la FIFO ya se encuentran listos para que estos se puedan extraer.

Un último paso consiste en tomar los datos almacenados y promediarlos para cada uno de los parámetros; el resultado de cada promedio se manda a graficar respecto al tiempo. Este procedimiento es repetitivo en un lapso de una hora minuto a minuto, donde el software por si solo se encarga de abrir un archivo en modo texto para ir guardando el resultado de los cinco parámetros que se están leyendo así como la fecha y la hora.

*Fig. 3.14 Esquemático de componentes y conexiones.*

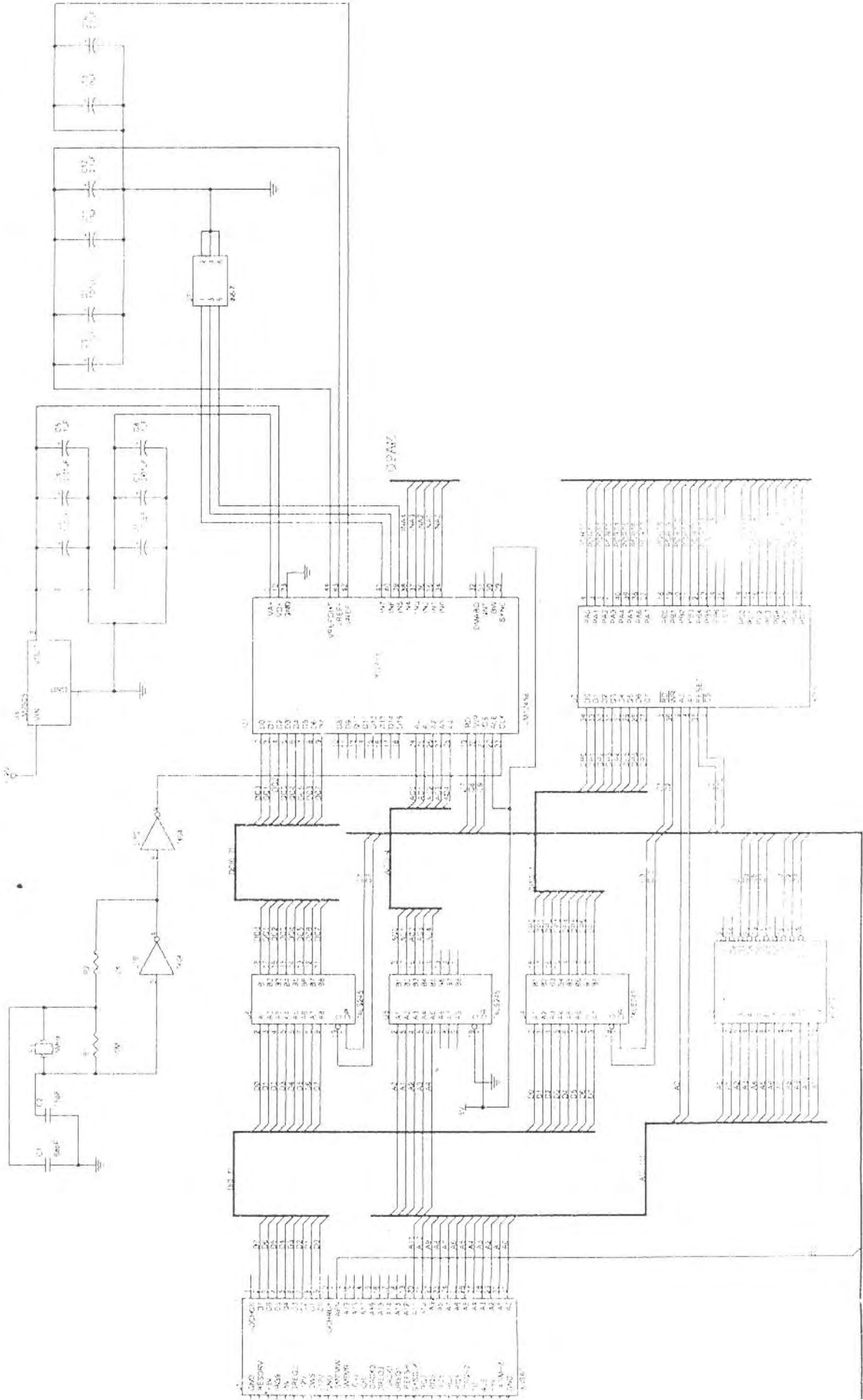
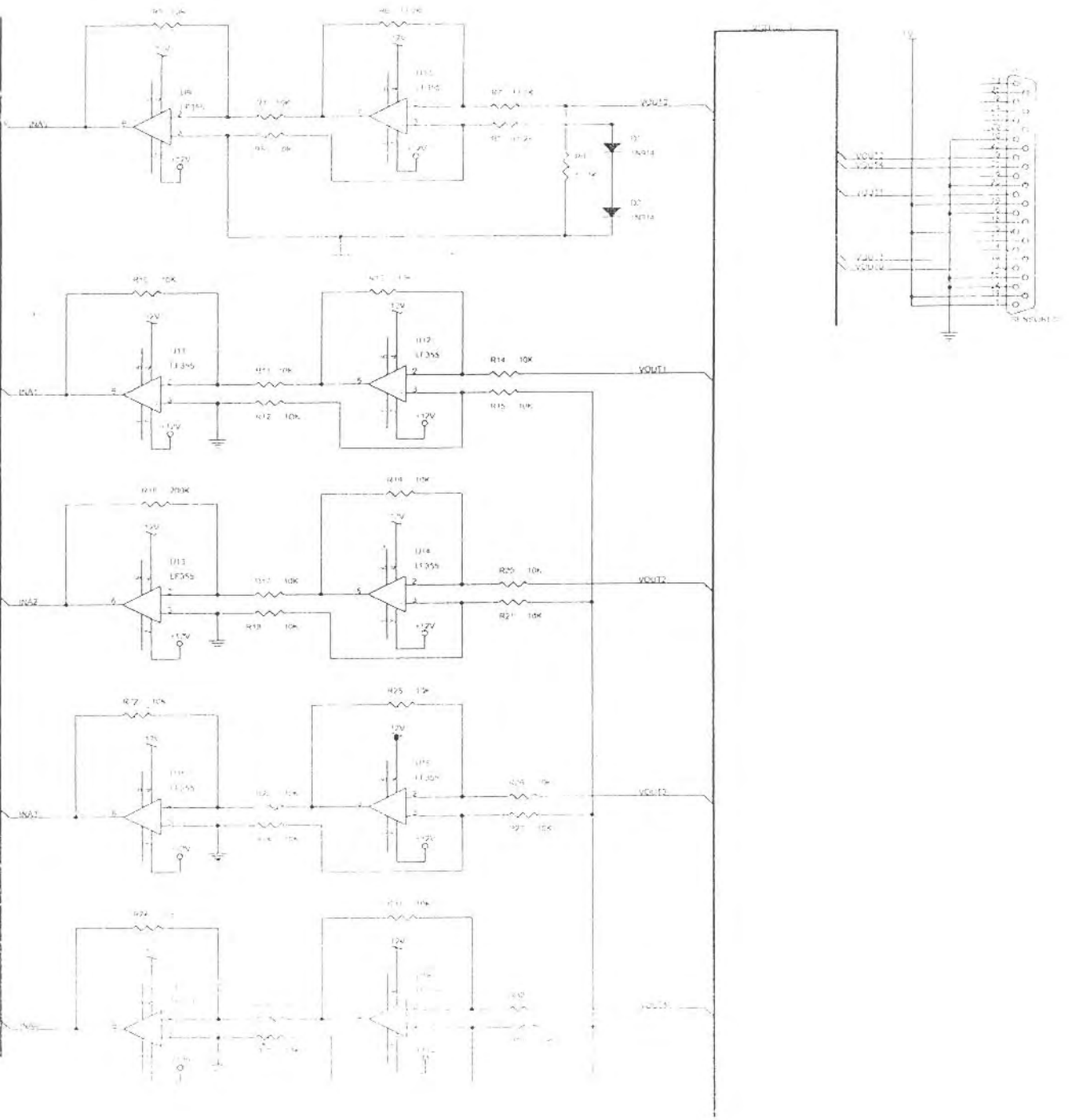


Fig. 3.14 Esquemático de componentes y conexiones (continuación).



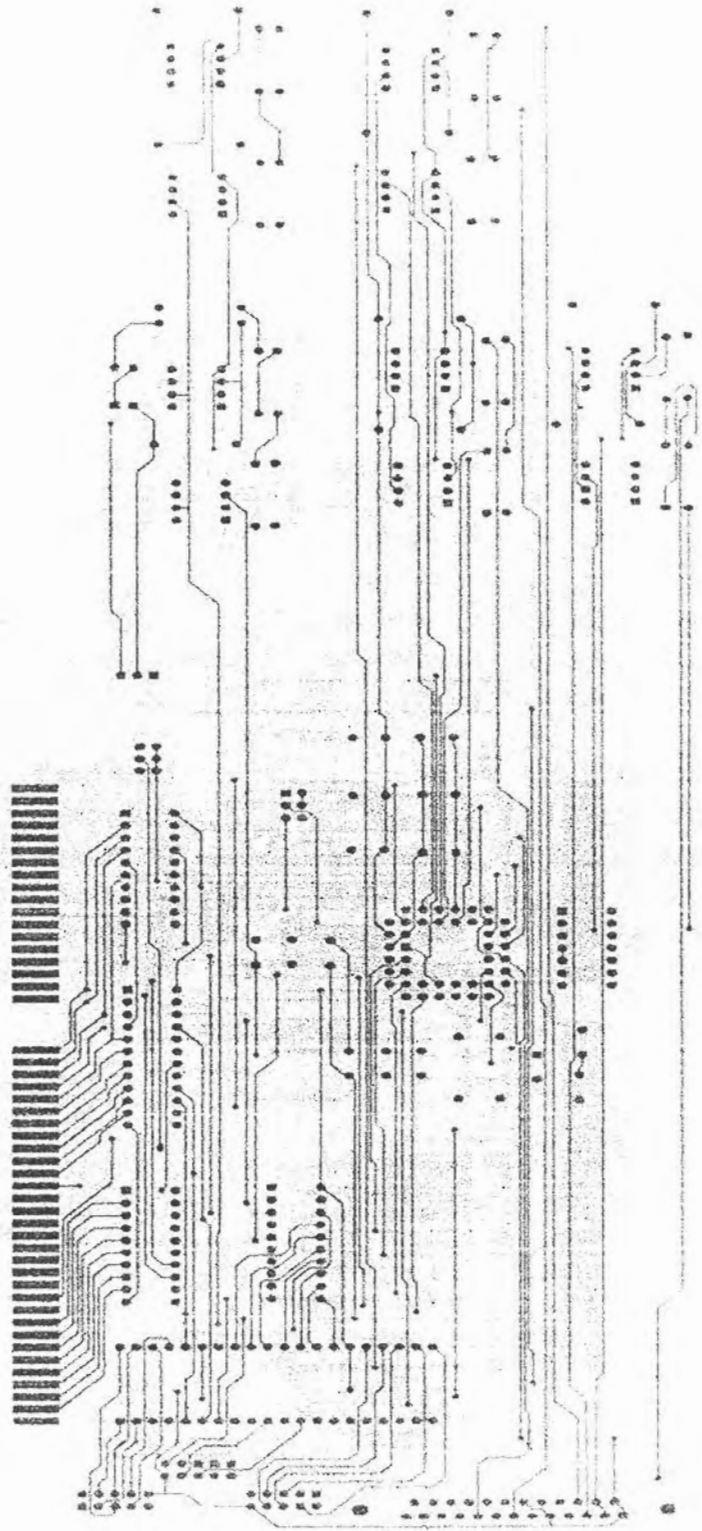


Fig. 3.15 PCB lado componentes.

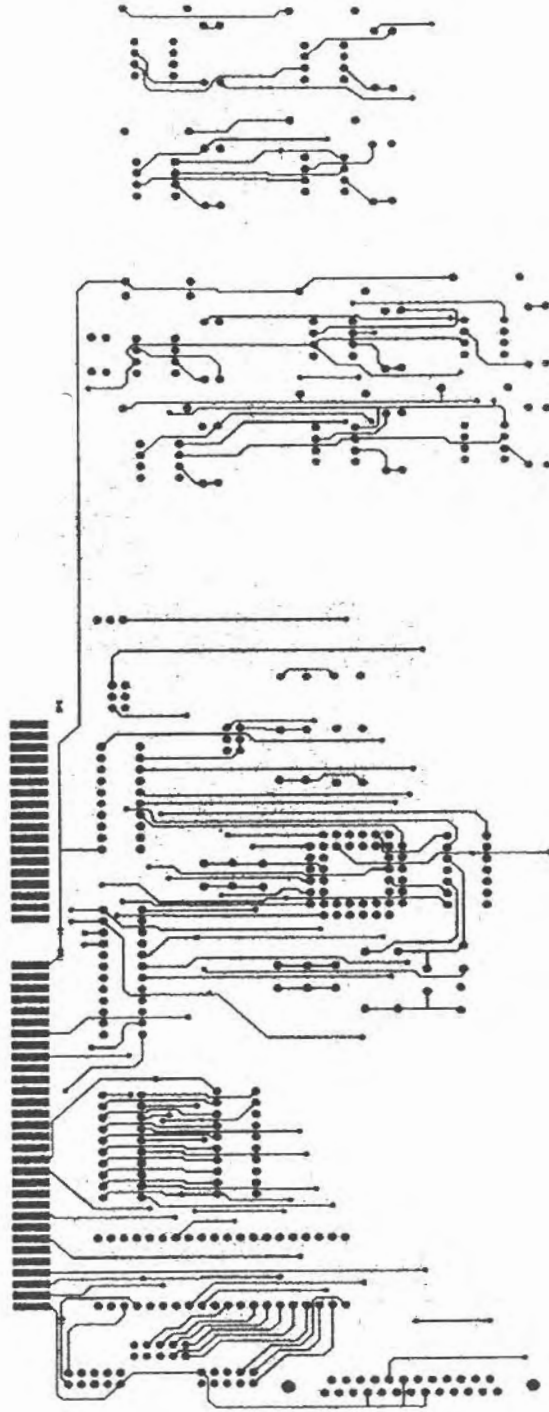


Fig. 3.16 PCB Lado soldadura.

## 4

## RESULTADOS, CONCLUSIONES Y PERSPECTIVAS

### 4.1 RESULTADOS

La tarjeta prototipo junto con el software ya han quedado a disposición del Instituto de Agroindustrias de la Universidad Tecnológica de la Mixteca y se han hecho mediciones para la determinación de Temperatura,  $\text{CO}_2$  acumulado, contenido de  $\text{O}_2$ , presión y humedad relativa. Con la implementación de la tarjeta los investigadores del Instituto de Agroindustrias hicieron a un lado el método anteriormente utilizado (Lakshminarayama) y optaron por utilizar un método estadístico que consiste en almacenar al mismo tiempo una cantidad determinada de papayas e ir midiendo cada tercer día el contenido de bióxido de carbono. Esto les permitirá en determinado momento interpretar de manera general el ritmo de difusión de gases y los demás parámetros.

El método estadístico se lleva a cabo en cámaras de respiración que básicamente están conformadas por un recipiente herméticamente sellado, el cual cuenta con una válvula en el extremo para que en el momento de hacer las mediciones la válvula se abra y se conecte a un matraz kitasato de 1000 ml. donde se encontrarán los sensores que determinan los parámetros ya mencionados.

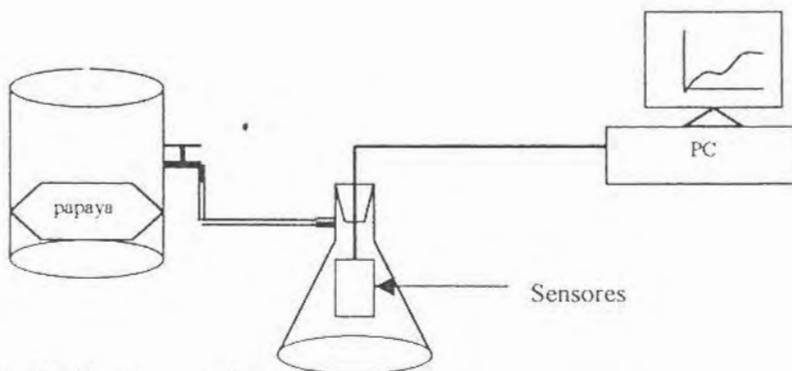


Fig. 4.1 Método estadístico.

El único cuidado que se tiene en el momento de la medición es remover con la bomba de aire el posible contenido de bióxido de carbono en el matraz kitasato, de manera que el sensor inicialmente muestre lecturas aproximadas a los 400 ppm que es el contenido normal de  $\text{CO}_2$  en el aire atmosférico. Las gráficas obtenidas se muestran a continuación.

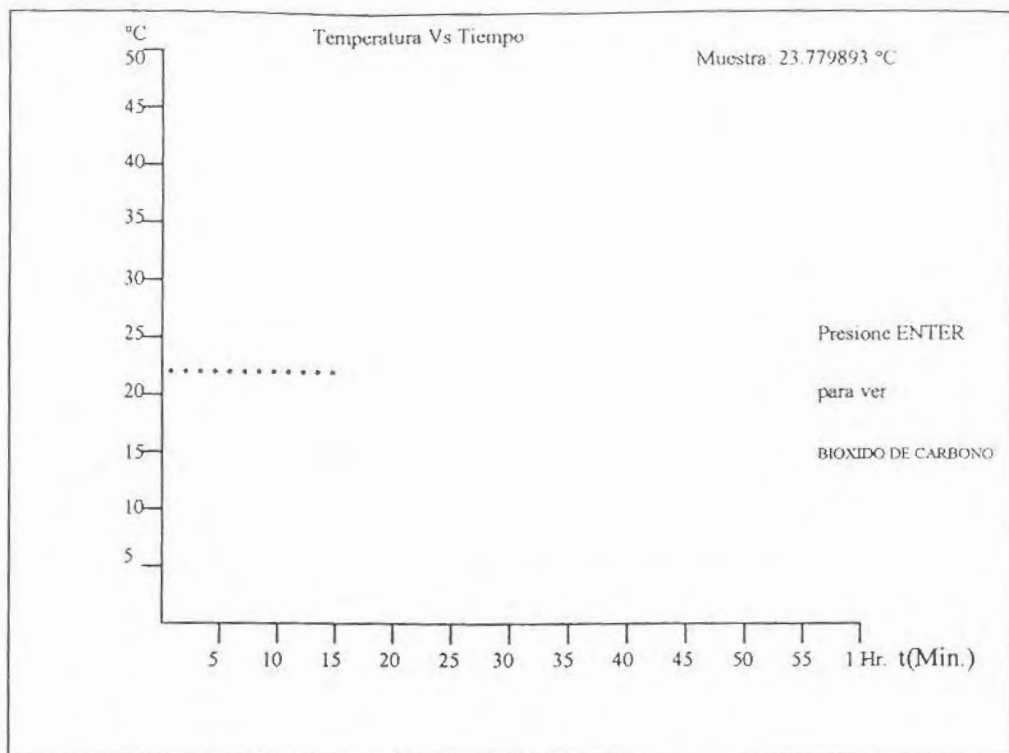


Fig. 4.2 Gráfica de temperatura contra tiempo.

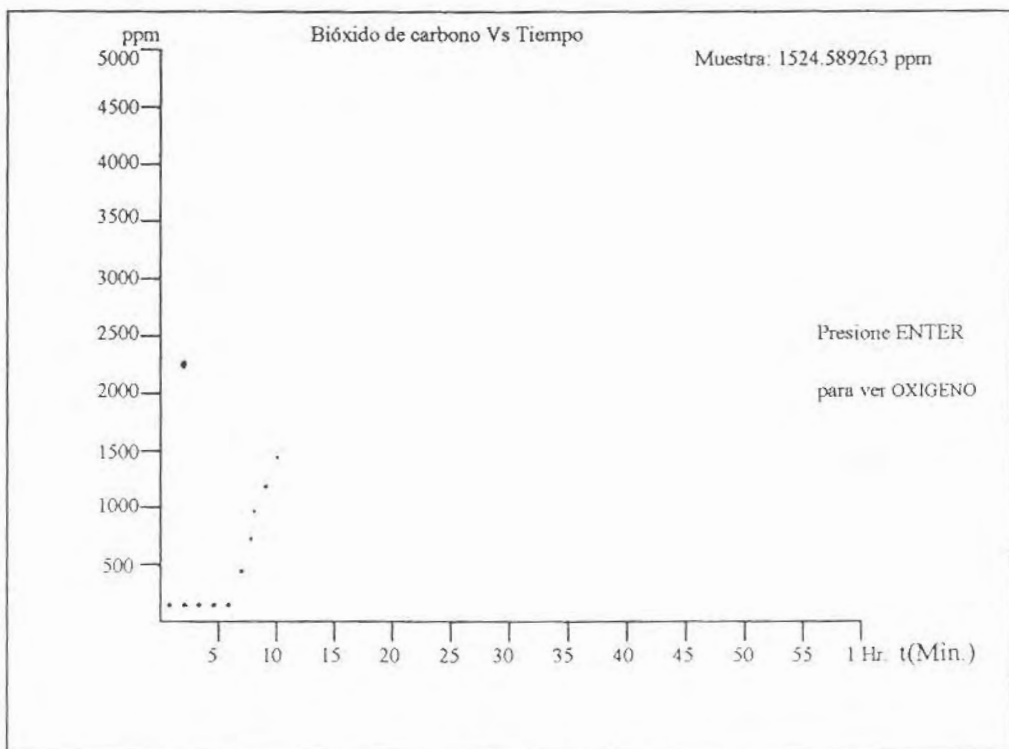


Fig. 4.3 Gráfica de bióxido de carbono contra tiempo.



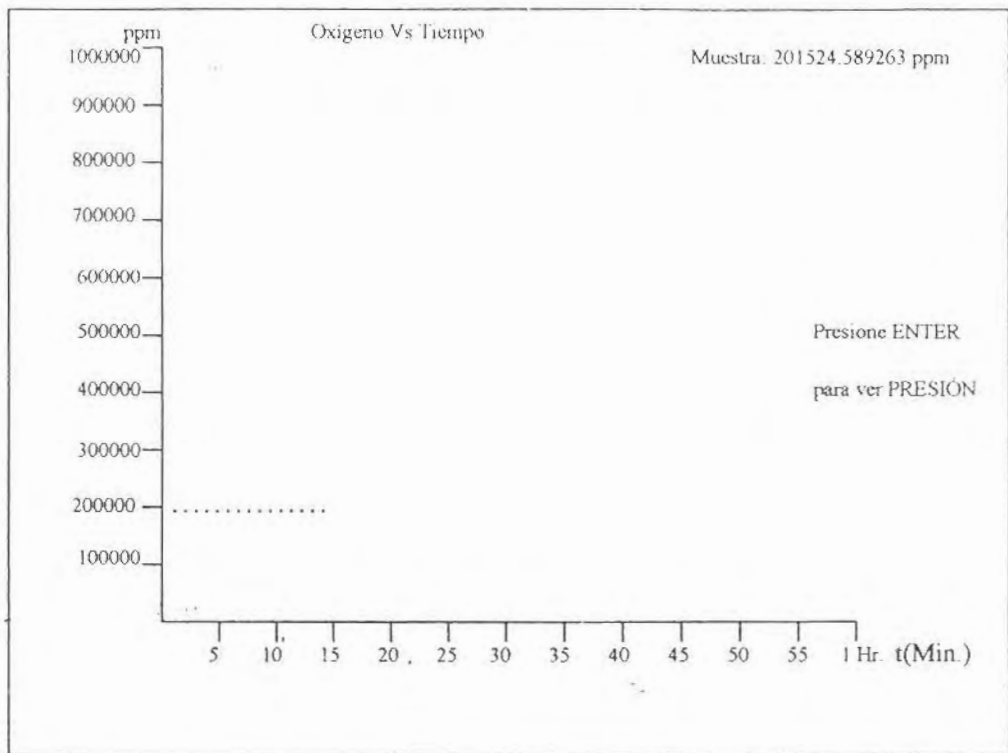


Fig. 4.4 Gráfica de oxígeno contra tiempo.

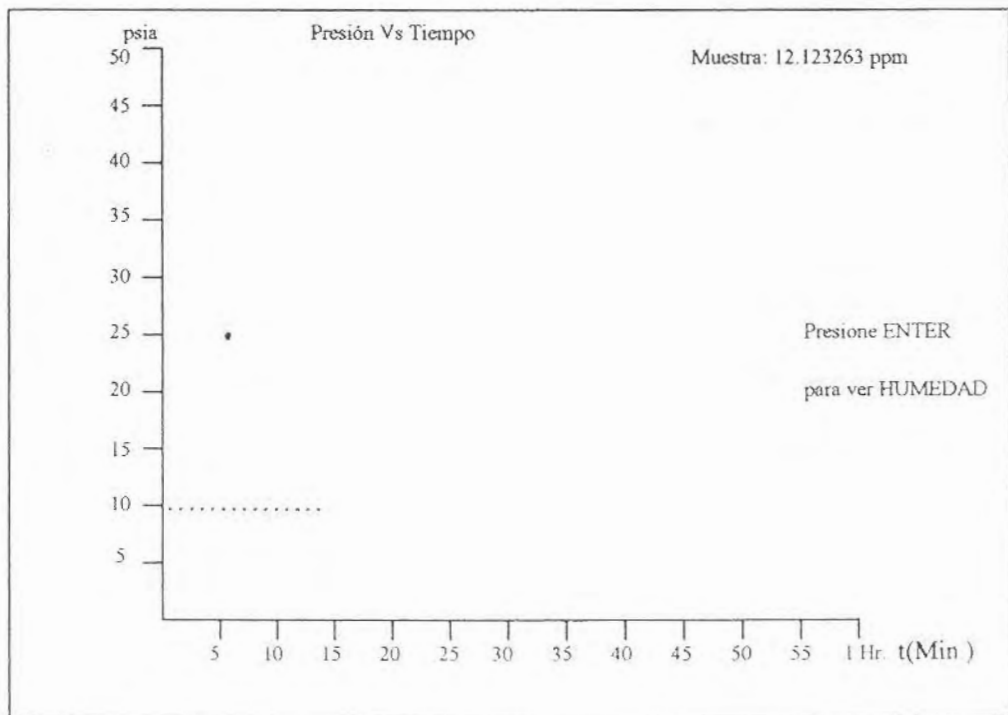


Fig. 4.5 Gráfica de presión contra tiempo.

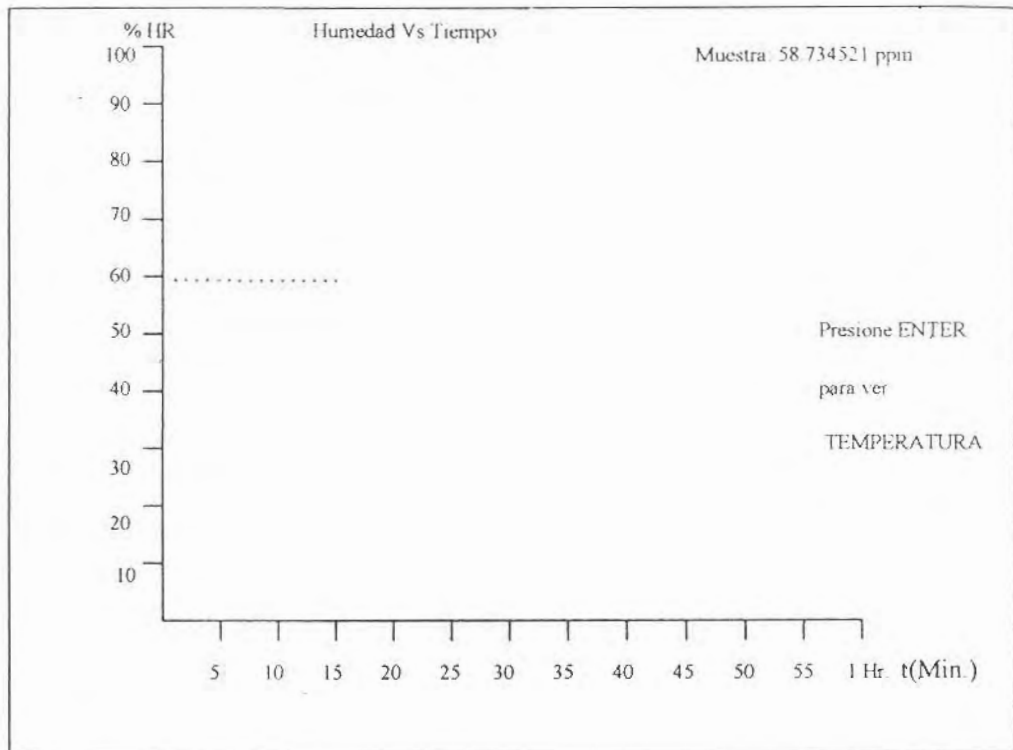


Fig. 4.6 Gráfica de humedad contra tiempo.

Con fecha 25 de febrero del año en curso se almacenaron papayas en las cámaras de respiración con el fin de ir midiendo la cantidad de  $\text{CO}_2$  acumulado y la concentración de  $\text{O}_2$  en el fruto por cada tres días transcurridos, esto por el momento en condiciones normales de presión y temperatura de lo cual se obtuvieron los siguientes resultados y las siguientes gráficas:

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	28 de febrero del 2000	1-A	23 °C
Bióxido de Carbono	“	“	2121.55444 ppm $\text{CO}_2$
Oxígeno	“	“	188732.898 ppm $\text{O}_2$
Humedad Relativa	“	“	35 %HR
Presión	“	“	13.1238029 psia

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	28 de febrero del 2000	1-B	23 °C
Bióxido de Carbono	“	“	2622.57915 ppm CO <sub>2</sub>
Oxígeno	“	“	195383.715 ppm O <sub>2</sub>
Humedad Relativa	“	“	35 %HR
Presión	“	“	13.1238029 psia

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	2 de marzo del 2000	2-A	23 °C
Bióxido de Carbono	“	“	2097.3449 ppm CO <sub>2</sub>
Oxígeno	“	“	172237.893 ppm O <sub>2</sub>
Huedad Relativa	“	“	32 %HR
Presión	“	“	13.1149912 psia

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	2 de marzo del 2000	2-B	23 °C
Bióxido de Carbono	“	“	2857.10561 ppm CO <sub>2</sub>
Oxígeno	“	“	203680.306 ppm O <sub>2</sub>
Humedad Relativa	“	“	32 %HR
Presión	“	“	13.1149912 psia

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	5 de marzo del 2000	3-A	22 °C
Bióxido de Carbono	“	“	3473.44796 ppm CO <sub>2</sub>
Oxígeno	“	“	92635.0485 ppm O <sub>2</sub>
Humedad Relativa	“	“	30 %HR
Presión	“	“	13.0101402 psia

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	5 de marzo del 2000	3-B	22 °C
Bióxido de Carbono	“	“	2621.131 ppm CO <sub>2</sub>
Oxígeno	“	“	105994.059 ppm O <sub>2</sub>
Humedad Relativa	“	“	30 %HR
Presión	“	“	12.9756905 psia

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	8 de marzo del 2000	4-A	23 °C
Bióxido de Carbono	"	"	3755.77778 ppm CO <sub>2</sub>
Oxígeno	"	"	172438.16 ppm O <sub>2</sub>
Humedad Relativa	"	"	32 %HR
Presión	"	"	13.1238029 psia

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	8 de marzo del 2000	4-B	24 °C
Bióxido de Carbono	"	"	3161.9226 ppm CO <sub>2</sub>
Oxígeno	"	"	195383.715 ppm O <sub>2</sub>
Humedad Relativa	"	"	34 %HR
Presión	"	"	13.0785649 psia

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	11 de marzo del 2000	5-A	26°C
Bióxido de Carbono	"	"	4477.39426 ppm CO <sub>2</sub>
Oxígeno	"	"	195312.088 ppm O <sub>2</sub>
Humedad Relativa	"	"	36 %HR
Presión	"	"	13.1035217 psia

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	11 de marzo del 2000	5-B	26 °C
Bióxido de Carbono	"	"	4539.14503 ppm CO <sub>2</sub>
Oxígeno	"	"	195658.936 ppm O <sub>2</sub>
Humedad Relativa	"	"	36 %HR
Presión	"	"	12.9599965 psia

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	14 de marzo del 2000	6-A	23 °C
Bióxido de Carbono	“	“	4540.91726 ppm CO <sub>2</sub>
Oxígeno	“	“	146880.902 ppm O <sub>2</sub>
Humedad Relativa	“	“	33 %HR
Presión	“	“	12.8714154 psia

PARAMETRO	FECHA DE MEDICION	MUESTRA	LECTURA PROMEDIO
Temperatura	14 de marzo del 2000	6-B	23 °C
Bióxido de Carbono	“	“	4535.55089 ppm CO <sub>2</sub>
Oxígeno	“	“	186942.646 ppm O <sub>2</sub>
Humedad Relativa	“	“	34 %HR
Presión	“	“	12.8704221 psia

Como se puede apreciar en la gráfica, la temperatura del medio ambiente varia a diario oscilando entre los 22 °C y los 26 °C. Los datos que se muestran en la gráfica corresponden a las muestras 1-A, 1-B, 2-A, 2-B, 3-A, 3-B, 4-A, 4-B, 5-A, 5-B, 6-A, 6-B las cuales se comenzaron a medir a partir del día 28 de febrero hasta el día 14 de marzo del año en curso.

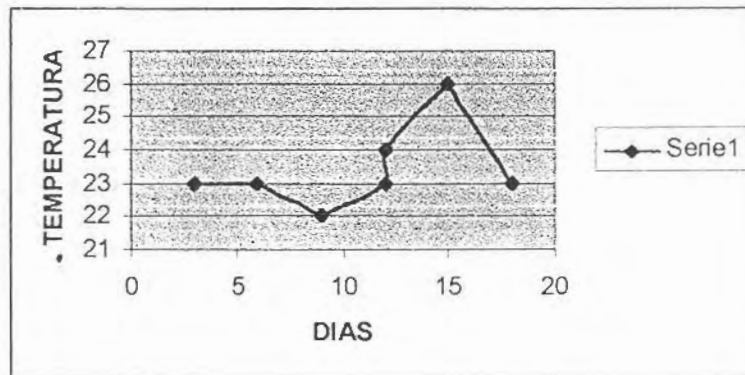


Fig. 4.7 Gráfica de Temperatura respecto a los días transcurridos

Cada punto en las gráficas representa el promedio de lecturas hechas con el sistema de monitoreo cada tercer día; para cada papaya se hacen 20 lecturas.

Para el mismo periodo y con las mismas muestras también se analizó el contenido de  $\text{CO}_2$  acumulado por cada tercer día transcurrido, producto de la exhalación del fruto.

Por los resultados de la gráfica se observa que por cada tercer día que transcurre el fruto tiende a acumular más  $\text{CO}_2$  (producto de su exhalación) dentro del envase que lo contiene. Las variaciones que se dan en la gráfica en el mismo día se debe a que por cada tres días transcurridos se median dos muestras de diferente tamaño y peso, lo cual influye demasiado en el cumulo de  $\text{CO}_2$  ya que es lógico que un fruto pequeño tiene menos poros y desprende menos  $\text{CO}_2$  que uno más grande.

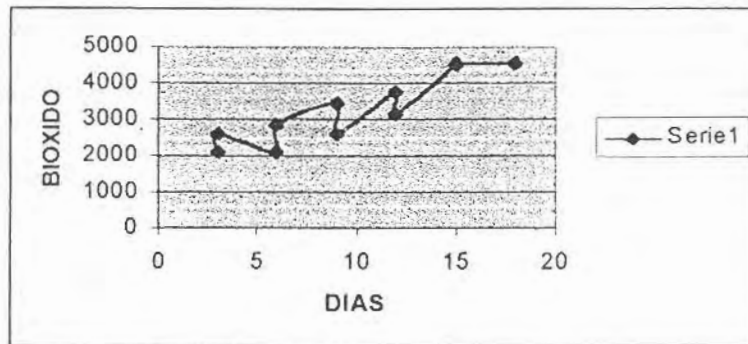


Fig. 4.8 Gráfica de  $\text{CO}_2$  respecto a los días transcurridos

El contenido de  $\text{O}_2$  dentro del envase depende de los tiempos y del tamaño del fruto, es decir, un fruto grande tiende a consumir  $\text{O}_2$  más rápido que uno de menor dimensión. Si el contenido de  $\text{O}_2$  dentro del envase desciende a concentraciones muy bajas repercute directamente en el fruto ya que se comienzan a dar reacciones anaerobias deteriorativas que se manifiestan en el color, olor y sabor del fruto.

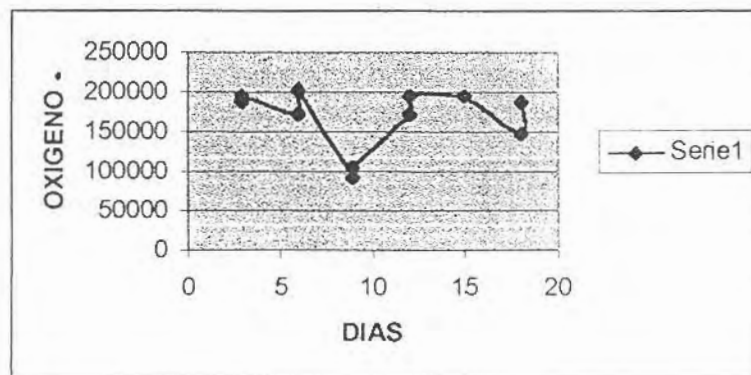


Fig. 4.9 Gráfica de  $\text{O}_2$  respecto a los días transcurridos

Respecto a la Humedad Relativa no hubo grandes cambios debido a que los frutos se mantuvieron en condiciones normales (sin refrigerar), además que las condiciones climáticas en este periodo fueron de excesivo calor.

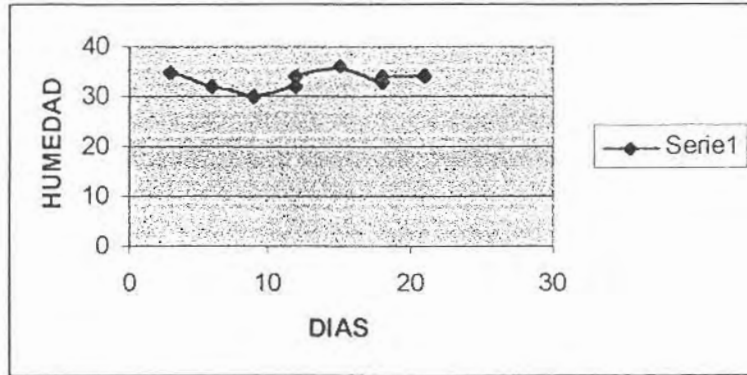


Fig. 4.10 Gráfica de %HR respecto a los días transcurridos

La presión a la que se encuentra sometido el fruto es producto de su misma difusión de Bióxido de Carbono, según nos pudimos percatar los frutos de mayor tamaño y peso tienden a ejercer mayor presión dentro de la cámara de respiración.

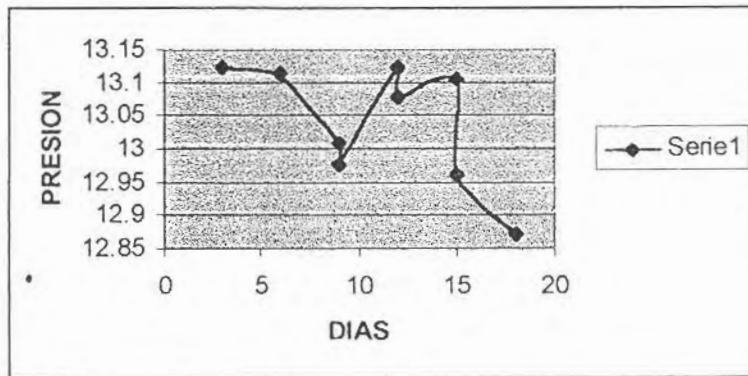


Fig 4.11 Gráfica de Presión respecto a los días transcurridos



## 4.2 CONCLUSIONES

Para darle validación a este proyecto se procedió a comparar en tiempos y condiciones iguales la eficiencia del Sistema de Monitoreo así como la eficiencia del método denominado “Método modificado de flujo Continuo de gas para medir razones de respiración en frutos y vegetales” de S. Lakshminarayana, M. Muthu y R. N. Lingiah.

Este método consiste en armar el tren de respiración de acuerdo al siguiente diagrama:

### SISTEMA PARA LA DETERMINACIÓN DEL RITMO RESPIRATORIO

(Método de Lakshminarayana)

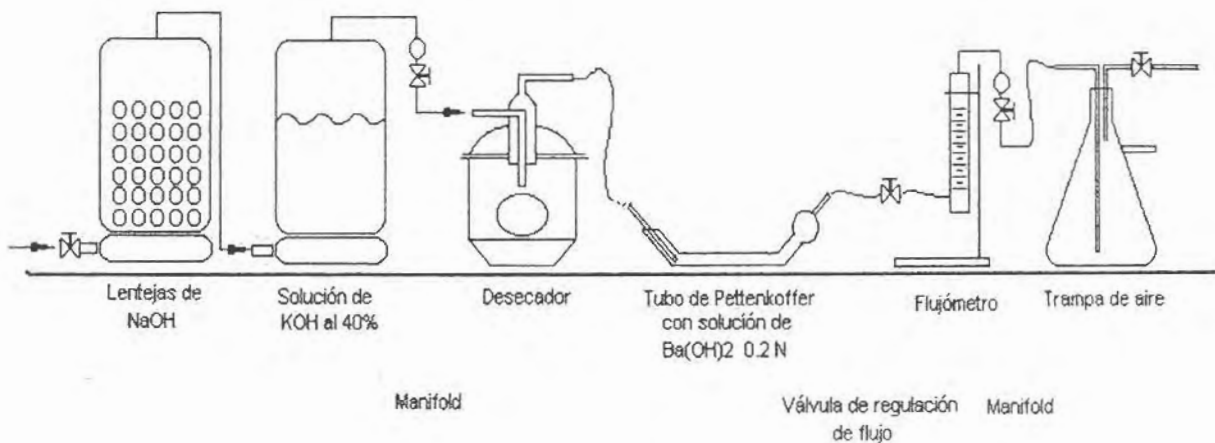


Fig. 4.12 Tren de respiración.

El procedimiento consiste en:

- Utilizar una bomba de vacío para hacer succión del aire atmosférico, el cual se pasa primeramente por dos torres de desecación empacadas con hidróxido de sodio en lentejas, para su deshumidificación.
- Posteriormente este mismo aire se hace burbujear en dos columnas conteniendo estas, solución al 40% de hidróxido de potasio, con lo cual se consigue descarboxar el aire y así mismo normalizar su contenido de humedad.
- Esta corriente de aire libre de  $\text{CO}_2$  y de humedad normalizada se hace pasar por la fruta contenida en el desecador.

- El aire de aquí obtenido se hace burbujear en tubos de Pettenkoffer conteniendo 25 ml. de agua destilada y 25 ml. de solución de hidróxido de bario 0.2N.
- En estos tubos el CO<sub>2</sub> desprendido por la fruta reacciona con el hidróxido de bario.
- Después de 2 horas de hacer circular el aire atmosférico por la fruta se transfiere la solución de los tubos de Pettenkoffer a matraces Erlenmeyer para su titulación con ácido clorhídrico 0.2N.
- Debido a que la eliminación del CO<sub>2</sub> del aire atmosférico no es perfecta, se realiza una prueba testigo haciendo pasar el aire por un desecador sin fruta.
- Para tener un flujo uniforme de aire en el sistema, el aire que sale de los tubos Pettenkoffer se hace pasar por rotamétros calibrados a 100 ml de aire por minuto.
- Finalmente para determinar los miligramos de CO<sub>2</sub> desprendidos por kilogramo de fruta se utiliza el siguiente modelo matemático:

$$\frac{\text{Miligramos de CO}_2}{\text{Kg. de fruta x Hora}} = \frac{(V1 - V2)N \times 44}{W \times T} \quad \text{-----} \quad (1)$$

Donde:

- V1 = Volumen de ácido clorhídrico gastados en la titulación del testigo.
- V2 = Volumen de ácido clorhídrico gastados en la titulación de la muestra.
- N = Concentración de ácido clorhídrico.
- 44 = Es el equivalente a 1g. Mol de CO<sub>2</sub>.
- W = Peso de la fruta en gramos
- T = Tiempo

Utilizando este método y colocando de manera simultánea el sensor en el desecador se hicieron dos corridas de una hora con treinta minutos cada una, la primera sin fruto y la segunda con una papaya de 1276.9 g.

Los resultados obtenidos utilizando el método de Lakshminarayama después de la titulación fueron los siguientes:

Datos:

$$V1 = 47.6$$

$$V2 = 40.5$$

$$\text{HCl} = 0.2\text{N}$$

$$W = 1276.9 \text{ g.}$$

$$T = 1.5 \text{ Hrs.}$$

Sustituyendo en la fórmula (1) tenemos:

$$\frac{\text{Miligramos de CO}_2}{\text{Kg. de fruta x Hora}} = \frac{(V1 - V2)N \times 44}{W} \quad \text{Para dos horas}$$

$$\frac{\text{Miligramos de CO}_2}{\text{Kg. de fruta x Hora}} = \frac{(V1 - V2)N \times 44}{W} \frac{(1.5)}{2} \quad \text{Será para 1.5 horas}$$

$$\begin{aligned} \frac{\text{Miligramos de CO}_2}{\text{Kg. de fruta x Hora}} &= \frac{(47.6 - 40.5)(0.2)(44)(1.5)}{1.276 \times 2} \\ &= \frac{93.72}{2.552} = 36.7241 \text{ mg. CO}_2 / \text{Kg. hr.} \quad \text{Concentración} \end{aligned}$$

Esta cantidad de CO<sub>2</sub> fue depositada cuando se burbujeó un volumen de 9 litros de aire descarbonatado a la solución de hidróxido de bario, por lo que se hace necesario conocer la cantidad de CO<sub>2</sub> presente en cada litro de aire descarbonatado. Si consideramos un ritmo de respiración estable (condición de estado estacionario) tal concentración de CO<sub>2</sub> será solo el promedio que se obtiene de:

$$\frac{\text{mg CO}_2 / \text{Kg. hr.}}{\text{Litro}_{\text{aire}}} = \frac{36.72 \text{ mg. CO}_2 / \text{Kg. hr.}}{9 \text{ litros de aire}} = 4.08 \frac{\text{mg. CO}_2}{\text{Kg. hr. litro}_{\text{aire}}}$$

Este resultado se puede considerar como la concentración de una solución gas – gas, donde el soluto es el CO<sub>2</sub> y el solvente el aire.

Ahora expresaremos esta concentración como una relación de volúmenes. Utilizando el peso molecular del  $\text{CO}_2$  tenemos:

$$\begin{array}{l} 1 \text{ mol CO}_2 \longrightarrow 44 \text{ gr. CO}_2 \\ X \longrightarrow 4.08 \times 10^{-3} \text{ gr. CO}_2 \end{array}$$

$$X = 9.274 \times 10^{-5} \text{ mol de CO}_2$$

Por las condiciones de presión y temperatura, ponemos al  $\text{CO}_2$  como un gas ideal, con un buen grado de exactitud.

$$\begin{array}{l} 1 \text{ mol CO}_2 \longrightarrow 22.414 \text{ litros} \\ 9.274 \times 10^{-5} \text{ mol de CO}_2 \longrightarrow X \end{array}$$

$$X = 2.0786 \times 10^{-3} \text{ litros CO}_2$$

De donde entonces la concentración (considerando 1 Kg. de fruto y 1 hora) quedaría como:

$$\frac{2.0786 \times 10^{-3} \text{ litros CO}_2}{\text{litros de aire}}$$

Multiplicando y dividiendo por  $1 \times 10^6$ .

$$\frac{2078.62 \text{ litros CO}_2}{1 \times 10^6 \text{ litros de aire}}$$

Lo cual nos indica una concentración en partes por millón (ppm) de una solución gas – gas, es decir:

$$\text{Concentración de CO}_2 \text{ en el aire} = 2078.62 \text{ ppm.}$$

por cada kilo de fruta y en una hora podemos concluir que:

$$4.08 \frac{\text{mg. CO}_2}{\text{Kg. hr. litro}_{\text{aire}}} = 2078.62 \frac{\text{ppm}}{\text{Kg}_{\text{fruto. hr.}}}$$



De forma inversa, si conocemos las partes por millón (ppm) podemos obtener los mg. de CO<sub>2</sub>.

$$2078.62 \text{ ppm} \longrightarrow 4.08 \text{ mg. CO}_2$$

$$1640 \text{ ppm (sensor)} \longrightarrow X$$

$$X = 3.22 \text{ mg. CO}_2$$

Los resultados de las lecturas hechas por el Sistema de Monitoreo minuto a minuto se muestran en las siguientes tablas y gráficas:

TIEMPO	TESTIGO	TIEMPO	TESTIGO	TIEMPO	TESTIGO	TIEMPO	TESTIGO
1	810.090933	26	359.928267	51	274.538667	76	188.139733
2	731.161067	27	293.1104	52	263.839733	77	228.714933
3	659.296533	28	345.393867	53	271.3088	78	161.493333
4	596.717867	29	296.744	54	203.4816	79	194.599467
5	581.779733	30	346.605067	55	275.346133	80	180.5424
6	563.208	31	275.548	56	197.021867	81	208.3264
7	512.9432	32	329.042667	57	264.0416	82	169.366133
8	482.461333	33	264.0416	58	219.630933	83	192.984533
9	468.936267	34	339.943467	59	268.482667	84	169.971733
10	449.758933	35	254.755733	60	255.361333	85	193.388267
11	429.168533	36	338.328533	61	205.2984	86	188.745333
12	417.056533	37	285.8432	62	250.1128	87	199.040533
13	398.686667	38	325.610933	63	191.9752	88	116.477067
14	381.326133	39	262.628533	64	261.0136	89	190.764
15	389.4008	40	300.3776	65	220.034667	90	125.3592
16	384.152267	41	256.7744	66	222.053333	91	199.646133
17	367.801067	42	295.5328	67	227.301867	92	121.927467
18	342.971467	43	249.103467	68	174.4128	93	192.378933
19	335.098667	44	322.381067	69	240.826933	94	106.181867
20	343.778933	45	243.249333	70	199.646133	95	184.708
21	311.480267	46	301.790667	71	200.4536		
22	327.427733	47	245.8736	72	230.531733		
23	294.119733	48	264.243467	73	180.670667		
24	340.9528	49	266.464	74	227.1		
25	281.200267	50	264.243467	75	205.096533		

Tabla 4-1. Resultado de lecturas, "testigo"

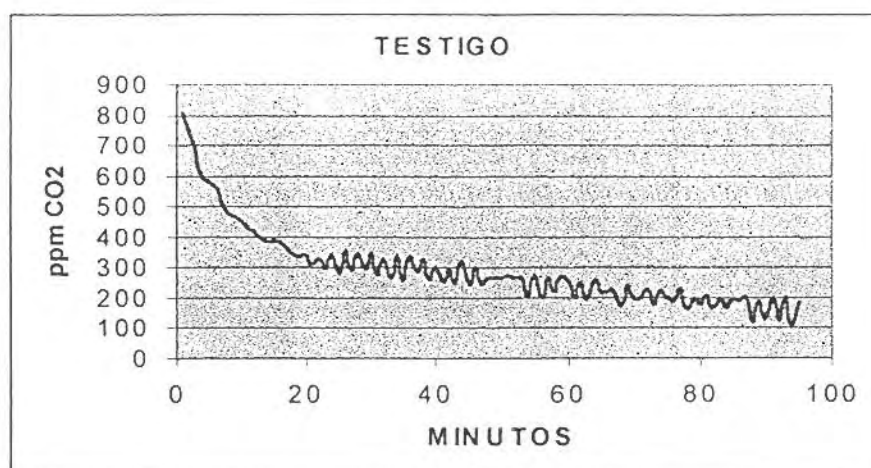


Fig. 4.13.- Gráfica de bióxido de carbono contra tiempo "testigo".

La primera tabla y gráfica corresponden a la corrida que se hizo como testigo (sin fruto), para determinar el contenido de CO<sub>2</sub> en el sistema, desde el inicio hasta concluir la hora y media.

TIEMPO	CON FRUTO	TIEMPO	CON FRUTO	TIEMPO	CON FRUTO	TIEMPO	CON FRUTO
1	716.626667	26	941.708	51	1149.83253	76	1347.25813
2	576.733067	27	847.436267	52	1076.95867	77	1375.3176
3	666.16	28	949.177067	53	1178.4976	78	1300.2232
4	700.881067	29	859.144533	54	1108.248	79	1435.07013
5	608.224267	30	992.780267	55	1245.1136	80	1284.4776
6	795.556533	31	884.176	56	1149.4288	81	1452.43067
7	646.377067	32	993.385867	57	1155.4848	82	1329.8976
8	743.878667	33	888.213333	58	1261.86853	83	1405.39573
9	712.7912	34	1042.03573	59	1119.35067	84	1478.47147
10	679.281333	35	934.844533	60	1267.11707	85	1457.0736
11	789.904267	36	1046.27493	61	1163.76133	86	1685.78853
12	662.324533	37	941.304267	62	1260.65733	87	1438.70373
13	855.1072	38	1065.2504	63	1244.70987	88	1702.13973
14	689.576533	39	944.736	64	1206.3552	89	1427.60107
15	831.4888	40	1091.49307	65	1338.57787	90	1441.12613
16	738.630133	41	949.5808	66	1181.12187	91	1478.82347
17	829.672	42	1106.22933	67	1289.72613	92	1640.70734
18	777.388533	43	949.5808	68	1282.6608	93	1538.32156
19	819.3768	44	1173.0472	69	1220.284	94	1482.42516
20	837.5448	45	980.870133	70	1365.0224	95	1473.37822
21	803.429333	46	1133.27947	71	1222.30267		
22	901.940267	47	1034.9704	72	1380.36427		
23	782.4352	48	1111.276	73	1264.29093		
24	983.898133	49	1097.3472	74	1375.9232		
25	825.4328	50	1133.0776	75	1309.10533		

Tabla 4-II. Resultado de lecturas, "con fruto".



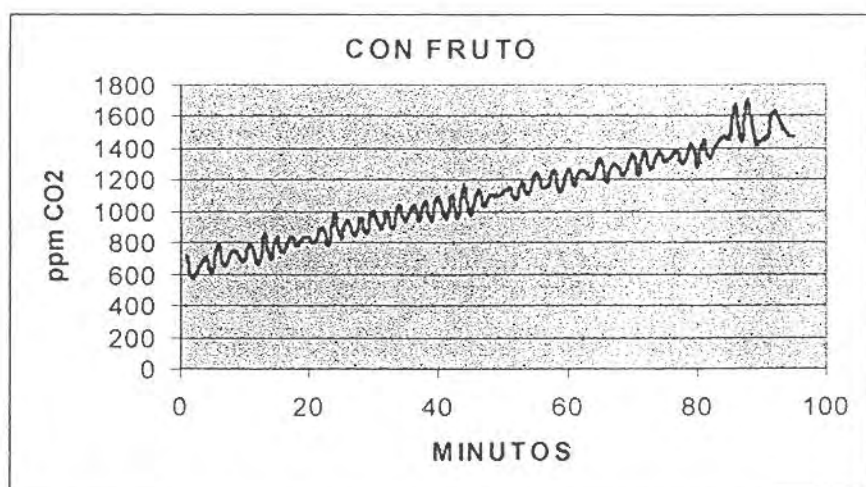


Fig. 4.14.- Gráfica de bióxido de carbono contra tiempo, "con fruto".

La segunda tabla y gráfica corresponden a la corrida que se hizo con fruto durante una hora y media.

En conclusión y observando las gráficas podemos mencionar que el método indirecto de Lakshminarayana nos ayuda a calcular la concentración máxima de CO<sub>2</sub> desprendida por el fruto en lapsos muy largos de tiempo (2 horas) y que gráficamente solo nos representa un punto. Sin embargo utilizando el Sistema de monitoreo se hacen lecturas continuas (minuto a minuto), lo que nos permite visualizar de manera mas clara el cúmulo de gases que contiene el sistema y que desprende el fruto además de que la lectura ya viene dada en unidades representativas del gas (ppm CO<sub>2</sub>) y no en concentraciones.

El resultado obtenido del método indirecto (2078.62 ppm) comparado con las gráficas arrojadas por el sensor indican claramente que al montar el tren de respiración ya existe un cúmulo considerable de CO<sub>2</sub> en el sistema, además de que el tiempo transcurrido para llevar a cabo la titulación es suficiente para que el hidróxido de bario siga reaccionando con el aire y se den alteraciones en el resultado; lo mas conveniente sería hacer la titulación inmediatamente y en el menor tiempo posible.

Teóricamente se dice que el aire al ser burbujado a través del hidróxido de potasio pasa libre de CO<sub>2</sub> hacia el fruto. Con la ayuda del sensor nos pudimos percatar que el aire que pasa por el desecador no va del todo descarbonatado por lo que también se considera otra fuente de error en el tren de respiración.



Finalmente habría que considerar también que el montaje y preparado de soluciones para la corrida y titulación de cada muestra toma un tiempo adicional a las dos horas. Con la ayuda del Sistema de Monitoreo que se implementó se busca: reducir al máximo el tiempo para determinar el cúmulo de CO<sub>2</sub>, la reducción de O<sub>2</sub> y los demás parámetros, así como reducir los márgenes de error que se arrastran con los métodos indirectos. Por todo lo anterior podemos afirmar que el objetivo planteado para este proyecto fue satisfactorio.

### 4.3 PERSPECTIVAS

El diseño de este trabajo permite que sea utilizado no solo en las aplicaciones que dieron origen a este proyecto sino que por su versatilidad puede utilizarse en otras aplicaciones donde se involucren las variables que el sistema puede medir ya que consideramos que es importante que los investigadores puedan realizar experimentos con éxito, pero es igualmente importante que conozcan o puedan estimar la exactitud de sus mediciones en particular por la enorme capacidad de computación disponible ya que esto hace que el trabajo de laboratorio sea más refinado.

Las perspectivas de este proyecto son las de seguirlo utilizando con fines de investigación para promover la producción de diversos frutos y vegetales en la región mixteca, de tal manera que al encontrar las condiciones adecuadas para la conservación a largo plazo de dichos productos, se logren alcanzar los mercados nacionales y extranjeros repercutiendo directamente en la economía de la región.

En cuanto a mejoras y complementación del sistema, este puede ser ampliado ya que el sistema de adquisición de datos LM12458CIV tiene disponibles otros tres canales de entrada al convertidor analógico digital, solo habría que considerar que los voltajes de salida de los sensores que se vayan a utilizar no rebasen los límites del voltaje de referencia del DAS. El sistema de monitoreo cuenta además con una interface periférica programable (8255) que permitiría al sistema no solo medir sino también controlar eventos externos con la ayuda de actuadores, implementando una etapa de potencia.

El software del sistema de monitoreo también puede seguirse mejorando para hacerlo funcionar bajo ambiente windows, esto permitiría hacer la interfaz directamente con otros programas para la manipulación de datos después de haber hecho las mediciones.

**APÉNDICE A**

**HOJAS DE ESPECIFICACIONES DEL DAS LM12458CIV**

# LM12454/LM12458 12-Bit + Sign Data Acquisition System with Self-Calibration

## General Description

The LM12454 and LM12458 are highly integrated Data Acquisition Systems. Operating on just 5V, they combine a fully-differential self-calibrating (correcting linearity and zero errors) 13-bit (12-bit + sign) analog-to-digital converter (ADC) and sample-and-hold (S/H) with extensive analog functions and digital functionality. Up to 32 consecutive conversions, using two's complement format, can be stored in an internal 32-word (16-bit wide) FIFO data buffer. An internal 8-word RAM can store the conversion sequence for up to eight acquisitions through the LM12458's eight-input multiplexer. The LM12454 has a four-channel multiplexer, a differential multiplexer output, and a differential S/H input. The LM12454 and LM12458 can also operate with 8-bit + sign resolution and in a supervisory "watchdog" mode that compares an input signal against two programmable limits.

Programmable acquisition times and conversion rates are possible through the use of internal clock-driven timers. The reference voltage input can be externally generated for absolute or ratiometric operation or can be derived using the internal 2.5V bandgap reference.

All registers, RAM, and FIFO are directly addressable through the high speed microprocessor interface to either an 8-bit or 16-bit databus. The LM12454 and LM12458 include a direct memory access (DMA) interface for high-speed conversion data transfer.

## Key Specifications ( $f_{CLK} = 5.0 \text{ MHz}$ )

■ Resolution	12-bit + sign or 8-bit + sign
■ 13-bit conversion time	8.8 $\mu\text{s}$ (max)
■ 9-bit conversion time	4.2 $\mu\text{s}$ (max)

■ Through-put rate	88k samples/s @ 13 bits (min)
■ Comparison time ("watchdog" mode)	2.2 $\mu\text{s}$ /channel (max)
■ Integral linearity error	$\pm 1 \text{ LSB}$ (max)
■ Input range	GND to $V_A^+$
■ Power dissipation	30 mW (max)
■ Stand-by mode	50 $\mu\text{W}$ (typ)
■ Single supply	3V to 5.5V

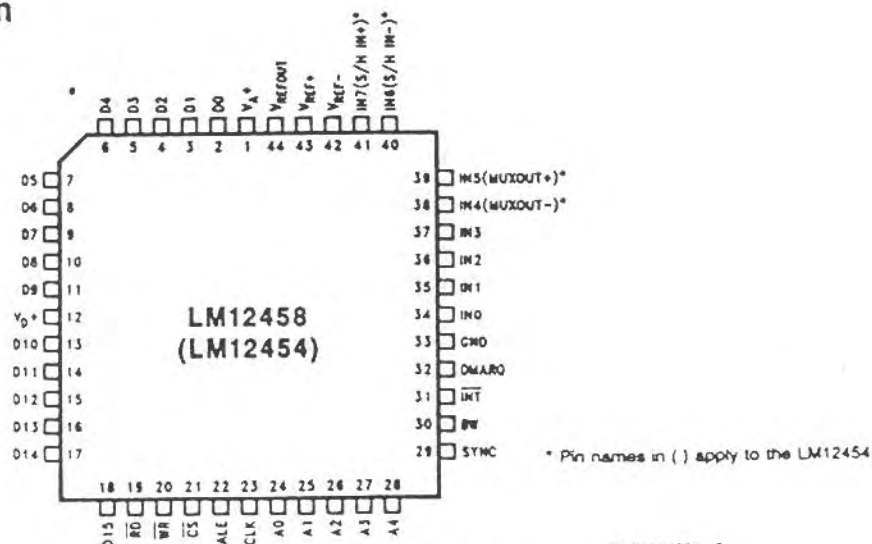
## Features

- Three operating modes: 12-bit + sign, 8-bit + sign, and "watchdog"
- Single-ended or differential inputs
- Built-in Sample-and-Hold and 2.5V bandgap reference
- Instruction RAM and event sequencer
- 8-channel (LM12458), 4-channel (LM12454) multiplexer
- 32-word conversion FIFO
- Programmable acquisition times and conversion rates
- Self-calibration and diagnostic mode
- 8- or 16-bit wide databus microprocessor or DSP interface

## Applications

- Data Logging
- Instrumentation
- Process Control
- Energy Management
- Robotics
- Signal Analysis

## Connection Diagram

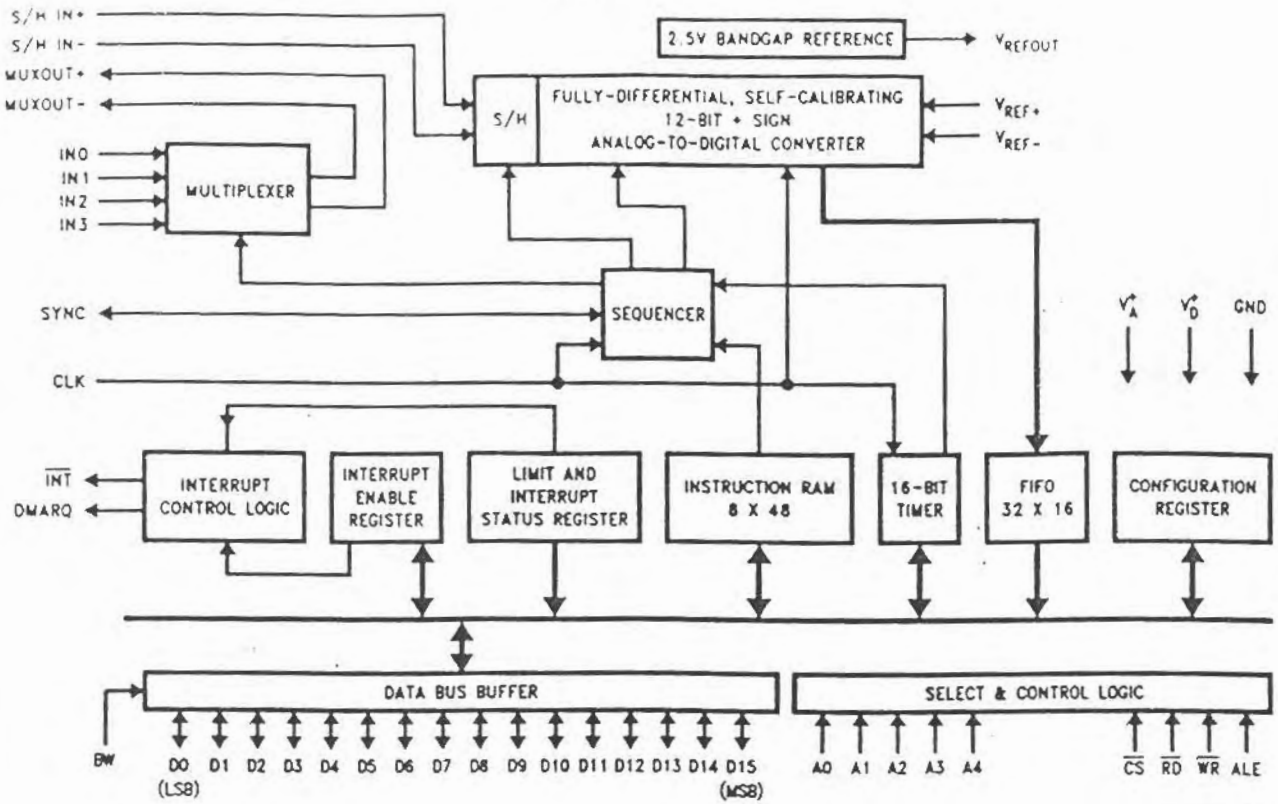


Order Number LM12454CIV or LM12458CIV  
See NS Package Number V44A

TU/H/11264-2

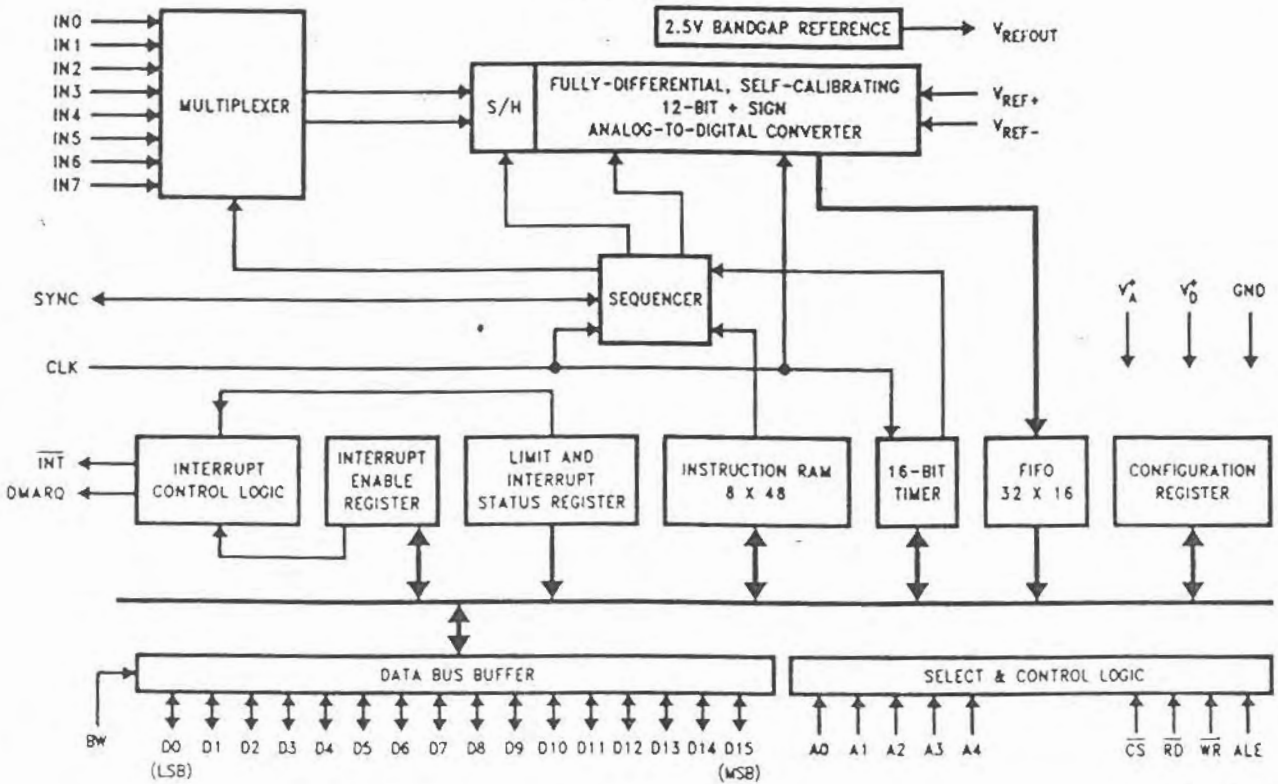
# Functional Diagrams

## LM12454



TL/H/11264-1

## LM12458



TL/H/11264-21

## Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ( $V_A^+$ and $V_D^+$ )	6.0V
Voltage at Input and Output Pins except IN0-IN3 (LM12454) and IN0-IN7 (LM12458)	-0.3V to $V^+ + 0.3V$
Voltage at Analog Inputs IN0-IN3 (LM12454) and IN0-IN7 (LM12458)	GND - 5V to $V^+ + 5V$
$ V_A^+ - V_D^+ $	300 mV
Input Current at Any Pin (Note 3)	$\pm 5$ mA
Package Input Current (Note 3)	$\pm 20$ mA
Power Dissipation ( $T_A = 25^\circ\text{C}$ ) V Package (Note 4)	875 mW
Storage Temperature	-65°C to +150°C
Lead Temperature V Package, Infrared, 15 sec.	+300°C
ESD Susceptibility (Note 5)	1.5 kV

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

## Operating Ratings (Notes 1 & 2)

Temperature Range ( $T_{\min} \leq T_A \leq T_{\max}$ ) LM12454CIV LM12458CIV	-40°C $\leq T_A \leq$ 85°C
Supply Voltage $V_A^+, V_D^+$ $ V_A^+ - V_D^+ $	3.0V to 5.5V $\leq 100$ mV
$V_{IN+}$ Input Range	GND $\leq V_{IN+} \leq V_A^+$
$V_{IN-}$ Input Range	GND $\leq V_{IN-} \leq V_A^+$
$V_{REF+}$ Input Voltage	1V $\leq V_{REF+} \leq V_A^+$
$V_{REF-}$ Input Voltage	0V $\leq V_{REF-} \leq V_{REF+} - 1V$
$V_{REF+} - V_{REF-}$	1V $\leq V_{REF} \leq V_A^+$
$V_{REF}$ Common Mode Range (Note 16)	0.1 $V_A^+ \leq V_{REFCM} \leq$ 0.6 $V_A^+$

## Converter Characteristics

The following specifications apply for  $V_A^+ = V_D^+ = 5V$ ,  $V_{REF+} = 5V$ ,  $V_{REF-} = 0V$ , 12-bit + sign conversion mode,  $f_{CLK} = 5.0$  MHz,  $R_S = 25\Omega$ , source impedance for  $V_{REF+}$  and  $V_{REF-} \leq 25\Omega$ , fully-differential input with fixed 2.5V common-mode voltage, and minimum acquisition time unless otherwise specified. **Boldface limits apply for  $T_A = T_J = T_{\min}$  to  $T_{\max}$** ; all other limits  $T_A = T_J = 25^\circ\text{C}$ . (Notes 6, 7, 8 and 9)

Symbol	Parameter	Conditions	Typical (Note 10)	Limits (Note 11)	Unit (Limit)
ILE	Positive and Negative Integral Linearity Error	After Auto-Cal (Notes 12, 17)	$\pm 1/2$	$\pm 1$	LSB (max)
TUE	Total Unadjusted Error	After Auto-Cal (Note 12)	$\pm 1$		LSB
	Resolution with No Missing Codes	After Auto-Cal (Note 12)		<b>13</b>	Bits (max)
DNL	Differential Non-Linearity	After Auto-Cal		$\pm 1/2$	LSB (max)
	Zero Error	After Auto-Cal (Notes 13, 17)	$\pm 1/2$	$\pm 1$	LSB (max)
	Positive Full-Scale Error	After Auto-Cal (Notes 12, 17)	$\pm 1/2$	$\pm 2$	LSB (max)
	Negative Full-Scale Error	After Auto-Cal (Notes 12, 17)	$\pm 1/2$	$\pm 2$	LSB (max)
	DC Common Mode Error	(Note 14)	$\pm 2$	$\pm 3.5$	LSB (max)
ILE	8-Bit + Sign and "Watchdog" Mode Positive and Negative, Integral Linearity Error	(Note 12)		$\pm 1/2$	LSB (max)
TUE	8-Bit + Sign and "Watchdog" Mode Total Unadjusted Error	After Auto-Zero	$\pm 1/2$	$\pm 3/4$	LSB (max)
	8-Bit + Sign and "Watchdog" Mode Resolution with No Missing Codes			<b>9</b>	Bits (max)
DNL	8-Bit + Sign and "Watchdog" Mode Differential Non-Linearity			$\pm 1/2$	LSB (max)
	8-Bit + Sign and "Watchdog" Mode Zero Error	After Auto-Zero		$\pm 1/2$	LSB (max)
	8-Bit + Sign and "Watchdog" Positive and Negative Full-Scale Error			$\pm 1/2$	LSB (max)
	8-Bit + Sign and "Watchdog" Mode DC Common Mode Error		$\pm 1/8$		LSB
	Multiplexer Channel-to-Channel Matching		$\pm 0.05$		LSB

## Converter Characteristics (Continued)

The following specifications apply for  $V_A^- = V_D^- = 5V$ ,  $V_{REF+} = 5V$ ,  $V_{REF-} = 0V$ , 12-bit + sign conversion mode,  $f_{CLK} = 5.0$  MHz,  $R_S = 25\Omega$ , source impedance for  $V_{REF+}$  and  $V_{REF-} \leq 25\Omega$ , fully-differential input with fixed 2.5V common-mode voltage, and minimum acquisition time unless otherwise specified. **Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$** ; all other limits  $T_A = T_J = 25^\circ C$ . (Notes 6, 7, 8 and 9)

Symbol	Parameter	Conditions	Typical (Note 10)	Limits (Note 11)	Unit (Limit)
$V_{IN+}$	Non-Inverting Input Range			<b>GND</b> <b><math>V_A^+</math></b>	V (min) V (max)
$V_{IN-}$	Inverting Input Range			<b>GND</b> <b><math>V_A^+</math></b>	V (min) V (max)
$V_{IN+} - V_{IN-}$	Differential Input Voltage Range			<b><math>-V_A^+</math></b> <b><math>V_A^+</math></b>	V (min) V (max)
$\frac{V_{IN+} - V_{IN-}}{2}$	Common Mode Input Voltage Range			<b>GND</b> <b><math>V_A^+</math></b>	V (min) V (max)
PSS	Power Supply Sensitivity (Note 15)	Zero Error Full-Scale Error Linearity Error $V_A^+ = V_D^+ = 5V \pm 10\%$ $V_{REF+} = 4.5V$ , $V_{REF-} = GND$	$\pm 0.2$ $\pm 0.4$ $\pm 0.2$	<b><math>\pm 1.75</math></b> <b><math>\pm 2</math></b>	LSB (max) LSB (max) LSB
$C_{REF}$	$V_{REF+}/V_{REF-}$ Input Capacitance		85		pF
$C_{IN}$	Selected Multiplexer Channel Input Capacitance		75		pF

## Converter AC Characteristics

The following specifications apply for  $V_A^+ = V_D^+ = 5V$ ,  $V_{REF+} = 5V$ ,  $V_{REF-} = 0V$ , 12-bit + sign conversion mode,  $f_{CLK} = 5.0$  MHz,  $R_S = 25\Omega$ , source impedance for  $V_{REF+}$  and  $V_{REF-} \leq 25\Omega$ , fully-differential input with fixed 2.5V common-mode voltage, and minimum acquisition time unless otherwise specified. **Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$** ; all other limits  $T_A = T_J = 25^\circ C$ . (Notes 6, 7, 8 and 9)

Symbol	Parameter	Conditions	Typical (Note 9)	Limits (Note 10)	Unit (Limit)
	Clock Duty Cycle		50	<b>40</b> <b>60</b>	% % (min) % (max)
$t_C$	Conversion Time	13-Bit Resolution, Sequencer State S5 (Figure 11)	44 ( $t_{CLK}$ )	<b>44 (<math>t_{CLK}</math>) + 50 ns</b>	(max)
		9-Bit Resolution, Sequencer State S5 (Figure 11)	21 ( $t_{CLK}$ )	<b>21 (<math>t_{CLK}</math>) + 50 ns</b>	(max)
$t_A$	Acquisition Time	Sequencer State S7 (Figure 11) Built-in minimum for 13-Bits	9 ( $t_{CLK}$ )	<b>9 (<math>t_{CLK}</math>) + 50 ns</b>	(max)
		Built-in minimum for 9-Bits and "Watchdog" mode	2 ( $t_{CLK}$ )	<b>2 (<math>t_{CLK}</math>) + 50 ns</b>	(max)
$t_Z$	Auto-Zero Time	Sequencer State S2 (Figure 11)	76 ( $t_{CLK}$ )	<b>76 (<math>t_{CLK}</math>) + 50 ns</b>	(max)
$t_{CAL}$	Full Calibration Time	Sequencer State S2 (Figure 11)	4944 ( $t_{CLK}$ )	<b>4944 (<math>t_{CLK}</math>) + 50 ns</b>	(max)
	Throughput Rate	(Note 18)	89	<b>88</b>	kHz (min)
$t_{WD}$	"Watchdog" Mode Comparison Time	Sequencer States S6, S4, and S5 (Figure 11)	11 ( $t_{CLK}$ )	<b>11 (<math>t_{CLK}</math>) + 50 ns</b>	(max)
BSNR	Bipolar Signal-to-Noise Ratio	$V_{IN} = \pm 5V$ $f_{IN} = 1$ kHz $f_{IN} = 20$ kHz $f_{IN} = 40$ kHz	77.5 75.2 74.7		dB dB dB



## Converter AC Characteristics (Continued)

The following specifications apply for  $V_A^+ = V_D^+ = 5V$ ,  $V_{REF+} = 5V$ ,  $V_{REF-} = 0V$ , 12-bit + sign conversion mode,  $f_{CLK} = 5.0$  MHz,  $R_S = 25\Omega$ , source impedance for  $V_{REF-}$  and  $V_{REF+} \leq 25\Omega$ , fully-differential input with fixed 2.5V common-mode voltage, and minimum acquisition time unless otherwise specified. **Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$** ; all other limits  $T_A = T_J = 25^\circ C$ . (Notes 6, 7, 8 and 9)

Symbol	Parameter	Conditions	Typical (Note 9)	Limits (Note 10)	Unit (Limit)
USNR	Unipolar Signal-to-Noise Ratio	$V_{IN} = 5 V_{p-p}$	69.8		dB
		$f_{IN} = 1$ kHz	69.2		dB
		$f_{IN} = 20$ kHz	66.6		dB
BSINAD	Bipolar Signal-to-Noise + Distortion Ratio	$V_{IN} = \pm 5V$	76.9		dB
		$f_{IN} = 1$ kHz	73.9		dB
		$f_{IN} = 20$ kHz	70.7		dB
USINAD	Unipolar Signal-to-Noise + Distortion Ratio	$V_{IN} = 5 V_{p-p}$	69.4		dB
		$f_{IN} = 1$ kHz	68.3		dB
		$f_{IN} = 20$ kHz	65.7		dB
BTHD	Bipolar Total Harmonic Distortion	$V_{IN} = \pm 5V$	-85.8		dB
		$f_{IN} = 1$ kHz	-79.9		dB
		$f_{IN} = 20$ kHz	-72.9		dB
UTHD	Unipolar Total Harmonic Distortion	$V_{IN} = 5 V_{p-p}$	-80.3		dB
		$f_{IN} = 1$ kHz	-75.6		dB
		$f_{IN} = 20$ kHz	-72.8		dB
BENOB	Bipolar Effective Number of Bits	$V_{IN} = \pm 5V$	12.6		Bits
		$f_{IN} = 1$ kHz	12.2		Bits
		$f_{IN} = 20$ kHz	12.1		Bits
UENOB	Unipolar Effective Number of Bits	$V_{IN} = 5 V_{p-p}$	11.3		Bits
		$f_{IN} = 1$ kHz	11.2		Bits
		$f_{IN} = 20$ kHz	10.8		Bits
BSFDR	Bipolar Spurious Free Dynamic Range	$V_{IN} = \pm 5V$	87.2		dB
		$f_{IN} = 1$ kHz	78.9		dB
		$f_{IN} = 20$ kHz	72.8		dB
	Multiplexer Channel-to-Channel Crosstalk	$V_{IN} = 5 V_{pp}$ $f_{IN} = 40$ kHz LM12454 MUXOUT Only	-76		dB
		LM12458 MUX plus Converter	-78		dB
$t_{PU}$	Power-Up Time		10		ms
$t_{WU}$	Wake-Up Time		10		ms



**DC Characteristics** The following specifications apply for  $V_A^- = V_D^+ = 5V$ ,  $V_{REF+} = 5V$ ,  $V_{REF-} = 0V$ ,  $f_{CLK} = 5.0$  MHz, and minimum acquisition time unless otherwise specified. **Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$** ; all other limits  $T_A = T_J = 25^\circ C$ . (Notes 6, 7 and 8)

Symbol	Parameter	Conditions	Typical (Note 9)	Limits (Note 10)	Unit (Limit)
$I_{D^+}$	$V_{D^+}$ Supply Current	$\overline{CS} = "1"$	0.55	<b>1.0</b>	mA (max)
$I_{A^+}$	$V_{A^+}$ Supply Current	$\overline{CS} = "1"$	3.1	<b>5.0</b>	mA (max)
$I_{ST}$	Stand-By Supply Current ( $I_{D^+} + I_{A^+}$ )	Power-Down Mode Selected Clock Stopped 5 MHz Clock	10 40		$\mu A$ (max) $\mu A$ (max)
	Multiplexer ON-Channel Leakage Current	$V_{A^+} = 5.5V$ ON-Channel = 5.5V OFF-Channel = 0V ON-Channel = 0V OFF-Channel = 5.5V	0.1 0.1	<b>0.3</b> <b>0.3</b>	$\mu A$ (max) $\mu A$ (max)
	Multiplexer OFF-Channel Leakage Current	$V_{A^+} = 5.5V$ ON-Channel = 5.5V OFF-Channel = 0V ON-Channel = 0V OFF-Channel = 5.5V	0.1 0.1	<b>0.3</b> <b>0.3</b>	$\mu A$ (max) $\mu A$ (max)
$R_{ON}$	Multiplexer ON-Resistance	LM12454 $V_{IN} = 5V$ $V_{IN} = 2.5V$ $V_{IN} = 0V$	800 850 760	<b>1500</b> <b>1500</b> <b>1500</b>	$\Omega$ (max) $\Omega$ (max) $\Omega$ (max)
	Multiplexer Channel-to-Channel $R_{ON}$ matching	LM12454 $V_{IN} = 5V$ $V_{IN} = 2.5V$ $V_{IN} = 0V$	$\pm 1.0\%$ $\pm 1.0\%$ $\pm 1.0\%$	$\pm 3.0\%$ $\pm 3.0\%$ $\pm 3.0\%$	(max) (max) (max)

**Internal Reference Characteristics** The following specifications apply for  $V_{A^+} = V_{D^+} = 5V$  unless otherwise specified. **Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$** ; all other limits  $T_A = T_J = 25^\circ C$ . (Notes 6 and 7)

Symbol	Parameter	Conditions	Typical (Note 9)	Limits (Note 10)	Unit (Limit)
$V_{REFOUT}$	Internal Reference Output Voltage		2.5	<b>2.5 <math>\pm</math> 4%</b>	V (max)
$\Delta V_{REF}/\Delta T$	Internal Reference Temperature Coefficient		40		ppm/ $^\circ C$
$\Delta V_{REF}/\Delta I_L$	Internal Reference Load Regulation	Sourcing ( $0 < I_L \leq +4$ mA) Sinking ( $-1 \leq I_L < 0$ mA)		<b>0.2</b> <b>1.2</b>	%/mA (max) %/mA (max)
$\Delta V_{REF}$	Line Regulation	$4.5V \leq V_{A^+} \leq 5.5V$	3	<b>15</b>	mV (max)
$I_{SC}$	Internal Reference Short Circuit Current	$V_{REFOUT} = 0V$	13	<b>25</b>	mA (max)
$\Delta V_{REF}/\Delta t$	Long Term Stability		200		ppm/kHr
$t_{SU}$	Internal Reference Start-Up Time	$V_{A^+} = V_{D^+} = 0V \rightarrow 5V$ $C_L = 100 \mu F$	10		ms

**Digital Characteristics** The following specifications apply for  $V_A^+ = V_D^+ = 5V$ ,  $V_{REF+} = 5V$ ,  $V_{REF-} = 0V$ ,  $f_{CLK} = 5.0$  MHz. Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$ ; all other limits  $T_A = T_J = 25^\circ C$ . (Notes 6, 7 and 8)

Symbol	Parameter	Conditions	Typical (Note 9)	Limits (Note 10)	Unit (Limit)
$V_{IN(1)}$	Logical "1" Input Voltage	$V_A^+ = V_D^+ = 5.5V$		<b>2.0</b>	V (min)
$V_{IN(0)}$	Logical "0" Input Voltage	$V_A^+ = V_D^+ = 4.5V$		<b>0.8</b>	V (max)
$I_{IN(1)}$	Logical "1" Input Current	$V_{IN} = 5V$	0.005	<b>1.0</b>	$\mu A$ (max)
$I_{IN(0)}$	Logical "0" Input Current	$V_{IN} = 0V$	-0.005	<b>-1.0</b>	$\mu A$ (max)
$C_{IN}$	D0-D15 Input Capacitance		6		pF
$V_{OUT(1)}$	Logical "1" Output Voltage	$V_A^+ = V_D^+ = 4.5V$ $I_{OUT} = -360 \mu A$ $I_{OUT} = -10 \mu A$		<b>2.4</b> <b>4.25</b>	V (min) V (min)
$V_{OUT(0)}$	Logical "0" Output Voltage	$V_A^+ = V_D^+ = 4.5V$ $I_{OUT} = 1.6$ mA		<b>0.4</b>	V (max)
$I_{OUT}$	TRI-STATE* Output Leakage Current	$V_{OUT} = 0V$ $V_{OUT} = 5V$	-0.01 0.01	<b>-3.0</b> <b>3.0</b>	$\mu A$ (max) $\mu A$ (max)

### Digital Timing Characteristics

The following specifications apply for  $V_A^+ = V_D^+ = 5V$ ,  $t_r = t_f = 3$  ns, and  $C_L = 100$  pF on data I/O,  $\overline{INT}$  and  $\overline{DMARQ}$  lines unless otherwise specified. Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$ ; all other limits  $T_A = T_J = 25^\circ C$ . (Notes 6, 7 and 8)

Symbol (See Figures 8a, 8b, and 8c)	Parameter	Conditions	Typical (Note 9)	Limits (Note 10)	Unit (Limit)
1, 3	$\overline{CS}$ or Address Valid to ALE Low Set-Up Time			<b>40</b>	ns (min)
2, 4	$\overline{CS}$ or Address Valid to ALE Low Hold Time			<b>20</b>	ns (min)
5	ALE Pulse Width			<b>45</b>	ns (min)
6	$\overline{RD}$ High to Next ALE High			<b>35</b>	ns (min)
7	ALE Low to $\overline{RD}$ Low			<b>20</b>	ns (min)
8	$\overline{RD}$ Pulse Width			<b>100</b>	ns (min)
9	$\overline{RD}$ High to Next $\overline{RD}$ or $\overline{WR}$ Low			<b>100</b>	ns (min)
10	ALE Low to $\overline{WR}$ Low			<b>20</b>	ns (min)
11	$\overline{WR}$ Pulse Width			<b>60</b>	ns (min)
12	$\overline{WR}$ High to Next ALE High			<b>75</b>	ns (min)
13	$\overline{WR}$ High to Next $\overline{RD}$ or $\overline{WR}$ Low			<b>140</b>	ns (min)
14	Data Valid to $\overline{WR}$ High Set-Up Time			<b>40</b>	ns (min)
15	Data Valid to $\overline{WR}$ High Hold Time			<b>30</b>	ns (min)
16	$\overline{RD}$ Low to Data Bus Out of TRI-STATE		40	<b>10</b> <b>70</b>	ns (min) ns (max)
17	$\overline{RD}$ High to TRI-STATE	$R_L = 1$ k $\Omega$	30	<b>10</b> <b>110</b>	ns (min) ns (max)
18	$\overline{RD}$ Low to Data Valid (Access Time)		30	<b>10</b> <b>80</b>	ns (min) ns (max)

## Digital Characteristics (Continued)

The following specifications apply for  $V_A^+ = V_D^+ = 5V$ ,  $t_r = t_f = 3$  ns, and  $C_L = 100$  pF on data I/O,  $\overline{INT}$  and  $\overline{DMARQ}$  lines unless otherwise specified. Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$ . All other limits  $T_A = T_J = 25^\circ C$ . (Notes 6, 7 and 8)

Symbol (See Figures 8a, 8b, and 8c)	Parameter	Conditions	Typical (Note 9)	Limits (Note 10)	Unit (Limit)
21	Address Valid or $\overline{CS}$ Low to $\overline{RD}$ Low			<b>20</b>	ns (min)
22	Address Valid or $\overline{CS}$ Low to $\overline{WR}$ Low			<b>20</b>	ns (min)
19, 20	Address Invalid or $\overline{CS}$ High from $\overline{RD}$ or $\overline{WR}$ High			<b>10</b>	ns (min)
23	$\overline{INT}$ High from $\overline{RD}$ Low		30	<b>10</b> <b>60</b>	ns (min) ns (max)
24	$\overline{DMARQ}$ Low from $\overline{RD}$ Low		30	<b>10</b> <b>60</b>	ns (min) ns (max)

**Note 1:** Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. For guaranteed specifications and test conditions, see the Electrical Characteristics. The guaranteed specifications apply only for the test conditions listed. Some performance characteristics may degrade when the device is not operated under the listed test conditions.

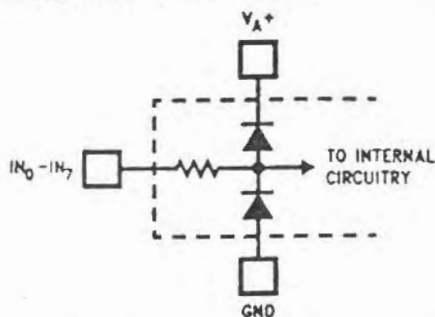
**Note 2:** All voltages are measured with respect to GND, unless otherwise specified.

**Note 3:** When the input voltage ( $V_{IN}$ ) at any pin exceeds the power supply rails ( $V_{IN} < GND$  or  $V_{IN} > (V_A^+ \text{ or } V_D^+)$ ), the current at that pin should be limited to 5 mA. The 20 mA maximum package input current rating allows the voltage at any four pins, with an input current of 5 mA, to simultaneously exceed the power supply voltages.

**Note 4:** The maximum power dissipation must be derated at elevated temperatures and is dictated by  $T_{Jmax}$  (maximum junction temperature),  $\theta_{JA}$  (package junction to ambient thermal resistance), and  $T_A$  (ambient temperature). The maximum allowable power dissipation at any temperature is  $PD_{max} = (T_{Jmax} - T_A) / \theta_{JA}$  or the number given in the Absolute Maximum Ratings, whichever is lower. For this device,  $T_{Jmax} = 150^\circ C$ , and the typical thermal resistance ( $\theta_{JA}$ ) of the LM12458 in the V package, when board mounted, is  $47^\circ C/W$ .

**Note 5:** Human body model, 100 pF discharged through a 1.5 k $\Omega$  resistor.

**Note 6:** Two on-chip diodes are tied to each analog input through a series resistor, as shown below. Input voltage magnitude up to 5V above  $V_A^+$  or 5V below GND will not damage the LM12458. However, errors in the A/D conversion can occur if these diodes are forward biased by more than 100 mV. As an example, if  $V_A^+$  is 4.5  $V_{DC}$ , full-scale input voltage must be  $\leq 4.6 V_{DC}$  to ensure accurate conversions.



TL/H/11264-3

**Note 7:**  $V_A^+$  and  $V_D^+$  must be connected together to the same power supply voltage and bypassed with separate capacitors at each  $V^+$  pin to assure conversion/comparison accuracy.

**Note 8:** Accuracy is guaranteed when operating at  $f_{CLK} = 5$  MHz.

**Note 9:** With the test condition for  $V_{REF}$  ( $V_{REF+} - V_{REF-}$ ) given as +5V, the 12-bit LSB is 1.22 mV and the 8-bit/"Watchdog" LSB is 19.53 mV.

**Note 10:** Typicals are at  $T_A = 25^\circ C$  and represent most likely parametric norm.

**Note 11:** Limits are guaranteed to National's AOQL (Average Output Quality Level).

**Note 12:** Positive integral linearity error is defined as the deviation of the analog value, expressed in LSBs, from the straight line that passes through positive full-scale and zero. For negative integral linearity error the straight line passes through negative full-scale and zero. (See Figures 5b and 5c).

**Note 13:** Zero error is a measure of the deviation from the mid-scale voltage (a code of zero), expressed in LSB. It is the worst-case value of the code transitions between -1 to 0 and 0 to +1 (see Figure 6).

**Note 14:** The DC common-mode error is measured with both inputs shorted together and driven from 0V to 5V. The measured value is referred to the resulting output value when the inputs are driven with a 2.5V signal.

**Note 15:** Power Supply Sensitivity is measured after Auto-Zero and/or Auto-Calibration cycle has been completed with  $V_A^+$  and  $V_D^+$  at the specified extremes.

**Note 16:**  $V_{REFCM}$  (Reference Voltage Common Mode Range) is defined as  $(V_{REF+} + V_{REF-})/2$ .

**Note 17:** The LM12454/8's self-calibration technique ensures linearity and offset errors as specified, but noise inherent in the self-calibration process will result in a repeatability uncertainty of  $\pm 0.10$  LSB.

**Note 18:** The Throughput Rate is for a single instruction repeated continuously. Sequencer states 0 (1 clock cycle), 1 (1 clock cycle), 7 (9 clock cycles) and 5 (44 clock cycles) are used (see Figure 11). One additional clock cycle is used to read the conversion result stored in the FIFO, for a total of 56 clock cycles per conversion. The Throughput Rate is  $f_{CLK} (MHz)/N$ , where N is the number of clock cycles/conversion.

# Electrical Characteristics

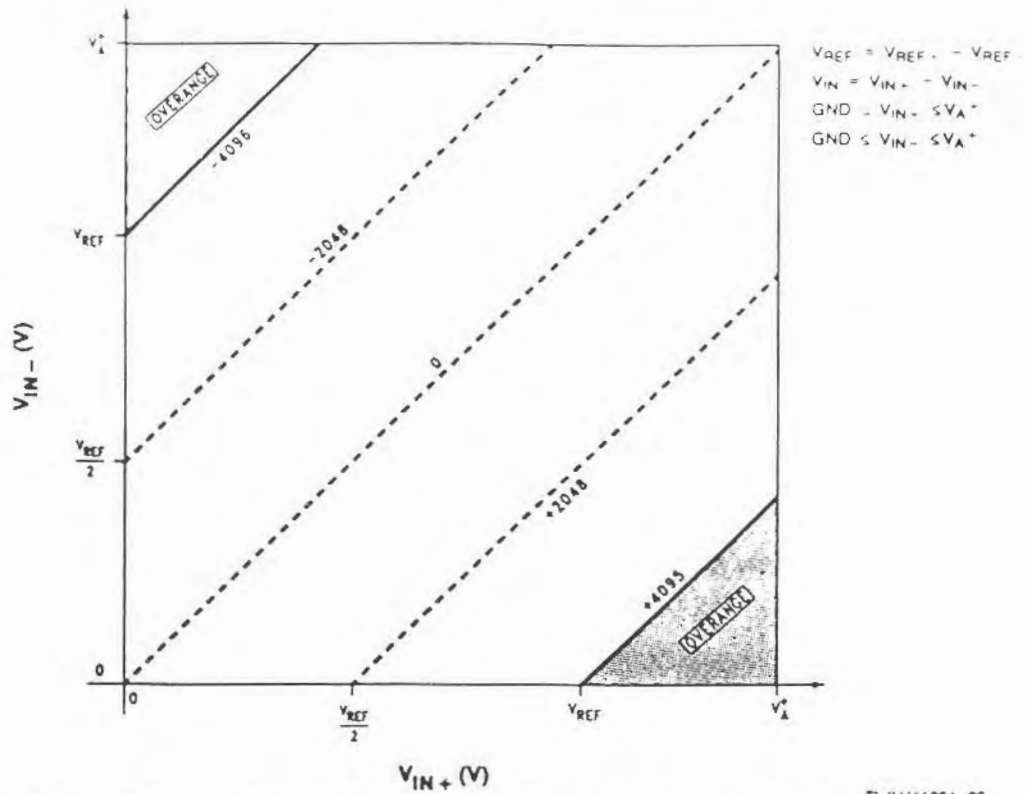


FIGURE 1. The General Case of Output Digital Code vs the Operating Input Voltage Range

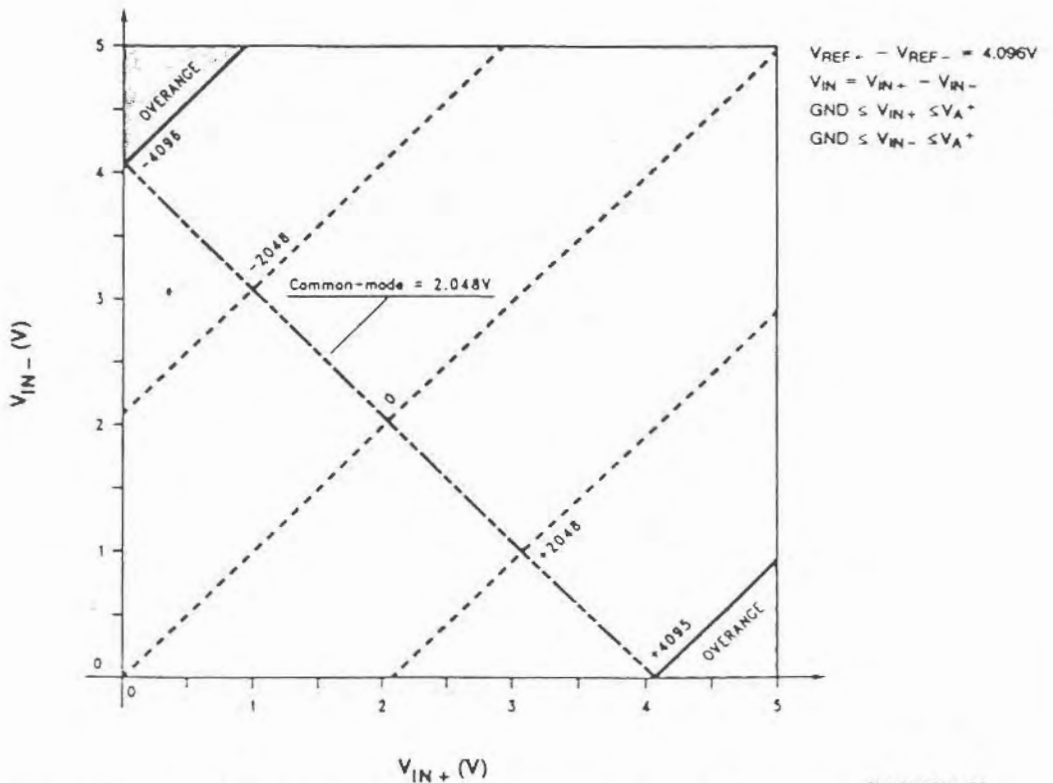
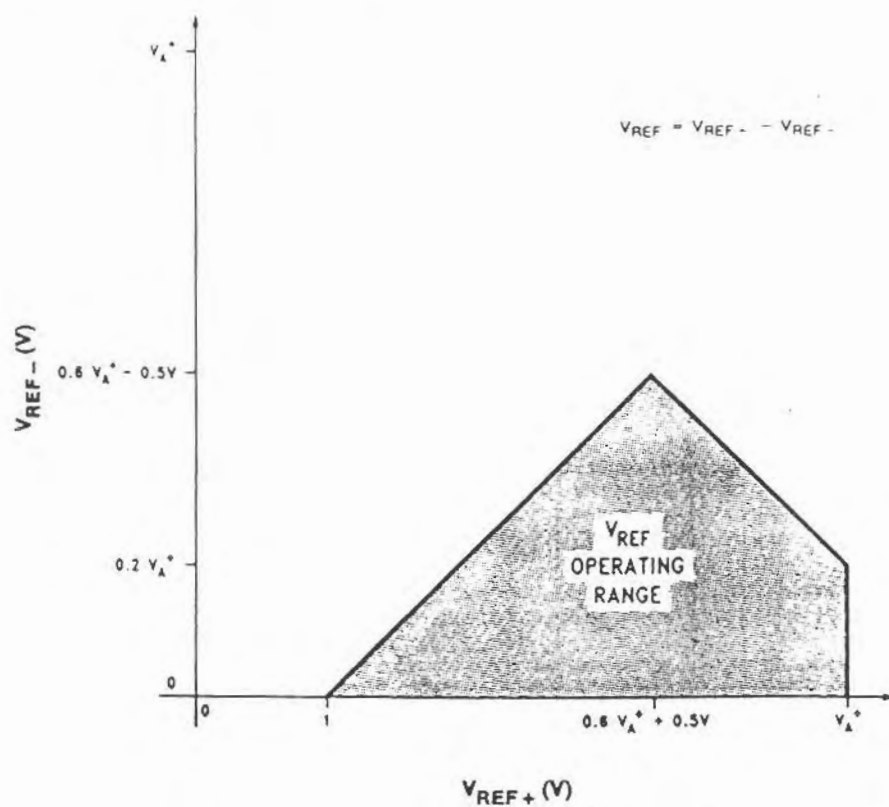
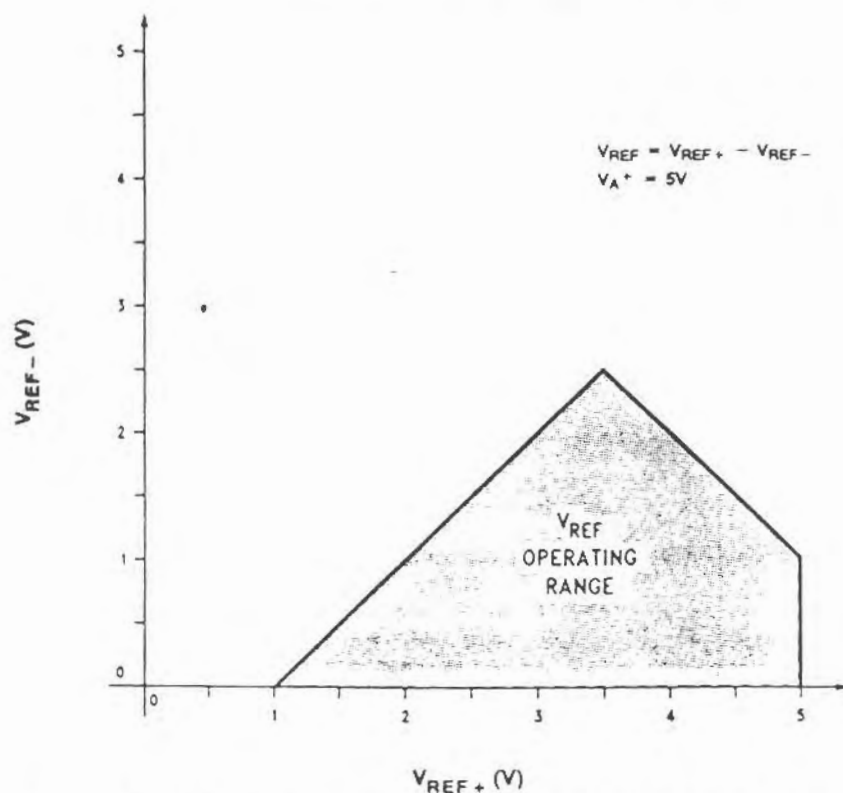


FIGURE 2. Specific Case of Output Digital Code vs the Operating Input Voltage Range for  $V_{REF} = 4.096V$

## Electrical Characteristics (Continued)



TL/H/11264-24

FIGURE 3. The General Case of the  $V_{REF}$  Operating Range

TL/H/11264-25

FIGURE 4. The Specific Case of the  $V_{REF}$  Operating Range for  $V_{A+} = 5V$

# Electrical Characteristics (Continued)

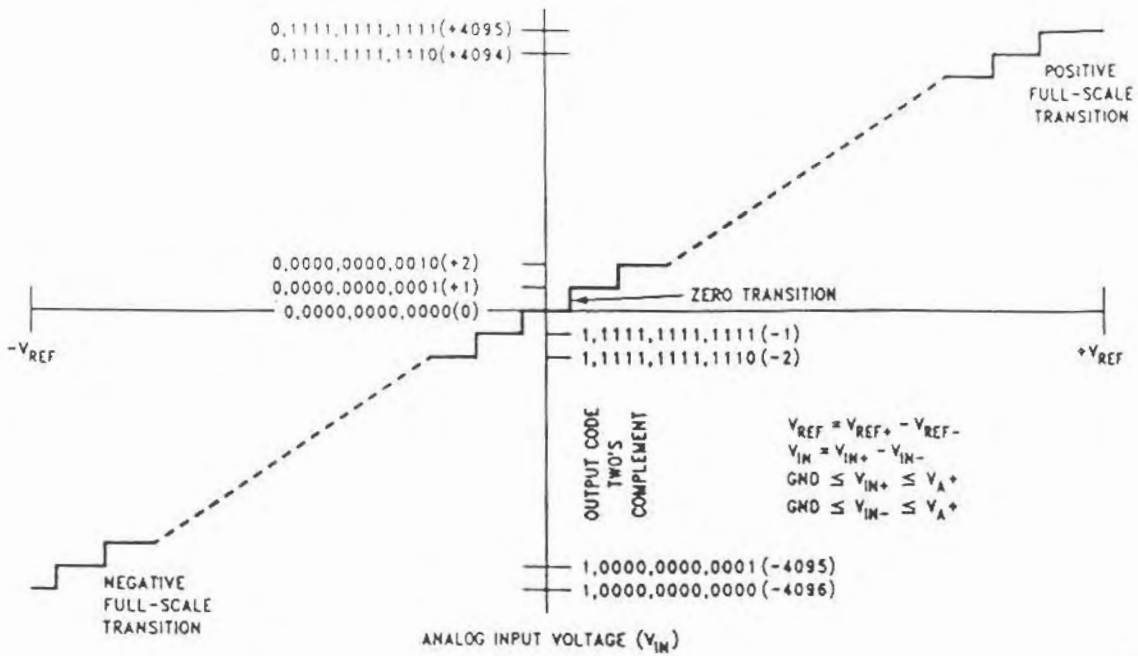


FIGURE 5a. Transfer Characteristic

TL/H/11264-4

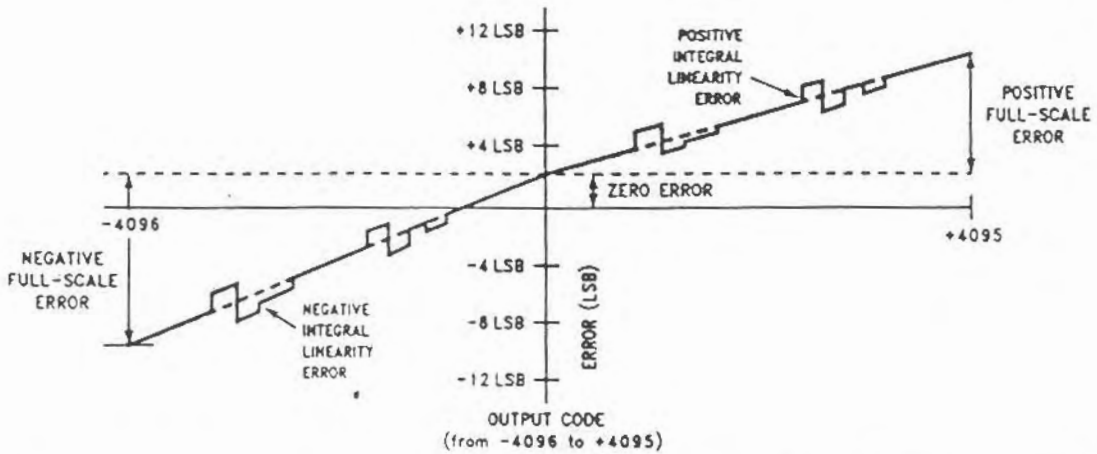


FIGURE 5b. Simplified Error Curve vs Output Code without Auto-Calibration or Auto-Zero Cycles

TL/H/11264-5

Electrical Characteristics (Continued)

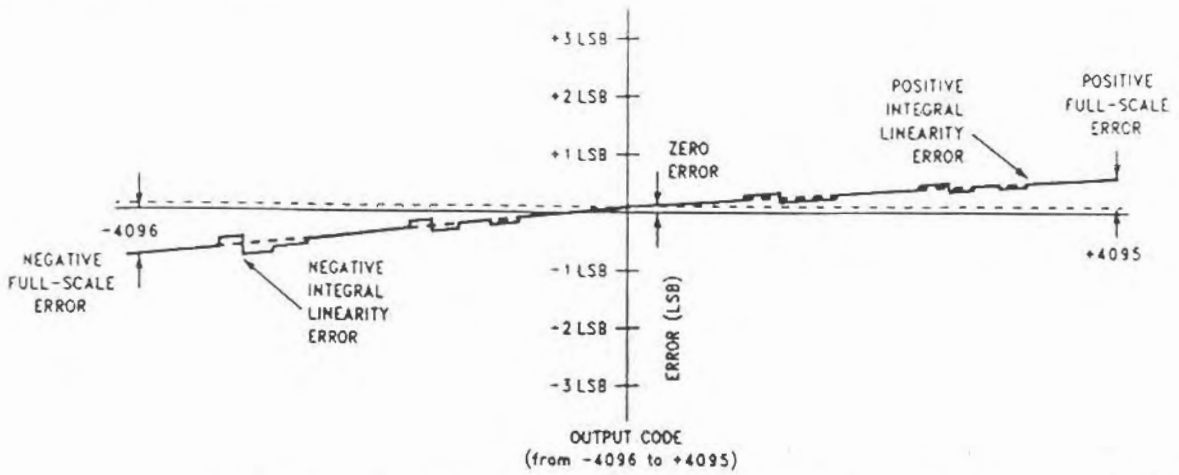


FIGURE 5c. Simplified Error Curve vs Output Code after Auto-Calibration Cycle

TL/H/11264-6

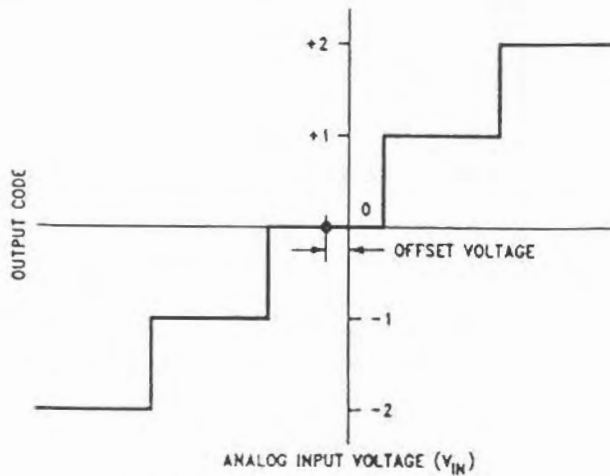


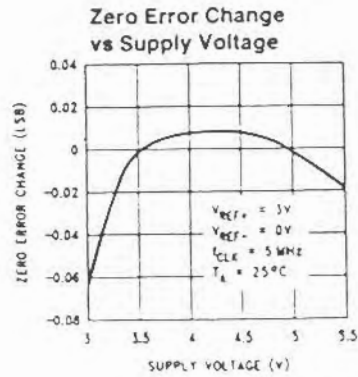
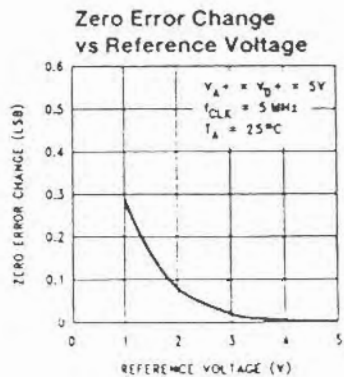
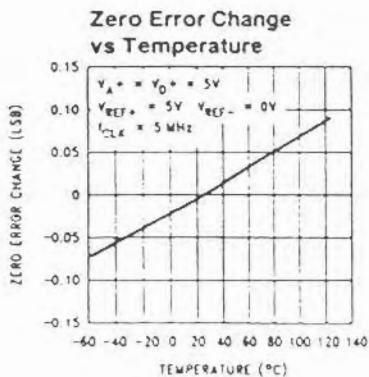
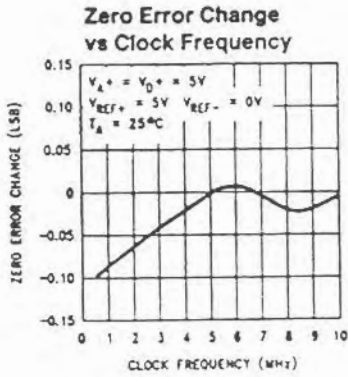
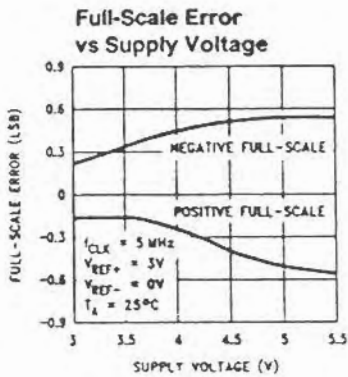
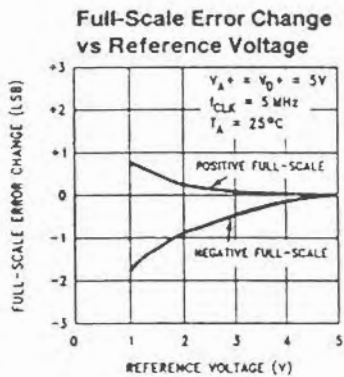
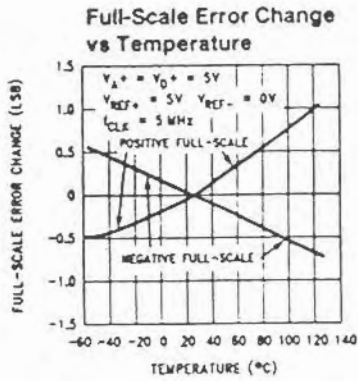
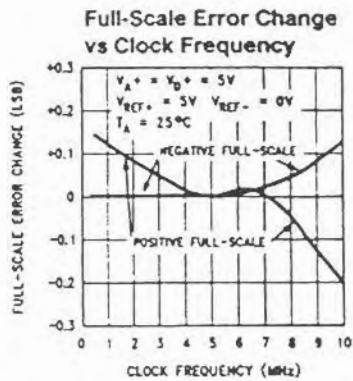
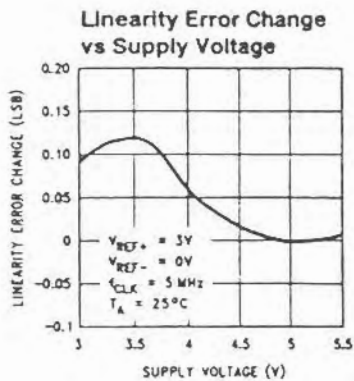
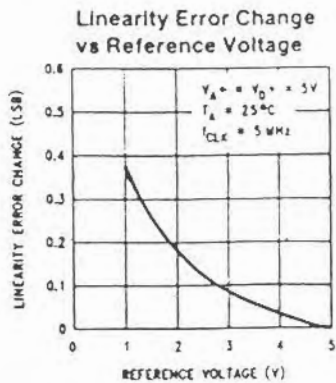
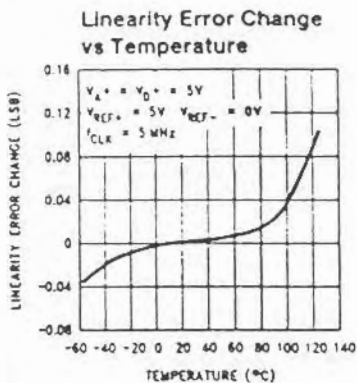
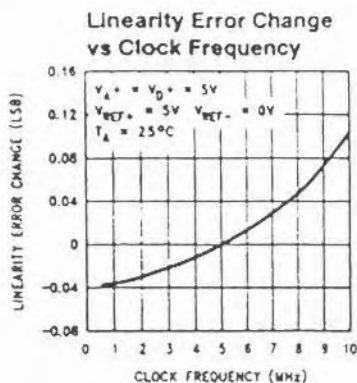
FIGURE 6. Offset or Zero Error Voltage

TL/H/11264-7



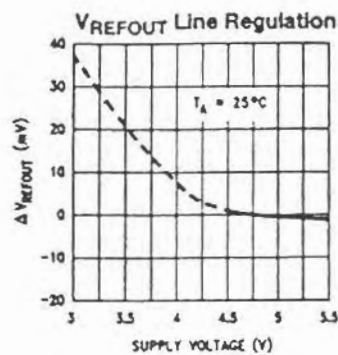
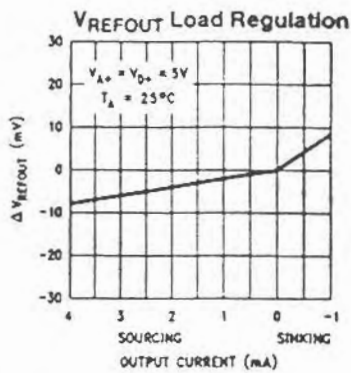
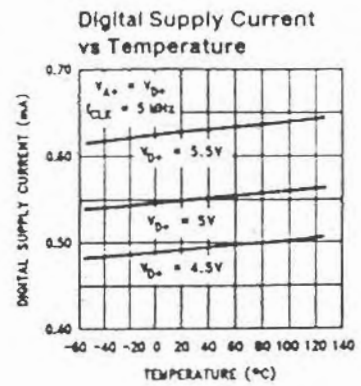
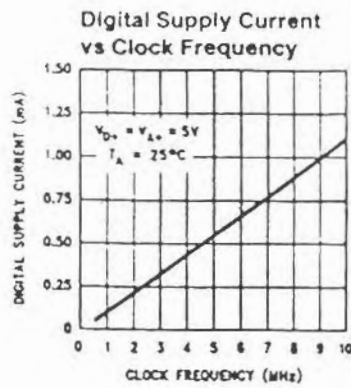
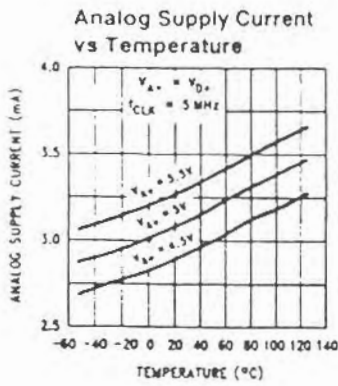
# Typical Performance Characteristics

The following curves apply for 12-bit + sign mode after auto-calibration unless otherwise specified. The performance for 8-bit - sign and "watchdog" modes is equal to or better than shown. (Note 9)



## Typical Performance Characteristics (Continued)

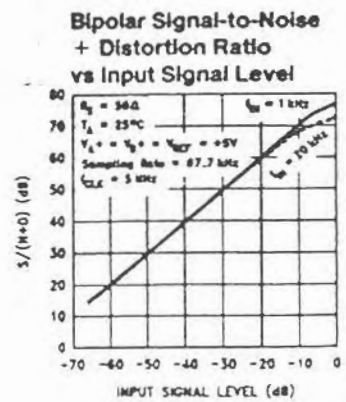
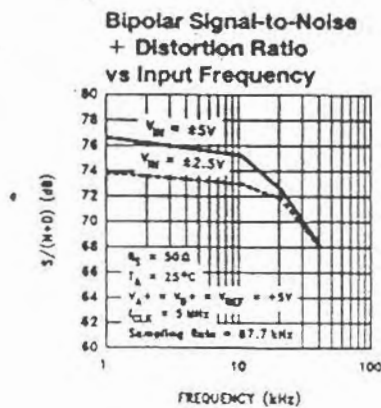
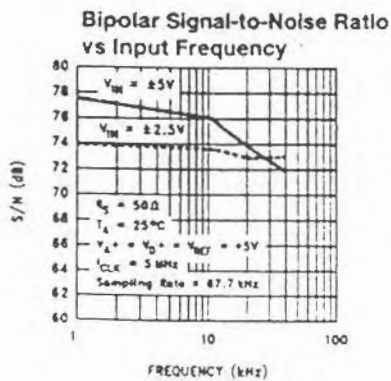
The following curves apply for 12-bit + sign mode after auto-calibration unless otherwise specified. The performance for 8-bit + sign and "watchdog" modes is equal to or better than shown. (Note 9)



TL/H/11264-9

## Typical Dynamic Performance Characteristics

The following curves apply for 12-bit + sign mode after auto-calibration unless otherwise specified.



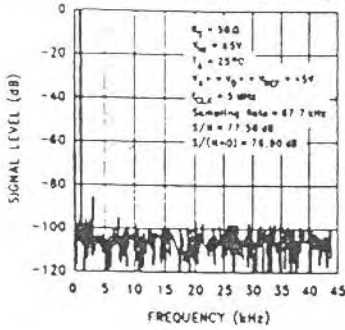
TL/H/11264-10

# Typical Dynamic Performance Characteristics (Continued)

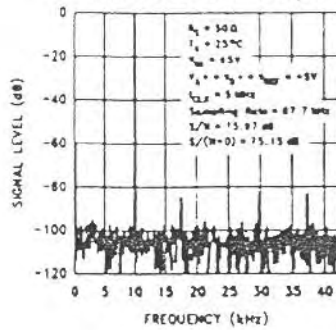
The following curves apply for 12-bit + sign mode after auto-calibration unless otherwise specified.

LM12454/LM12458

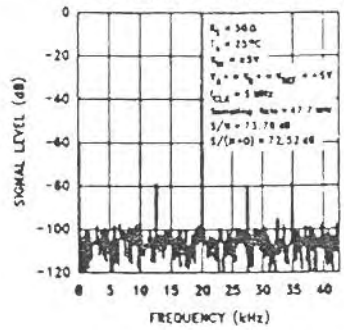
**Bipolar Spectral Response with 1.028 kHz Sine Wave Input**



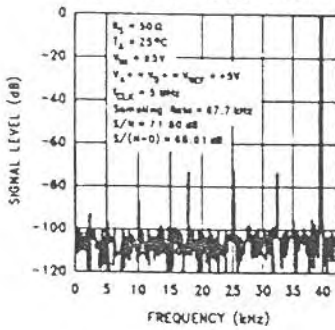
**Bipolar Spectral Response with 10 kHz Sine Wave Input**



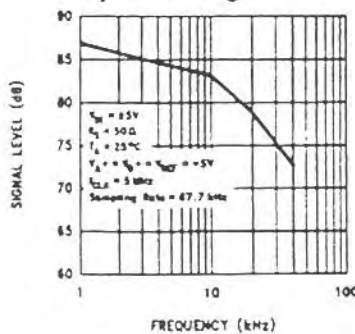
**Bipolar Spectral Response with 20 kHz Sine Wave Input**



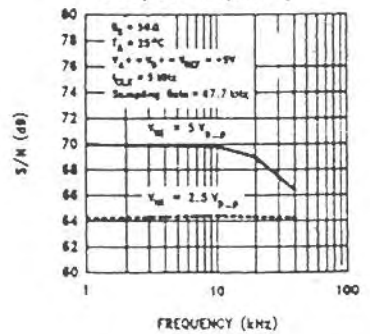
**Bipolar Spectral Response with 40 kHz Sine Wave Input**



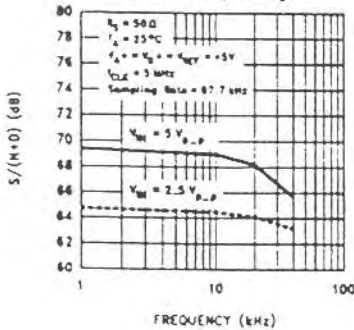
**Bipolar Spurious Free Dynamic Range**



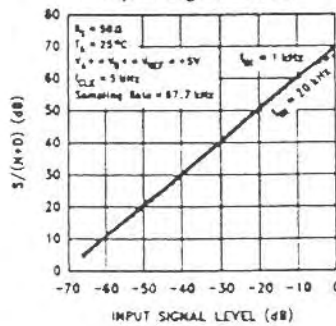
**Unipolar Signal-to-Noise Ratio vs Input Frequency**



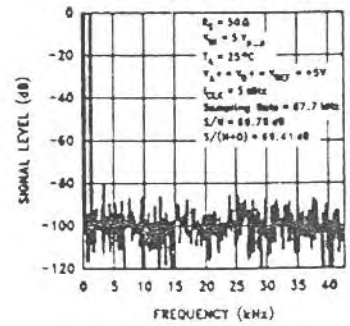
**Unipolar Signal-to-Noise + Distortion Ratio vs Input Frequency**



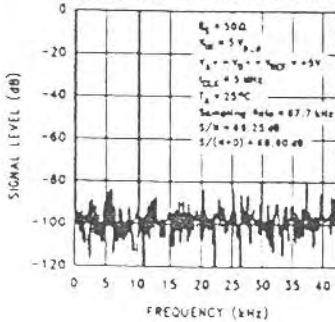
**Unipolar Signal-to-Noise + Distortion Ratio vs Input Signal Level**



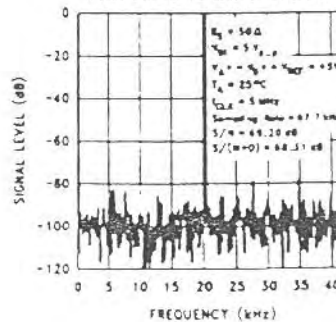
**Unipolar Spectral Response with 1.028 kHz Sine Wave Input**



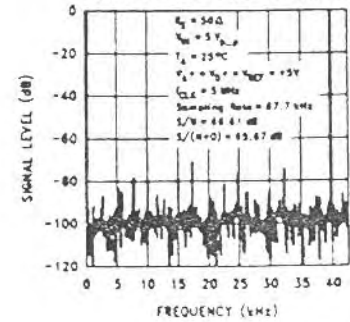
**Unipolar Spectral Response with 10 kHz Sine Wave Input**



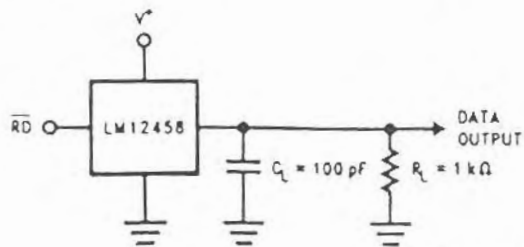
**Unipolar Spectral Response with 20 kHz Sine Wave Input**



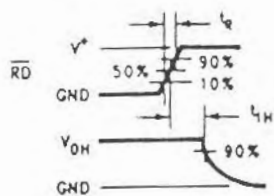
**Unipolar Spectral Response with 40 kHz Sine Wave Input**



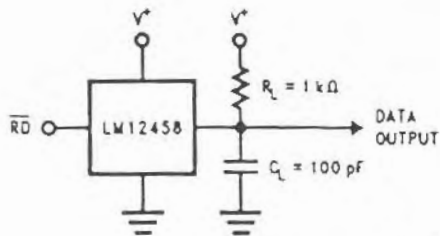
# Test Circuits and Waveforms



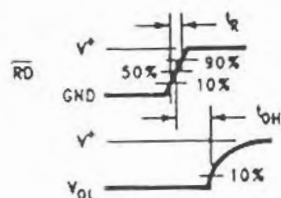
TL/H/11264-12



TL/H/11264-13



TL/H/11264-14

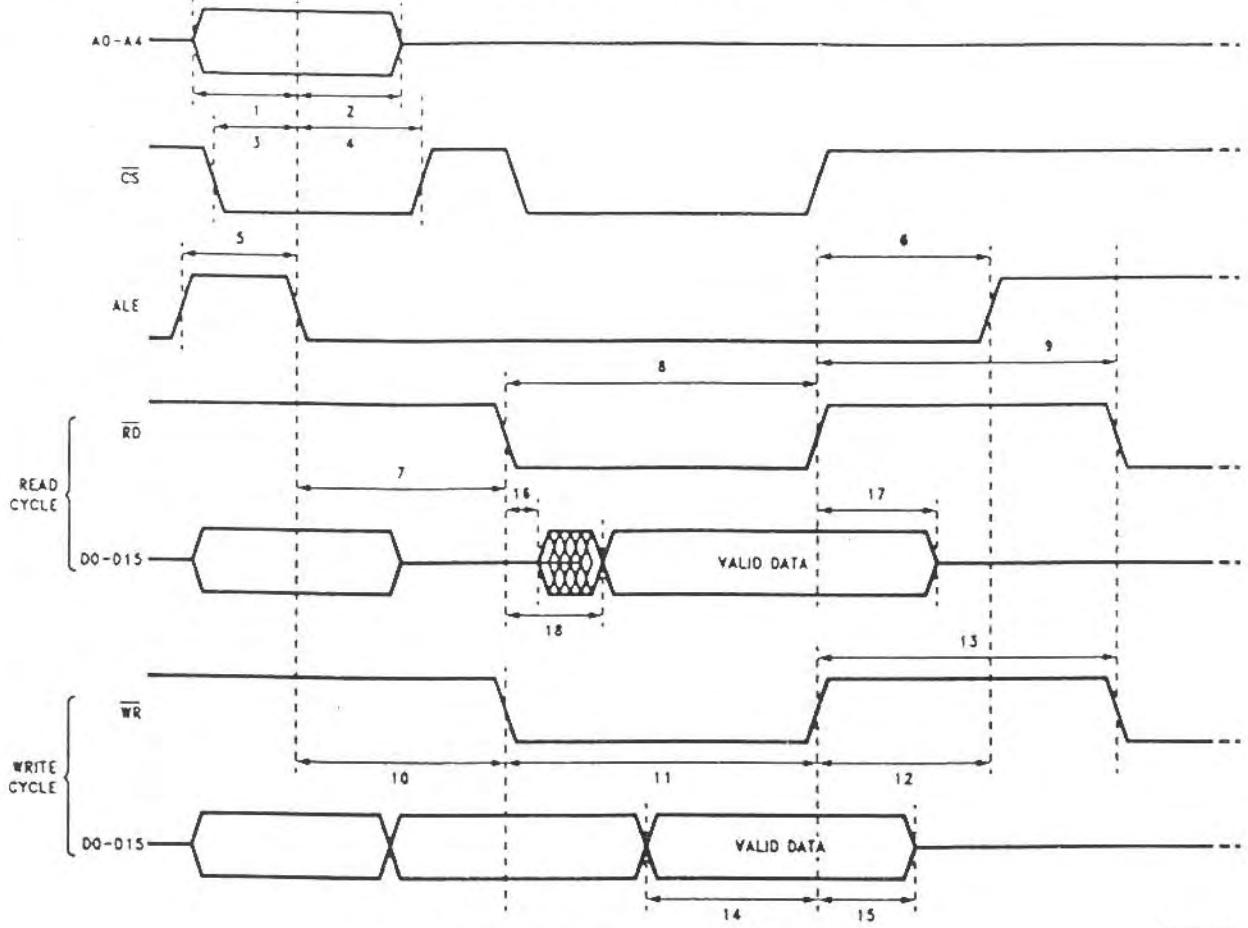


TL/H/11264-15

FIGURE 7. TRI-STATE Test Circuits and Waveforms

# Timing Diagrams

$V_A = V_D = +5V$ ,  $t_R = t_F = 3\text{ ns}$ ,  $C_L = 100\text{ pF}$  for the  $\overline{\text{INT}}$ ,  $\overline{\text{DMARQ}}$ ,  $\text{D0-D15}$  outputs.



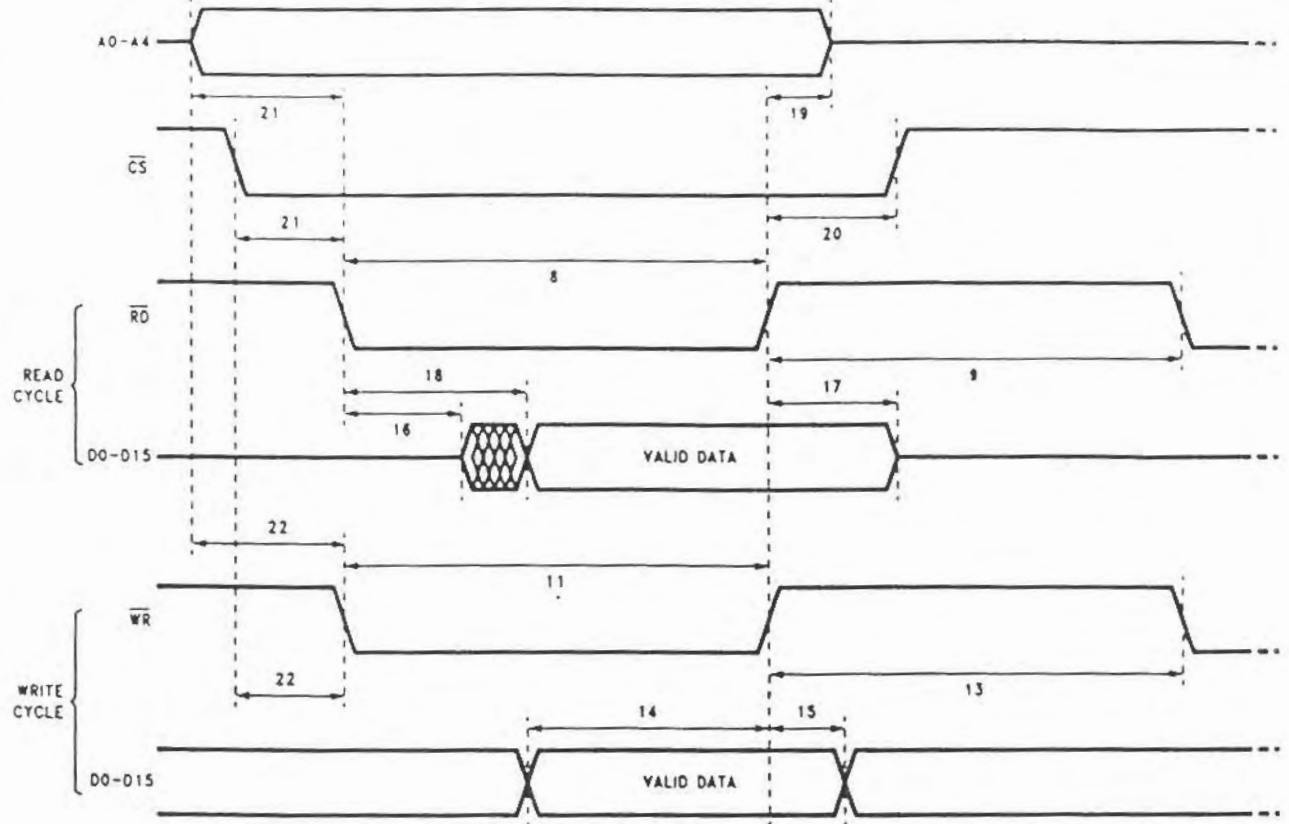
TL/H/11264-16

FIGURE 8a. Multiplexed Data Bus

- 1, 3:  $\overline{\text{CS}}$  or Address valid to ALE low set-up time.
- 2, 4:  $\overline{\text{CS}}$  or Address valid to ALE low hold time.
- 5: ALE pulse width
- 6:  $\overline{\text{RD}}$  high to next ALE high
- 7: ALE low to  $\overline{\text{RD}}$  low
- 8:  $\overline{\text{RD}}$  pulse width
- 9:  $\overline{\text{RD}}$  high to next  $\overline{\text{RD}}$  or  $\overline{\text{WR}}$  low
- 10: ALE low to  $\overline{\text{WR}}$  low
- 11:  $\overline{\text{WR}}$  pulse width
- 12:  $\overline{\text{WR}}$  high to next ALE high
- 13:  $\overline{\text{WR}}$  high to next  $\overline{\text{WR}}$  or  $\overline{\text{RD}}$  low
- 14: Data valid to  $\overline{\text{WR}}$  high set-up time
- 15: Data valid to  $\overline{\text{WR}}$  high hold time
- 16:  $\overline{\text{RD}}$  low to data bus out of TRI-STATE
- 17:  $\overline{\text{RD}}$  high to TRI-STATE
- 18:  $\overline{\text{RD}}$  low to data valid (access time)

## Timing Diagrams (Continued)

$V_{A^-} = V_{D^+} = +5V$ ,  $t_R = t_F = 3 \text{ ns}$ ,  $C_L = 100 \text{ pF}$  for the  $\overline{\text{INT}}$ ,  $\overline{\text{DMARQ}}$ ,  $\text{D0-D15}$  outputs.

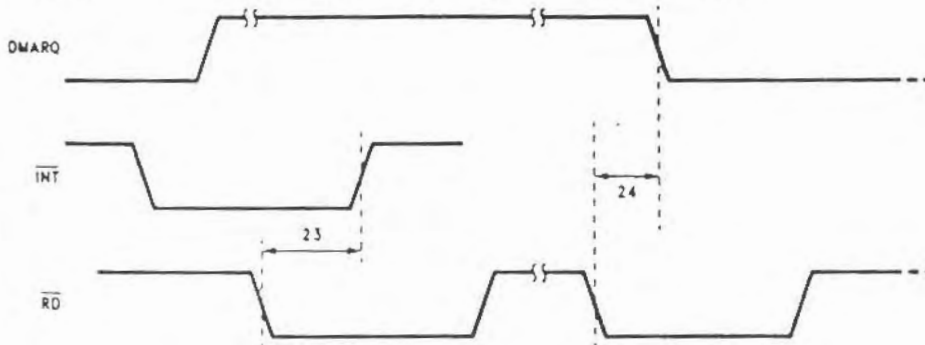


TL/H/11264-17

FIGURE 8b. Non-Multiplexed Data Bus (ALE = 1)

- |  |   |
|--|---|
| 8: $\overline{\text{RD}}$ pulse width  | 16: $\overline{\text{RD}}$ low to data bus out of TRI-STATE   |
| 9: $\overline{\text{RD}}$ high to next $\overline{\text{RD}}$ or $\overline{\text{WR}}$ low  | 17: $\overline{\text{RD}}$ high to TRI-STATE  |
| 11: $\overline{\text{WR}}$ pulse width   | 18: $\overline{\text{RD}}$ low to data valid (access time)  |
| 13: $\overline{\text{WR}}$ high to next $\overline{\text{WR}}$ or $\overline{\text{RD}}$ low | 19, 20: Address invalid or $\overline{\text{CS}}$ high from $\overline{\text{RD}}$ or $\overline{\text{WR}}$ high (hold time) |
| 14: Data valid to $\overline{\text{WR}}$ high set-up time                                    | 21: $\overline{\text{CS}}$ low or address valid to $\overline{\text{RD}}$ low   |
| 15: Data valid to $\overline{\text{WR}}$ high hold time                                      | 22: $\overline{\text{CS}}$ low or address valid to $\overline{\text{WR}}$ low   |

$V_{A^+} = V_{D^+} = +5V$ ,  $t_R = t_F = 3 \text{ ns}$ ,  $C_L^* = 100 \text{ pF}$  for the  $\overline{\text{INT}}$ ,  $\overline{\text{DMARQ}}$ ,  $\text{D0-D15}$  outputs.



TL/H/11264-18

- 23:  $\overline{\text{INT}}$  high from  $\overline{\text{RD}}$  low  
 24:  $\overline{\text{DMARQ}}$  low from  $\overline{\text{RD}}$  low



## Pin Description

$V_A^+$ $V_D^+$	These are the analog and digital supply voltage pins. The LM12454/8's supply voltage operating range is +3.0V to +5.5V. Accuracy is guaranteed only if $V_A^+$ and $V_D^+$ are connected to the same power supply. Each pin should have a parallel combination of 10 $\mu$ F (electrolytic or tantalum) and 0.1 $\mu$ F (ceramic) bypass capacitors connected between it and ground.	
D0-D15	The internal data input/output TRI-STATE buffers are connected to these pins. These buffers are designed to drive capacitive loads of 100 pF or less. External buffers are necessary for driving higher load capacitances. These pins allow the user a means of instruction input and data output. With a logic high applied to the BW pin, data lines D8-D15 are placed in a high impedance state and data lines D0-D7 are used for instruction input and data output when the LM12454/8 is connected to an 8-bit wide data bus. A logic low on the BW pin allows the LM12454/8 to exchange information over a 16-bit wide data bus.	BW
$\overline{RD}$	This is the input for the active low READ bus control signal. The data input/output TRI-STATE buffers, as selected by the logic signal applied to the BW pin, are enabled when $\overline{RD}$ and $\overline{CS}$ are both low. This allows the LM12454/8 to transmit information onto the databus.	INT
$\overline{WR}$	This is the input for the active low WRITE bus control signal. The data input/output TRI-STATE buffers, as selected by the logic signal applied to the BW pin, are enabled when $\overline{WR}$ and $\overline{CS}$ are both low. This allows the LM12454/8 to receive information from the databus.	DMARQ
$\overline{CS}$	This is the input for the active low Chip Select control signal. A logic low should be applied to this pin only during a READ or WRITE access to the LM12454/8. The internal clocking is halted and conversion stops while Chip Select is low. Conversion resumes when the Chip Select input signal returns high.	GND
ALE	This is the Address Latch Enable input. It is used in systems containing a multiplexed databus. When ALE is asserted high, the LM12454/8 accepts information on the databus as a valid address. A high-to-low transition will latch the address data on A0-A4 and the logic state on the $\overline{CS}$ input. Any changes on A0-A4 and $\overline{CS}$ while ALE is low will not affect the LM12454/8. See Figure 8a.	IN0-IN7 (IN0-IN3 LM12454)
CLK	This is the external clock input pin. The LM12454/8 operates with an input clock frequency in the range of 0.05 MHz to 10.0 MHz.	S/H IN + S/H IN -
A0-A4	These are the LM12454/8's address lines. They are used to access all internal registers, Conversion FIFO, and Instruction RAM.	MUXOUT + MUXOUT -
SYNC	This is the synchronization input/output. When used as an output, it is designed to drive capacitive loads of 100 pF or less. External buffers are necessary for driving higher load capacitances. SYNC is an input if the Configuration register's "I/O Select" bit is low. A rising edge on this pin causes the internal S/H to hold the input signal. The next rising clock edge either starts a conversion or makes a comparison to a programmable limit	$V_{REF-}$
	depending on which function is requested by a programming instruction. This pin will be an output if "I/O Select" is set high. The SYNC output goes high when a conversion or a comparison is started and low when completed. (See Section 2.2). An internal reset after power is first applied to the LM12454/8 automatically sets this pin as an input.	$V_{REF+}$
	This is the Bus Width input pin. This input allows the LM12454/8 to interface directly with either an 8- or 16-bit databus. A logic high sets the width to 8 bits and places D8-D15 in a high impedance state. A logic low sets the width to 16 bits.	$V_{REFOUT}$
	This is the active low interrupt output. This output is designed to drive capacitive loads of 100 pF or less. External buffers are necessary for driving higher load capacitances. An interrupt signal is generated any time a non-masked interrupt condition takes place. There are eight different conditions that can cause an interrupt. Any interrupt is reset by reading the Interrupt Status register. (See Section 2.3.)	
	This is the active high Direct Memory Access Request output. This output is designed to drive capacitive loads of 100 pF or less. External buffers are necessary for driving higher load capacitances. It goes high whenever the number of conversion results in the conversion FIFO equals a programmable value stored in the Interrupt Enable register. It returns to a logic low when the FIFO is empty.	
	This is the LM12454/8 ground connection. It should be connected to a low resistance and inductance analog ground return that connects directly to the system power supply ground.	
	These are the eight (LM12458) or four (LM12454) analog inputs. A given channel is selected through the instruction RAM. Any of the channels can be configured as an independent single-ended input. Any pair of channels, whether adjacent or non-adjacent, can operate as a fully differential pair.	
	These are the LM12454's non-inverting and inverting inputs to the internal S/H.	
	These are the LM12454's non-inverting and inverting outputs from the internal multiplexer.	
	This is the negative reference input. The LM12454/8 operate with $0V \leq V_{REF-} \leq V_{REF+}$ . This pin should be bypassed to ground with a parallel combination of 10 $\mu$ F and 0.1 $\mu$ F (ceramic) capacitors.	
	This is the positive reference input. The LM12454/8 operate with $0V \leq V_{REF-} \leq V_A^+$ . This pin should be bypassed to ground with a parallel combination of 10 $\mu$ F and 0.1 $\mu$ F (ceramic) capacitors.	
	This is the internal 2.5V bandgap's output pin. When used, this pin should be bypassed to ground with a 100 $\mu$ F capacitor. When not used, an external bypass capacitor is not needed. However, to ensure the reference's stability, keep stray capacitance below 50 pF.	



## Application Information

### 1.0 Functional Description

The LM12454 and LM12458 are multi-functional Data Acquisition Systems that include a fully differential 12-bit-plus-sign self-calibrating analog-to-digital converter (ADC) with a two's-complement output format, an 8-channel (LM12458) or a 4-channel (LM12454) analog multiplexer, an internal 2.5V reference, a first-in-first-out (FIFO) register that can store 32 conversion results, and an Instruction RAM that can store as many as eight instructions to be sequentially executed. The LM12454 also has a differential multiplexer output and a differential S/H input. All of this circuitry operates on only a single +5V power supply.

The LM12454/8 have three modes of operation:

- 12-bit + sign with correction
- 8-bit + sign without correction
- 8-bit + sign comparison mode ("watchdog" mode)

The fully differential 12-bit-plus-sign ADC uses a charge redistribution topology that includes calibration capabilities. Charge re-distribution ADCs use a capacitor ladder in place of a resistor ladder to form an internal DAC. The DAC is used by a successive approximation register to generate intermediate voltages between the voltages applied to  $V_{REF-}$  and  $V_{REF+}$ . These intermediate voltages are compared against the sampled analog input voltage as each bit is generated. The number of intermediate voltages and comparisons equals the ADC's resolution. The correction of each bit's accuracy is accomplished by calibrating the capacitor ladder used in the ADC.

Two different calibration modes are available; one compensates for offset voltage, or zero error, while the other corrects both offset error and the ADC's linearity error.

When correcting offset only, the offset error is measured once and a correction coefficient is created. During the full calibration, the offset error is measured eight times, averaged, and a correction coefficient is created. After completion of either calibration mode, the offset correction coefficient is stored in an internal offset correction register.

The LM12454/8's overall linearity correction is achieved by correcting the internal DAC's capacitor mismatch. Each capacitor is compared eight times against all remaining smaller value capacitors and any errors are averaged. A correction coefficient is then created and stored in one of the thirteen internal linearity correction registers. An internal state machine, using patterns stored in an internal 16 x 8-bit ROM, executes each calibration algorithm.

Once calibrated, an internal arithmetic logic unit (ALU) uses the offset correction coefficient and the 13 linearity correction coefficients to reduce the conversion's offset error and linearity error, in the background, during the 12-bit + sign conversion. The 8-bit + sign conversion and comparison modes use only the offset coefficient. The 8-bit + sign mode performs a conversion in less than half the time used by the 12-bit + sign conversion mode.

The LM12454/8's "watchdog" mode is used to monitor a single-ended or differential signal's amplitude. Each sampled signal has two limits. An interrupt can be generated if the input signal is above or below either of the two limits. This allows interrupts to be generated when analog voltage inputs are "inside the window" or, alternatively, "outside the window". After a "watchdog" mode interrupt, the processor can then request a conversion on the input signal and read the signal's magnitude.

The analog input multiplexer can be configured for any combination of single-ended or fully differential operation. Each input is referenced to ground when a multiplexer channel operates in the single-ended mode. Fully differential analog input channels are formed by pairing any two channels together.

The LM12454's multiplexer outputs and S/H inputs (MUXOUT+, MUXOUT- and S/H IN+, S/H IN-) provide the option for additional analog signal processing. Fixed-gain amplifiers, programmable-gain amplifiers, filters, and other processing circuits can operate on the signal applied to the selected multiplexer channel(s). If external processing is not used, connect MUXOUT+ to S/H IN+ and MUXOUT- to S/H IN-.

The LM12454/8's internal S/H is designed to operate at its minimum acquisition time (1.8  $\mu$ s, 12 bits) when the source impedance,  $R_S$ , is  $\leq 100\Omega$  ( $f_{CLK} \leq 5$  MHz). When  $100\Omega < R_S \leq 6.67$  k $\Omega$ , the internal S/H's acquisition time can be increased to a maximum of 7.8  $\mu$ s (12 bits,  $f_{CLK} = 5$  MHz). See Section 2.1 (Instruction RAM "00") Bits 12-15 for more information.

An internal 2.5V bandgap reference output is available at pin 44. This voltage can be used as the ADC reference for ratiometric conversion or as a virtual ground for front-end analog conditioning circuits. When using this built-in reference, the  $V_{REFOUT}$  pin should be bypassed to ground with a 100  $\mu$ F capacitor. If not used, ensure that stray capacitance at the  $V_{REFOUT}$  pin is below 50 pF.

Microprocessor overhead is reduced through the use of the internal conversion FIFO. Thirty-two consecutive conversions can be completed and stored in the FIFO without any microprocessor intervention. The microprocessor can, at any time, interrogate the FIFO and retrieve its contents. It can also wait for the LM12454/8 to issue an interrupt when the FIFO is full or after any number ( $\leq 32$ ) of conversions have been stored.

Conversion sequencing, internal timer interval, multiplexer configuration, and many other operations are programmed and set in the Instruction RAM.

A diagnostic mode is available that allows verification of the LM12458's operation. The diagnostic mode is disabled in the LM12454. This mode internally connects the voltages present at the  $V_{REFOUT}$ ,  $V_{REF+}$ ,  $V_{REF-}$ , and GND pins to the internal  $V_{IN+}$  and  $V_{IN-}$  S/H inputs. This mode is activated by setting the Diagnostic bit (Bit 11) in the Configuration register to a "1". More information concerning this mode of operation can be found in Section 2.2.

## 2.0 Internal User-Programmable Registers

### 2.1 INSTRUCTION RAM

The instruction RAM holds up to eight sequentially executable instructions. Each 48-bit long instruction is divided into three 16-bit sections. READ and WRITE operations can be issued to each 16-bit section using the instruction's address and the 2-bit "RAM pointer" in the Configuration register. The eight instructions are located at addresses 0000 through 0111 (A4-A1, BW = 0) when using a 16-bit wide data bus or at addresses 00000 through 01111 (A4-A0, BW = 1) when using an 8-bit wide data bus. They can be accessed and programmed in random order.

Any Instruction RAM READ or WRITE can affect the sequencer's operation:

The Sequencer should be stopped by setting the RESET bit to a "1" or by resetting the START bit in the Configuration Register and waiting for the current instruction to finish execution before any Instruction RAM READ or WRITE is initiated.

A soft RESET should be issued by writing a "1" to the Configuration Register's RESET bit after any READ or WRITE to the Instruction RAM.

The three sections in the Instruction RAM are selected by the Configuration Register's 2-bit "RAM Pointer", bits D8 and D9. The first 16-bit Instruction RAM section is selected with the RAM Pointer equal to "00". This section provides multiplexer channel selection, as well as resolution, acquisition time, etc. The second 16-bit section holds "watchdog" limit #1, its sign, and an indicator that shows that an interrupt can be generated if the input signal is greater or less than the programmed limit. The third 16-bit section holds "watchdog" limit #2, its sign, and an indicator that shows that an interrupt can be generated if the input signal is greater or less than the programmed limit.

#### Instruction RAM "00"

**Bit 0** is the LOOP bit. It indicates the last instruction to be executed in any instruction sequence when it is set to a "1". The next instruction to be executed will be instruction 0.

**Bit 1** is the PAUSE bit. This controls the Sequencer's operation. When the PAUSE bit is set ("1"), the Sequencer will stop after reading the current instruction, but before executing it and the start bit, in the Configuration register, is automatically reset to a "0". Setting the PAUSE also causes an interrupt to be issued. The Sequencer is restarted by placing a "1" in the Configuration register's Bit 0 (Start bit).

**Bits 2-4** select which of the eight input channels ("000" to "111" for IN0-IN7) will be configured as non-inverting inputs to the LM12458's ADC. (See Page 25, Table I.) They select which of the four input channels ("000" to "011" for IN0-IN4) will be configured as non-inverting inputs to the LM12454's ADC. (See Page 25, Table II.)

**Bits 5-7** select which of the seven input channels ("001" to "111" for IN1 to IN7) will be configured as inverting inputs to the LM12458's ADC. (See Page 25, Table I.) They select which of the three input channels ("001" to "011" for IN1-IN4) will be configured as inverting inputs to the LM12454's ADC. (See Page 25, Table II.) Fully differential operation is created by selecting two multiplexer channels, one operating in the non-inverting mode and the other operating in the inverting mode. A code of "000" selects ground as the inverting input for single ended operation.

**Bit 8** is the SYNC bit. Setting Bit 8 to "1" causes the Sequencer to suspend operation at the end of the internal S/H's acquisition cycle and to wait until a rising edge appears at the SYNC pin. When a rising edge appears, the S/H acquires the input signal magnitude and the ADC performs a conversion on the clock's next rising edge. When the SYNC pin is used as an input, the Configuration register's "I/O Select" bit (Bit 7) must be set to a "0". With SYNC configured as an input, it is possible to synchronize the start of a conversion to an external event. This is useful in applications such as digital signal processing (DSP) where the exact timing of conversions is important.

When the LM12454/8 are used in the "watchdog" mode with external synchronization, two rising edges on the SYNC input are required to initiate two comparisons. The first rising edge initiates the comparison of the selected analog input signal with Limit #1 (found in Instruction RAM "01") and the second rising edge initiates the comparison of the same analog input signal with Limit #2 (found in Instruction RAM "10").

**Bit 9** is the TIMER bit. When Bit 9 is set to "1", the Sequencer will halt until the internal 16-bit Timer counts down to zero. During this time interval, no "watchdog" comparisons or analog-to-digital conversions will be performed.

**Bit 10** selects the ADC conversion resolution. Setting Bit 10 to "1" selects 8-bit + sign and when reset to "0" selects 12-bit + sign.

**Bit 11** is the "watchdog" comparison mode enable bit. When operating in the "watchdog" comparison mode, the selected analog input signal is compared with the programmable values stored in Limit #1 and Limit #2 (see Instruction RAM "01" and Instruction RAM "10"). Setting Bit 11 to "1" causes two comparisons of the selected analog input signal with the two stored limits. When Bit 11 is reset to "0", an 8-bit + sign or 12-bit + sign (depending on the state of Bit 10 of Instruction RAM "00") conversion of the input signal can take place.

## 2.0 Internal User-Programmable Registers (Continued)

A4	A3	A2	A1	Purpose	Type	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	
0	0	0	0	Instruction RAM (RAM Pointer = 00)	R/W	Acquisition Time			Watch-dog	8/12	Timer	Sync	V <sub>IN-</sub> (MUXOUT -)*			V <sub>IN+</sub> (MUXOUT +)*			Pause	Loop		
0	to	1	1																			
0	0	0	0	Instruction RAM (RAM Pointer = 01)	R/W	Don't Care					>/<	Sign	Limit # 1									
0	to	1	1																			
0	0	0	0	Instruction RAM (RAM Pointer = 10)	R/W	Don't Care					>/<	Sign	Limit # 2									
0	to	1	1																			
1	0	0	0	Configuration Register	R/W	Don't Care			DIAG <sup>†</sup>	Test = 0	RAM Pointer	I/O Sel	Auto Zero <sub>ec</sub>	Chan Mask	Stand-by	Full CAL	Auto-Zero	Reset	Start			
1	0	0	1	Interrupt Enable Register	R/W	Number of Conversions in Conversion FIFO to Generate INT2				Sequencer Address to Generate INT1			INT7	INT6	INT5	INT4	INT3	INT2	INT1	INT0		
1	0	1	0	Interrupt Status Register	R	Actual Number of Conversion Results in Conversion FIFO				Address of Sequencer Instruction being Executed			INST7	INST6	INST5	INST4	INST3	INST2	INST1	INST0		
1	0	1	1	Timer Register	R/W	Timer Preset High Byte						Timer Preset Low Byte										
1	1	0	0	Conversion FIFO	R	Address or Sign		Sign	Conversion Data: MSBs			Conversion Data: LSBs										
1	1	0	1	Limit Status Register	R	Limit #2: Status						Limit #1: Status										

\*LM12454 (Refer to Table II).

†LM12458 only. Must be set to "0" for the LM12454.

FIGURE 9. LM12454/8 Memory Map for 16-Bit Wide Databus (BW = "0", Test Bit = "0" and A0 = Don't Care)

## 2.0 Internal User-Programmable Registers (Continued)

A4	A3	A2	A1	A0	Purpose	Type	D7	D6	D5	D4	D3	D2	D1	D0				
0	0	0	0	0	Instruction RAM (RAM Pointer = 00)	R/W	$V_{IN-}$ (MUXOUT -)*			$V_{IN+}$ (MUXOUT +)*			Pause	Loop				
0	1	1	1	0		R/W	Acquisition Time				Watch-dog	8/12	Timer	Sync				
0	0	0	0	0	Instruction RAM (RAM Pointer = 01)	R/W	Comparison Limit #1											
0	0	0	0	1		R/W	Don't Care											>/<
0	0	0	0	0	Instruction RAM (RAM Pointer = 10)	R/W	Comparison Limit #2											
0	0	0	0	1		R/W	Don't Care											>/<
1	0	0	0	0	Configuration Register	R/W	I/O Sel	Auto Zero <sub>ec</sub>	Chan Mask	Stand-by	Full Cal	Auto-Zero	Reset	Start				
1	0	0	0	1		R/W	Don't Care					DIAG†	Test = 0	RAM Pointer				
1	0	0	1	0	Interrupt Enable Register	R/W	INT7	INT6	INT5	INT4	INT3	INT2	INT1	INT0				
1	0	0	1	1		R/W	Number of Conversions in Conversion FIFO to Generate INT2					Sequencer Address to Generate INT1						
1	0	1	0	0	Interrupt Status Register	R	INST7	INST6	INST5	INST4	INST3	INST2	INST1	INST0				
1	0	1	0	1		R	Actual Number of Conversions Results in Conversion FIFO					Address of Sequencer Instruction being Executed						
1	0	1	1	0	Timer Register	R/W	Timer Preset: Low Byte											
1	0	1	1	1		R/W	Timer Preset: High Byte											
1	1	0	0	0	Conversion FIFO	R	Conversion Data: LSBs											
1	1	0	0	1		R	Address or Sign			Sign	Conversion Data: MSBs							
1	1	0	1	0	Limit Status Register	R	Limit #1 Status											
1	1	0	1	1		R	Limit #2 Status											

\*LM12454 (Refer to Table II).

LM12458 only. Must be set to "0" for the LM12454.

FIGURE 10. LM12454/8 Memory Map for 8-Bit Wide Databus (BW = "1" and Test Bit = "0")



## 2.0 Internal User-Programmable

### Registers (Continued)

Bits 12-15 are used to store the user-programmable acquisition time. The Sequencer keeps the internal S/H in the acquisition mode for a fixed number of clock cycles (nine clock cycles, for 12-bit + sign conversions and two clock cycles for 8-bit + sign conversions or "watchdog" comparisons) plus a variable number of clock cycles equal to twice the value stored in Bits 12-15. Thus, the S/H's acquisition time is  $(9 + 2D)$  clock cycles for 12-bit + sign conversions and  $(2 + 2D)$  clock cycles for 8-bit + sign conversions or "watchdog" comparisons, where  $D$  is the value stored in Bits 12-15. The minimum acquisition time compensates for the typical internal multiplexer series resistance of 2 k $\Omega$ , and any additional delay created by Bits 12-15 compensate for source resistances greater than 100 $\Omega$ . The necessary acquisition time is determined by the source impedance at the multiplexer input. If the source resistance ( $R_S$ ) < 100 $\Omega$  and the clock frequency is 5 MHz, the value stored in bits 12-15 ( $D$ ) can be 0000. If  $R_S > 100\Omega$ , the following equations determine the value that should be stored in bits 12-15.

$$D = 0.45 \times R_S \times f_{CLK}$$

for 12-bits + sign

$$D = 0.36 \times R_S \times f_{CLK}$$

for 8-bits + sign and "watchdog"

$R_S$  is in k $\Omega$  and  $f_{CLK}$  is in MHz. Round the result to the next higher integer value. If  $D$  is greater than 15, it is advisable to lower the source impedance by using an analog buffer between the signal source and the LM12458's multiplexer inputs. The value of  $D$  can also be used to compensate for the settling or response time of external processing circuits connected between the LM12454's MUXOUT and S/H IN pins.

#### Instruction RAM "01"

The second Instruction RAM section is selected by placing a "01" in Bits 8 and 9 of the Configuration register.

Bits 0-7 hold "watchdog" limit #1. When Bit 11 of Instruction RAM "00" is set to a "1", the LM12454/8 performs a "watchdog" comparison of the sampled analog input signal with the limit #1 value first, followed by a comparison of the same sampled analog input signal with the value found in limit #2 (Instruction RAM "10").

Bit 8 holds limit #1's sign.

Bit 9's state determines the limit condition that generates a "watchdog" interrupt. A "1" causes a voltage greater than limit #1 to generate an interrupt, while a "0" causes a voltage less than limit #1 to generate an interrupt.

Bits 10-15 are not used.

#### Instruction RAM "10"

The third Instruction RAM section is selected by placing a "10" in Bits 8 and 9 of the Configuration register.

Bits 0-7 hold "watchdog" limit #2. When Bit 11 of Instruction RAM "00" is set to a "1", the LM12454/8 performs a "watchdog" comparison of the sampled analog input signal with the limit #1 value first (Instruction RAM "01"), followed by a comparison of the same sampled analog input signal with the value found in limit #2.

Bit 8 holds limit #2's sign.

Bit 9's state determines the limit condition that generates a "watchdog" interrupt. A "1" causes a voltage greater than

limit #2 to generate an interrupt, while a "0" causes a voltage less than limit #2 to generate an interrupt.

Bits 10-15 are not used.

### 2.2 CONFIGURATION REGISTER

The Configuration register, 1000 (A4-A1, BW = 0) or 1000x (A4-A0, BW = 1) is a 16-bit control register with read/write capability. It acts as the LM12454's and LM12458's "control panel" holding global information as well as start/stop, reset, self-calibration, and stand-by commands.

Bit 0 is the START/STOP bit. Reading Bit 0 returns an indication of the Sequencer's status. A "0" indicates that the Sequencer is stopped and waiting to execute the next instruction. A "1" shows that the Sequencer is running. Writing a "0" halts the Sequencer when the current instruction has finished execution. The next instruction to be executed is pointed to by the instruction pointer found in the status register. A "1" restarts the Sequencer with the instruction currently pointed to by the instruction pointer. (See Bits 8-10 in the Interrupt Status register.)

Bit 1 is the LM12454/8's system RESET bit. Writing a "1" to Bit 1 stops the Sequencer (resetting the Configuration register's START/STOP bit), resets the Instruction pointer to "000" (found in the Interrupt Status register), clears the Conversion FIFO, and resets all interrupt flags. The RESET bit will return to "0" after two clock cycles unless it is forced high by writing a "1" into the Configuration register's Stand-by bit. A reset signal is internally generated when power is first applied to the part. No operation should be started until the RESET bit is "0".

Writing a "1" to Bit 2 initiates an auto-zero offset voltage calibration. Unlike the eight-sample auto-zero calibration performed during the full calibration procedure, Bit 2 initiates a "short" auto-zero by sampling the offset once and creating a correction coefficient (full calibration averages eight samples of the converter offset voltage when creating a correction coefficient). If the Sequencer is running when Bit 2 is set to "1", an auto-zero starts immediately after the conclusion of the currently running instruction. Bit 2 is reset automatically to a "0" and an interrupt flag (Bit 3, in the Interrupt Status register) is set at the end of the auto-zero (76 clock cycles). After completion of an auto-zero calibration, the Sequencer fetches the next instruction as pointed to by the Instruction RAM's pointer and resumes execution. If the Sequencer is stopped, an auto-zero is performed immediately at the time requested.

Writing a "1" to Bit 3 initiates a complete calibration process that includes a "long" auto-zero offset voltage correction (this calibration averages eight samples of the comparator offset voltage when creating a correction coefficient) followed by an ADC linearity calibration. This complete calibration is started after the currently running instruction is completed if the Sequencer is running when Bit 3 is set to "1". Bit 3 is reset automatically to a "0" and an interrupt flag (Bit 4, in the Interrupt Status register) will be generated at the end of the calibration procedure (4944 clock cycles). After completion of a full auto-zero and linearity calibration, the Sequencer fetches the next instruction as pointed to by the Instruction RAM's pointer and resumes execution. If the Sequencer is stopped, a full calibration is performed immediately at the time requested.

## 2.0 Internal User-Programmable Registers (Continued)

**Bit 4** is the Standby bit. Writing a "1" to Bit 4 immediately places the LM12454/8 in Standby mode. Normal operation returns when Bit 4 is reset to a "0". The Standby command ("1") disconnects the external clock from the internal circuitry, decreases the LM12454/8's internal analog circuitry power supply current, and preserves all internal RAM contents. After writing a "0" to the Standby bit, the LM12454/8 returns to an operating state identical to that caused by exercising the RESET bit. A Standby completion interrupt is issued after a power-up completion delay that allows the analog circuitry to settle. The Sequencer should be restarted only after the Standby completion is issued. The Instruction RAM can still be accessed through read and write operations while the LM12454/8 are in Standby Mode.

**Bit 5** is the Channel Address Mask. If Bit 5 is set to a "1", Bits 13–15 in the conversion FIFO will be equal to the sign bit (Bit 12) of the conversion data. Resetting Bit 5 to a "0" causes conversion data Bits 13 through 15 to hold the instruction pointer value of the instruction to which the conversion data belongs.

**Bit 6** is used to select a "short" auto-zero correction for every conversion. The Sequencer automatically inserts an auto-zero before every conversion or "watchdog" comparison if Bit 6 is set to "1". No automatic correction will be performed if Bit 6 is reset to "0".

The LM12454/8's offset voltage, after calibration, has a typical drift of 0.1 LSB over a temperature range of  $-40^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ . This small drift is less than the variability of the change in offset that can occur when using the auto-zero correction with each conversion. This variability is the result of using only one sample of the offset voltage to create a correction value. This variability decreases when using the full calibration mode because eight samples of the offset voltage are taken, averaged, and used to create a correction value.

**Bit 7** is used to program the SYNC pin (29) to operate as either an input or an output. The SYNC pin becomes an output when Bit 7 is a "1" and an input when Bit 7 is a "0". With SYNC programmed as an input, the rising edge of any logic signal applied to pin 29 will start a conversion or "watchdog" comparison. Programmed as an output, the logic level at pin 29 will go high at the start of a conversion or "watchdog" comparison and remain high until either have finished. See Instruction RAM "00", Bit 8.

**Bits 8 and 9** form the RAM Pointer that is used to select each of a 48-bit instruction's three 16-bit sections during read or write actions. A "00" selects Instruction RAM section one, "01" selects section two, and "10" selects section three.

**Bit 10** activates the Test mode that is used only during production testing. Leave this bit reset to "0".

**Bit 11** is the Diagnostic bit and is available only in the LM12458. It can be activated by setting it to a "1" (the Test bit must be reset to a "0"). The Diagnostic mode, along with a correctly chosen instruction, allows verification that the LM12458's ADC is performing correctly. When activated, the inverting and non-inverting inputs are connected as shown in Table I. As an example, an instruction with "001" for both  $V_{IN+}$  and  $V_{IN-}$  while using the Diagnostic mode typically results in a full-scale output.

### 2.3 INTERRUPTS

The LM12454 and LM12458 have eight possible interrupts, all with the same priority. Any of these interrupts will cause a

hardware interrupt to appear on the  $\overline{\text{INT}}$  pin (31) if they are not masked (by the Interrupt Enable register). The Interrupt Status register is then read to determine which of the eight interrupts has been issued.

TABLE I. LM12458 Input Multiplexer Channel Configuration Showing Normal Mode and Diagnostic Mode

Channel Selection Data	Normal Mode		Diagnostic Mode	
	$V_{IN+}$	$V_{IN-}$	$V_{IN+}$	$V_{IN-}$
000	IN0	GND	$V_{REFOUT}$	GND
001	IN1	IN1	$V_{REF+}$	$V_{REF-}$
010	IN2	IN2	IN2	IN2
011	IN3	IN3	IN3	IN3
100	IN4	IN4	IN4	IN4
101	IN5	IN5	IN5	IN5
110	IN6	IN6	IN6	IN6
111	IN7	IN7	IN7	IN7

TABLE II. LM12454 Input Multiplexer Channel Configuration

Channel Selection Data	MUX +	MUX -
000	IN0	GND
001	IN1	IN1
010	IN2	IN2
011	IN3	IN3
1XX	OPEN	OPEN

The Interrupt Status register, 1010 (A4–A1, BW = 0) or 1010x (A4–A0, BW = 1) must be cleared by reading it after writing to the Interrupt Enable register. This removes any spurious interrupts on the  $\overline{\text{INT}}$  pin generated during an Interrupt Enable register access.

**Interrupt 0** is generated whenever the analog input voltage on a selected multiplexer channel crosses a limit while the LM12454/8 are operating in the "watchdog" comparison mode. Two sequential comparisons are made when the LM12454/8 are executing a "watchdog" instruction. Depending on the logic state of Bit 9 in the Instruction RAM's second and third sections, an interrupt will be generated either when the input signal's magnitude is greater than or less than the programmable limits. (See the Instruction RAM, Bit 9 description.) The Limit Status register will indicate which preprogrammed limit, #1 or #2 and which instruction was executing when the limit was crossed.

**Interrupt 1** is generated when the Sequencer reaches the instruction counter value specified in the Interrupt Enable register's bits 8–10. This flag appears before the instruction's execution.

**Interrupt 2** is activated when the Conversion FIFO holds a number of conversions equal to the programmable value stored in the Interrupt Enable register's Bits 11–15.

The completion of the short, single-sampled auto-zero calibration generates **Interrupt 3**.

The completion of a full auto-zero and linearity self-calibration generates **Interrupt 4**.

## 2.0 Internal User-Programmable Registers (Continued)

**Interrupt 5** is generated when the Sequencer encounters an instruction that has its Pause bit (Bit 1 in Instruction RAM "00") set to "1".

The LM12454/8 issues **Interrupt 6** whenever it senses that its power supply voltage is dropping below 4V (typ). This interrupt indicates the potential corruption of data returned by the LM12454/8.

**Interrupt 7** is issued after a short delay (10 ms typ) while the LM12454/8 returns from Standby mode to active operation using the Configuration register's Bit 4. This short delay allows the internal analog circuitry to settle sufficiently, ensuring accurate conversion results.

### 2.4 INTERRUPT ENABLE REGISTER

The Interrupt Enable register at address location 1001 (A4-A1, BW = 0) or 1001x (A4-A0, BW = 1) has READ/WRITE capability. An individual interrupt's ability to produce an external interrupt at pin 31 (INT) is accomplished by placing a "1" in the appropriate bit location. Any of the internal interrupt-producing operations will set their corresponding bits to "1" in the Interrupt Status register regardless of the state of the associated bit in the Interrupt Enable register. See Section 2.3 for more information about each of the eight internal interrupts.

**Bit 0** enables an external interrupt when an internal "watchdog" comparison limit interrupt has taken place.

**Bit 1** enables an external interrupt when the Sequencer has reached the address stored in Bits 8-10 of the Interrupt Enable register.

**Bit 2** enables an external interrupt when the Conversion FIFO's limit, stored in Bits 11-15 of the Interrupt Enable register, has been reached.

**Bit 3** enables an external interrupt when the single-sampled auto-zero calibration has been completed.

**Bit 4** enables an external interrupt when a full auto-zero and linearity self-calibration has been completed.

**Bit 5** enables an external interrupt when an internal Pause interrupt has been generated.

**Bit 6** enables an external interrupt when a low power supply condition ( $V_A^+ < 4V$ ) has generated an internal interrupt.

**Bit 7** enables an external interrupt when the LM12454/8 return from power-down to active mode.

**Bits 8-10** form the storage location of the user-programmable value against which the Sequencer's address is compared. When the Sequencer reaches an address that is equal to the value stored in Bits 8-10, an internal interrupt is generated and appears in Bit 1 of the Interrupt Status register. If Bit 1 of the Interrupt Enable register is set to "1", an external interrupt will appear at pin 31 (INT).

**Bits 11-15** hold the number of conversions that must be stored in the Conversion FIFO in order to generate an internal interrupt. This internal interrupt appears in Bit 2 of the Interrupt Status register. If Bit 2 of the Interrupt Enable register is set to "1", an external interrupt will appear at pin 31 (INT).

### 2.5 INTERRUPT STATUS REGISTER

This read-only register is located at address 1010 (A4-A1, BW = 0) or 1010x (A4-A0, BW = 1). The corresponding flag in the Interrupt Status register goes high ("1") any time that an interrupt condition takes place, whether an interrupt is enabled or disabled in the Interrupt Enable register. Any

of the active ("1") Interrupt Status register flags are reset to "0" whenever this register is read or a device reset is issued (see Bit 1 in the Configuration Register).

**Bit 0** is set to "1" when a "watchdog" comparison limit interrupt has taken place.

**Bit 1** is set to "1" when the Sequencer has reached the address stored in Bits 8-10 of the Interrupt Enable register.

**Bit 2** is set to "1" when the Conversion FIFO's limit, stored in Bits 11-15 of the Interrupt Enable register, has been reached.

**Bit 3** is set to "1" when the single-sampled auto-zero has been completed.

**Bit 4** is set to "1" when an auto-zero and full linearity self-calibration has been completed.

**Bit 5** is set to "1" when a Pause interrupt has been generated.

**Bit 6** is set to "1" when a low-supply voltage condition ( $V_A^+ < 4V$ ) has taken place.

**Bit 7** is set to "1" when the LM12454/8 return from power-down to active mode.

**Bits 8-10** hold the Sequencer's actual instruction address while it is running.

**Bits 11-15** hold the actual number of conversions stored in the Conversion FIFO while the Sequencer is running.

### 2.6 LIMIT STATUS REGISTER

The read-only register is located at address 1101 (A4-A1, BW = 0) or 1101x (A4-A0, BW = 1). This register is used in tandem with the Limit #1 and Limit #2 registers in the Instruction RAM. Whenever a given instruction's input voltage exceeds the limit set in its corresponding Limit register (#1 or #2), a bit, corresponding to the instruction number, is set in the Limit Status register. Any of the active ("1") Limit Status flags are reset to "0" whenever this register is read or a device reset is issued (see Bit 1 in the Configuration register). This register holds the status of limits #1 and #2 for each of the eight instructions.

**Bits 0-7** show the Limit #1 status. Each bit will be set high ("1") when the corresponding instruction's input voltage exceeds the threshold stored in the instruction's Limit #1 register. When, for example, instruction 3 is a "watchdog" operation (Bit 11 is set high) and the input for instruction 3 meets the magnitude and/or polarity data stored in instruction 3's Limit #1 register, Bit 3 in the Limit Status register will be set to a "1".

**Bits 8-15** show the Limit #2 status. Each bit will be set high ("1") when the corresponding instruction's input voltage exceeds the threshold stored in the instruction's Limit #2 register. When, for example, the input to instruction 6 meets the value stored in instruction 6's Limit #2 register, Bit 14 in the Limit Status register will be set to a "1".

### 2.7 TIMER

The LM12454/8 have an on-board 16-bit timer that includes a 5-bit pre-scaler. It uses the clock signal applied to pin 23 as its input. It can generate time intervals of 0 through  $2^{21}$  clock cycles in steps of  $2^5$ . This time interval can be used to delay the execution of instructions. It can also be used to slow the conversion rate when converting slowly changing signals. This can reduce the amount of redundant data stored in the FIFO and retrieved by the controller.



## 2.0 Internal User-Programmable

### Registers (Continued)

The user-defined timing value used by the Timer is stored in the 16-bit READ/WRITE Timer register at location 1011 (A4-A1, BW = 0) or 1011x (A4-A0, BW = 1) and is pre-loaded automatically. Bits 0-7 hold the preset value's low byte and Bits 8-15 hold the high byte. The Timer is activated by the Sequencer only if the current instruction's Bit 9 is set ("1"). If the equivalent decimal value "N" ( $0 \leq N \leq 2^{16} - 1$ ) is written inside the 16-bit Timer register and the Timer is enabled by setting an instruction's bit 9 to a "1", the Sequencer will delay the same instruction's execution by halting at state 3 (S3), as shown in Figure 11, for  $32 \times N + 2$  clock cycles.

### 2.8 DMA

The DMA works in tandem with Interrupt 2. An active DMA Request on pin 32 (DMARQ) requires that the FIFO interrupt be enabled. The voltage on the DMARQ pin goes high when the number of conversions in the FIFO equals the 5-bit value stored in the Interrupt Enable register (bits 11-15). The voltage on the  $\overline{INT}$  pin goes low at the same time as the voltage on the DMARQ pin goes high. The voltage on the DMARQ pin goes low when the FIFO is emptied. The Interrupt Status register must be read to clear the FIFO interrupt flag in order to enable the next DMA request.

### 3.0 FIFO

The result of each conversion stored in an internal read-only FIFO (First-In, First-Out) register. It is located at 1100 (A4-A1, BW = 0) or 1100x (A4-A0, BW = 1). This register has 32 16-bit wide locations. Each location holds 13-bit data. Bits 0-3 hold the four LSB's in the 12 bits + sign mode or "1110" in the 8 bits + sign mode. Bits 4-11 hold the eight MSB's and Bit 12 holds the sign bit. Bits 13-15 can hold either the sign bit, extending the register's two's complement data format to a full sixteen bits or the instruction address that generated the conversion and the resulting data. These modes are selected according to the logic state of the Configuration register's Bit 5.

The FIFO status should be read in the Interrupt Status register (Bits 11-15) to determine the number of conversion results that are held in the FIFO before retrieving them. This will help prevent conversion data corruption that may take place if the number of reads are greater than the number of conversion results contained in the FIFO. Trying to read the FIFO when it is empty may corrupt new data being written into the FIFO. Writing more than 32 conversion data into the FIFO by the ADC results in loss of the first conversion data. Therefore, to prevent data loss, it is recommended that the LM12454/8's interrupt capability be used to inform the system controller that the FIFO is full.

The lower portion (A0 = 0) of the data word (Bits 0-7) should be read first followed by a read of the upper portion (A0 = 1) when using the 8-bit bus width (BW = 1). Reading the upper portion first causes the data to shift down, which results in loss of the lower byte.

Bits 0-12 hold 12-bit + sign conversion data. Bits 0-3 will be 1110 when using 8-bit plus sign resolution.

Bits 13-15 hold either the instruction responsible for the associated conversion data or the sign bit. Either mode is selected with Bit 5 in the Configuration register.

## 4.0 Sequencer

The Sequencer uses a 3-bit counter (Instruction Pointer, or IP, in Figure 7) to retrieve the programmable conversion instructions stored in the Instruction RAM. The 3-bit counter is reset to 000 during chip reset or if the current executed instruction has its Loop bit (Bit 1 in any Instruction RAM "00") set high ("1"). It increments at the end of the currently executed instruction and points to the next instruction. It will continue to increment up to 111 unless an instruction's Loop bit is set. If this bit is set, the counter resets to "000" and execution begins again with the first instruction. If all instructions have their Loop bit reset to "0", the Sequencer will execute all eight instructions continuously. Therefore, it is important to realize that if less than eight instructions are programmed, the Loop bit on the last instruction must be set. Leaving this bit reset to "0" allows the Sequencer to execute "unprogrammed" instructions, the results of which may be unpredictable.

The Sequencer's Instruction Pointer value is readable at any time and is found in the Status register at Bits 8-10. The Sequencer can go through eight states during instruction execution:

**State 0:** The current instruction's first 16 bits are read from the Instruction RAM "00". This state is one clock cycle long.

**State 1:** Checks the state of the Calibration and Start bits. This is the "rest" state whenever the Sequencer is stopped using the reset, a Pause command, or the Start bit is reset low ("0"). When the Start bit is set to a "1", this state is one clock cycle long.

**State 2:** Perform calibration. If bit 2 or bit 6 of the Configuration register is set to a "1", state 2 is 76 clock cycles long. If the Configuration register's bit 3 is set to a "1", state 2 is 4944 clock cycles long.

**State 3:** Run the internal 16-bit Timer. The number of clock cycles for this state varies according to the value stored in the Timer register. The number of clock cycles is found by using the expression below

$$32T + 2$$

where  $0 \leq T \leq 2^{16} - 1$ .

**State 7:** Run the acquisition delay and read Limit #1's value if needed. The number of clock cycles for 12-bit + sign mode varies according to

$$9 + 2D$$

where D is the user-programmable 4-bit value stored in bits 12-15 of Instruction RAM "00" and is limited to  $0 \leq D \leq 15$ .

The number of clock cycles for 8-bit + sign or "watchdog" mode varies according to

$$2 + 2D$$

where D is the user-programmable 4-bit value stored in bits 12-15 of Instruction RAM "00" and is limited to  $0 \leq D \leq 15$ .

**State 6:** Perform first comparison. This state is 5 clock cycles long.

**State 4:** Read Limit #2. This state is 1 clock cycle long.

**State 5:** Perform a conversion or second comparison. This state takes 44 clock cycles when using the 12-bit + sign mode or 21 clock cycles when using the 8-bit + sign mode. The "watchdog" mode takes 5 clock cycles.

## 4.0 Sequencer (Continued)

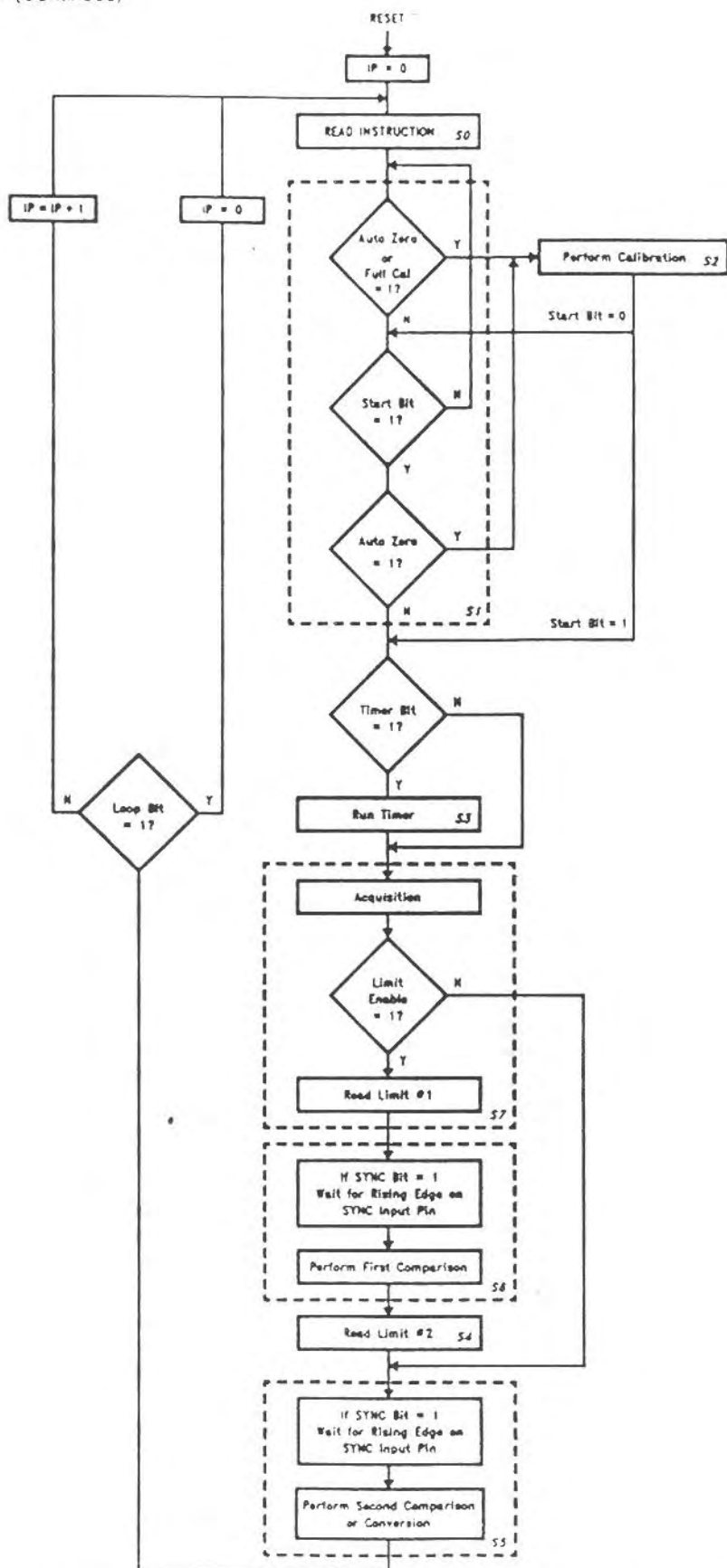


FIGURE 11. Sequencer Logic Flow Chart (IP = Instruction Pointer)

## 5.0 Analog Considerations

### 5.1 REFERENCE VOLTAGE

The difference in the voltages applied to the  $V_{REF+}$  and  $V_{REF-}$  defines the analog input voltage span (the difference between the voltages applied between two multiplexer inputs or the voltage applied to one of the multiplexer inputs and analog ground), over which 4095 positive and 4096 negative codes exist. The voltage sources driving  $V_{REF+}$  or  $V_{REF-}$  must have very low output impedance and noise. The circuit in Figure 12 is an example of a very stable reference appropriate for use with the LM12454/8.

The ADC can be used in either ratiometric or absolute reference applications. In ratiometric systems, the analog input voltage is proportional to the voltage used for the ADC's reference voltage. When this voltage is the system power supply, the  $V_{REF+}$  pin is connected to  $V_A+$  and  $V_{REF-}$  is connected to GND. This technique relaxes the system reference stability requirements because the analog input voltage and the ADC reference voltage move together. This maintains the same output code for given input conditions.

For absolute accuracy, where the analog input voltage varies between very specific voltage limits, a time and temperature stable voltage source can be connected to the reference inputs. Typically, the reference voltage's magnitude will require an initial adjustment to null reference voltage induced full-scale errors.

When using the LM12454/8's internal 2.5V bandgap reference, a parallel combination of a 100  $\mu\text{F}$  capacitor and a 0.1  $\mu\text{F}$  capacitor connected to the  $V_{REFOUT}$  pin is recommended for low noise operation. When left unconnected, the reference remains stable without a bypass capacitor. However, ensure that stray capacitance at the  $V_{REFOUT}$  pin remains below 50 pF.

### 5.2 INPUT RANGE

The LM12454/8's fully differential ADC and reference voltage inputs generate a two's-complement output that is found by using the equation below.

$$\text{output code} = \frac{V_{IN+} - V_{IN-}}{V_{REF+} - V_{REF-}} (4096) - \frac{1}{2} \quad (12\text{-bit})$$

$$\text{output code} = \frac{V_{IN+} - V_{IN-}}{V_{REF+} - V_{REF-}} (256) - \frac{1}{2} \quad (8\text{-bit})$$

Round up to the next integer value between -4096 to 4095 for 12-bit resolution and between -256 to 255 for 8-bit resolution if the result of the above equation is not a whole

number. As an example,  $V_{REF+} = 2.5\text{V}$ ,  $V_{REF-} = 1\text{V}$ ,  $V_{IN+} = 1.5\text{V}$  and  $V_{IN-} = \text{GND}$ . The 12-bit + sign output code is positive full-scale, or 0,1111,1111,1111. If  $V_{REF-} = 5\text{V}$ ,  $V_{REF+} = 1\text{V}$ ,  $V_{IN+} = 3\text{V}$ , and  $V_{IN-} = \text{GND}$ , the 12-bit + sign output code is 0,1100,0000,0000.

### 5.3 INPUT CURRENT

A charging current flows into or out of (depending on the input voltage polarity) the analog input pins, IN0-IN7 at the start of the analog input acquisition time ( $t_{ACQ}$ ). This current's peak value will depend on the actual input voltage applied.

### 5.4 INPUT SOURCE RESISTANCE

For low impedance voltage sources ( $<100\Omega$ ), the input charging current will decay, before the end of the S/H's acquisition time, to a value that will not introduce any conversion errors. For higher source impedances, the S/H's acquisition time can be increased. As an example, operating with a 5 MHz clock frequency and maximum acquisition time, the LM12454/8's analog inputs can handle source impedance as high as 6.67 k $\Omega$ . Refer to Section 2.1, Instruction RAM "00", Bits 12-15 for further information.

### 5.5 INPUT BYPASS CAPACITANCE

External capacitors (0.01  $\mu\text{F}$ -0.1  $\mu\text{F}$ ) can be connected between the analog input pins, IN0-IN7, and analog ground to filter any noise caused by inductive pickup associated with long input leads. It will not degrade the conversion accuracy.

### 5.6 NOISE

The leads to each of the analog multiplexer input pins should be kept as short as possible. This will minimize input noise and clock frequency coupling that can cause conversion errors. Input filtering can be used to reduce the effects of the noise sources.

### 5.7 POWER SUPPLIES

Noise spikes on the  $V_A+$  and  $V_D+$  supply lines can cause conversion errors; the comparator will respond to the noise. The ADC is especially sensitive to any power supply spikes that occur during the auto-zero or linearity correction. Low inductance tantalum capacitors of 10  $\mu\text{F}$  or greater paralleled with 0.1  $\mu\text{F}$  monolithic ceramic capacitors are recommended for supply bypassing. Separate bypass capacitors should be used for the  $V_A+$  and  $V_D+$  supplies and placed as close as possible to these pins.

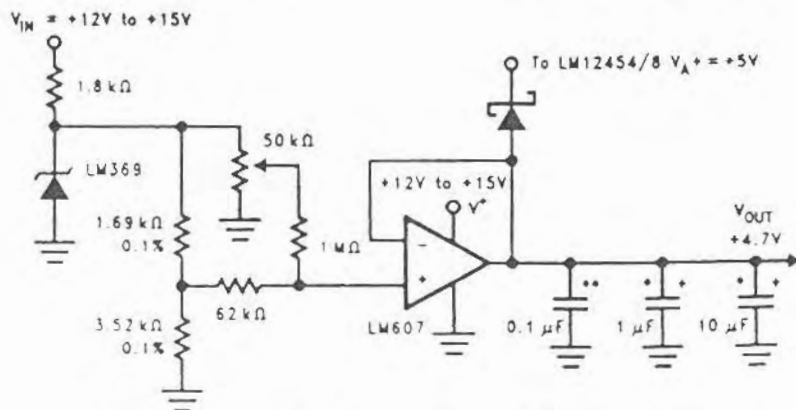


FIGURE 12. Low Drift Extremely Stable Reference Circuit

\*Tantalum

\*\*Ceramic

TL/H/11264-20

## 5.0 Analog Considerations (Continued)

### 5.8 GROUNDING

The LM12454/8's nominal high resolution performance can be maximized through proper grounding techniques. These include the use of separate analog and digital ground planes. The digital ground plane is placed under all components that handle digital signals, while the analog ground plane is placed under all analog signal handling circuitry. The digital and analog ground planes are connected at only one point, the power supply ground. This greatly reduces the occurrence of ground loops and noise.

It is recommended that stray capacitance between the analog inputs or outputs (LM12454: IN0-IN3, MUXOUT+, MUXOUT-, S/H IN+, S/H IN-; LM12458: IN0-IN7, VREF+, and VREF-) be reduced by increasing the clearance (+1/16th inch) between the analog signal and reference pins and the ground plane.

### 5.9 CLOCK SIGNAL LINE ISOLATION

The LM12454/8's performance is optimized by routing the analog input/output and reference signal conductors (pins 34-44) as far as possible from the conductor that carries the clock signal to pin 23. Ground traces parallel to the clock signal trace can be used on printed circuit boards to reduce clock signal interference on the analog input/output pins.

## 6.0 Application Circuits

### 6.1 PC EVALUATION/INTERFACE BOARD

Figure 13 is the schematic of an evaluation/interface board designed to interface the LM12454 or LM12458 with an XT or AT style computer. The board can be used to develop both software and hardware. The board hardwires the BW (Bus Width) pin to a logic high, selecting an 8-bit wide databus. Therefore, it is designed for an 8-bit expansion slot on the computer's motherboard.

The circuit operates on a single +5V supply derived from the computer's +12V supply using an LM340 regulator. This greatly attenuates noise that may be present on the computer's power supply lines. However, your application may only need an LC filter.

Figure 13 also shows the recommended supply ( $V_A$  and  $V_D$ ) and reference input ( $V_{REF+}$  and  $V_{REF-}$ ) bypassing. The digital and analog supply pins can be connected together to the same supply voltage. However, they need separate, multiple bypass capacitors. Multiple capacitors on the supply pins and the reference inputs ensures a low impedance bypass path over a wide frequency range.

All digital interface control signals (IOR, IOW, and AEN), data lines (DB0-DB7), address lines (A0-A9), and IRQ (interrupt request) lines (IRQ2, IRQ3, and IRQ5) connections are made through the motherboard slot connector. All analog signals applied to, or received by, the input multiplexer (IN0-IN7 for the LM12458 and IN0-IN3, MUXOUT+, MUXOUT-, S/H IN+ and S/H IN- for the LM12454),  $V_{REF+}$ ,  $V_{REF-}$ ,  $V_{REFOUT}$ , and the SYNC signal input/output are applied through a DB-37 connector on the rear side of the board. Figure 13 shows that there are numerous analog ground connections available on the DB-37 connector.

The voltage applied to  $V_{REF-}$  and  $V_{REF+}$  is selected using two jumpers, JP1 and JP2. JP1 selects between the voltage applied to the DB-37's pin 24 or GND and applies it to the LM12454/8's  $V_{REF-}$  input. JP2 selects between the LM12454/8's internal reference output,  $V_{REFOUT}$ , and the voltage applied to the DB-37's pin 22 and applies it to the LM12454/8's  $V_{REF+}$  input.

TABLE III. LM12454/8 Evaluation/Interface Board SW DIP-8 Switch Settings for Available I/O Memory Locations

Hexadecimal I/O Memory Base Address	SW DIP-8			
	SW1 (SEL0)	SW2 (SEL1)	SW3 (SEL2)	SW4 (SEL3)
100	ON	ON	ON	ON
120	OFF	ON	ON	ON
140	ON	OFF	ON	ON
160	OFF	OFF	ON	ON
180	ON	ON	OFF	ON
1A0	OFF	ON	OFF	ON
1C0	ON	OFF	OFF	ON
300	OFF	OFF	OFF	ON
340	ON	ON	ON	OFF
280	OFF	ON	ON	OFF
2A0	ON	OFF	ON	OFF

The board allows the use of one of three Interrupt Request (IRQ) lines IRQ2, IRQ3, and IRQ5. The individual IRQ line can be selected using switches 5, 6, and 7 of SW DIP-8. When using any of these three IRQs, the user needs to ensure that there are no conflicts between the evaluation board and any other boards attached to the computer's motherboard.

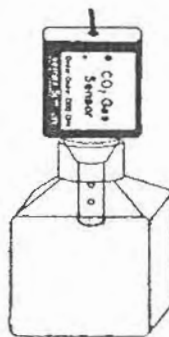
Switches 1-4, along with address lines A5-A9 are used as inputs to GAL16V8 Programmable Gate Array (U2). This device forms the interface between the computer's control and address lines and generates the control signals used by the LM12454/8 for  $\overline{CS}$ ,  $\overline{WR}$ , and  $\overline{RD}$ . It also generates the signal that controls the data buffers. Several address ranges within the computer's I/O memory map are available. Refer to Table III for the switch settings that gives the desired I/O memory address range. Selection of an address range must be done so that there are no conflicts between the evaluation board and any other boards attached to the computer's motherboard. The GAL equations are shown in Figure 14. The GAL functional block diagram is shown in Figure 15.

Figures 16-19 show the layout of each layer in the 3-layer evaluation/interface board plus the silk-screen layout showing parts placement. Figure 17 is the top or component side, Figure 18 is the middle or ground plane layer, Figure 19 is the circuit side, and Figure 16 is the parts layout.

**APENDICE B****MANUAL DE USUARIO**

Para la utilización del sistema de monitoreo para la conservación de frutos es necesario seguir los pasos que a continuación se describen y tomar en cuenta las recomendaciones que se hacen.

- 1.- Apagar la PC.
- 2.- Conectar la tarjeta de adquisición de datos.
- 3.- Conectar los sensores en sus respectivos conectores.
- 4.- Conectar la terminal DB-25S hembra (la cual contiene a los sensores en su otro extremo), al conector DB-25P macho de la tarjeta de adquisición de datos.
- 5.- Encender la PC.
- 6.- Antes de acceder al software de la tarjeta se recomienda calibrar el sensor de CO<sub>2</sub>, para ello:
  - a) Coloque el frasco de 250 ml. (que viene incluido con el sensor) en un lugar donde considere que su contenido de aire pueda ser reemplazado por aire fresco, o bien utilice la bomba de aire para remover el posible contenido de CO<sub>2</sub> que tenga de más.
  - b) Inserte el sensor dentro del frasco procurando que el tapón de hule del sensor selle perfectamente.





7.- Pulsar doble clic con el botón izquierdo del mouse sobre el icono de acceso directo denominado Monitor el cual nos lleva directamente al sistema de monitoreo.

8.- La primera gráfica que aparecerá será la de Temperatura contra Tiempo. El dato leído en ese momento se encontrará en el extremo superior derecho y en la gráfica podrá apreciar el mismo dato representado con un pixel.

Si desea pasar a la gráfica de Bióxido de Carbono contra Tiempo solo tiene que pulsar enter y esperar un momento para que aparezca ya que el software tiene programado un retardo entre cada lectura que se lleve a cabo. Es aquí donde se podrá apreciar el contenido de  $\text{CO}_2$  en el frasco. Normalmente la concentración de este gas en el medio ambiente es de aproximadamente 400 partes por millón (con un margen de  $\pm 100$  ppm.)<sup>1</sup>.

9.- Si en el momento de estar observando la gráfica de  $\text{CO}_2$  contra Tiempo nota que las lecturas son significativamente más altas o más bajas de las 400 ppm. basta con presionar el botón de calibración con la punta de un lápiz o un clip y soltarlo en el momento que vea parpadear el led indicador tres veces consecutivamente. Después de 30 segundos la lectura deberá estabilizarse a un valor aproximado de 400 ppm.

Nota.- Este paso solo debe llevarse a cabo si está seguro que siguió correctamente el paso número 6. A veces por descuido exhalamos directamente a la boca del frasco, esto hace que los niveles de  $\text{CO}_2$  que marca el sensor sean rebasados ya que la exhalación humana tiene una concentración de  $\text{CO}_2$  cercana a las 50,000 ppm.

10.- Si ya se ha calibrado el sensor de  $\text{CO}_2$ , proceda a colocar el sensor en el lugar donde desee hacer la medición.

Con solo pulsar enter usted podrá recorrer todas las gráficas, el orden de las mismas es la siguiente:

- 1° Temperatura ( $^{\circ}\text{C}$ ) contra Tiempo
- 2°  $\text{CO}_2$  (ppm) contra Tiempo
- 3°  $\text{O}_2$  (ppm) contra Tiempo
- 4° Presión (psia) contra Tiempo
- 5° Humedad (%HR) contra Tiempo

11.- Respecto al sensor de  $\text{O}_2$ , en condiciones normales este debe estar sensando alrededor de 213430 ppm, lo cual es equivalente a 210 mBar de  $\text{O}_2$ .

12.- Para el sensor de presión en condiciones normales debe estar sensando alrededor de 12.20 psia. que es la presión aproximada en la ciudad de Huajuapán según datos obtenidos del Observatorio Meteorológico de la Estancia.

13.- La respuesta de los sensores de humedad relativa y temperatura dependen de las condiciones climáticas del lugar donde se lleven a cabo las mediciones.

14.- Culminando las mediciones, el archivo de datos generado lo podrá encontrar abriendo la carpeta denominada **tc**, posteriormente abra la carpeta **bgi** y pida que le muestre los archivos de modo texto, estos archivos tienen como prefijo la letra **b** y posteriormente tienen la fecha actual (día, mes año), seguidos de la extensión que es de tipo **.txt**. Es decir si la lectura se llevo a cabo el día 22 de abril del 2000, el archivo generado tendrá como nombre **b220400.txt**.

Los archivos pueden ser abiertos desde cualquier editor o bien desde el excel por si desea manipular la información. El orden de los campos es: DIA, MES, AÑO, HORA, MINUTO, TEMPERATURA, CO<sub>2</sub>, O<sub>2</sub>, PRESION, HUMEDAD, tal como se muestran en la siguiente tabla.

DIA	MES	AÑO	HORA	MINUTO	TEMP	CO <sub>2</sub>	O <sub>2</sub>	PRESION	HUMEDAD
22	04	00	8	34	28.645221	437.62741	213430.2351	12.19571	36.876218
22	04	00	8	35	28.628432	430.94639	210543.7682	12.20725	36.855342
22	04	00	8	36	28.678729	433.87932	212872.6543	12.32645	36.657481

<sup>1</sup> La concentración de CO<sub>2</sub> en la atmósfera de la tierra ha ido incrementando en el siglo 20 a un nivel promedio de 370 ppm. (en 1997). Los niveles dependen de las fuentes de contaminación como lo son las industrias y los automóviles ya que estas emiten altas concentraciones de CO<sub>2</sub>.



## GLOSARIO

**ADC.** Convertidor Analógico Digital. Dispositivo que convierte señales analógicas, en códigos binarios para una computadora.

**ADQUISICIÓN DE DATOS.** Recolección automática de datos analógicos digitalizados desde sensores y aparatos de lectura en una fábrica, laboratorios o entornos médicos o científicos para su ingreso a una computadora.

**BINARIO.** Sistema numérico de base dos. Binario significa “dos” y es el principio fundamental sobre el que se basan las computadoras digitales. Todo lo introducido a una computadora es convertido en números binarios formados por los dos dígitos 0 o 1.

**BIT.** Dígito binario. Un dígito simple de un número binario (1 o 0).

**BIT MENOS SIGNIFICATIVO.** Bit que se halla en la primera posición de derecha a izquierda en un número binario.

**BIT MÁS SIGNIFICATIVO.** Bit que se halla en la primera posición de izquierda a derecha en un número binario.

**BUS.** Un canal o ruta común entre dispositivos del hardware, ya sea internamente entre los componentes de la computadora o externamente entre estaciones de una red de comunicaciones.

**BUS DE DATOS.** Trayecto interno a través del cual los datos son transferidos hacia y desde el procesador.

**BUS DE DIRECCIONES.** Canal interno desde el procesador a la memoria a través del cual se transmiten las direcciones de los datos (no los datos).

**BYTE.** La unidad común de almacenamiento en computación, desde computadoras personales hasta macrocomputadoras. Se compone de ocho dígitos binarios (bits).

**CARÁCTER.** Una única letra, dígito o símbolo especial tal como un punto decimal o un coma. Un carácter es equivalente a un byte.

**CÓDIGO.** Un conjunto de símbolos de máquina que representa datos o instrucciones.

**CPU.** Unidad Central de Procesamiento. Parte elemental de una computadora que realiza la computación. También llamada procesador la cual está constituida por la unidad de control y la unidad aritmético lógica.

**DISPLAY.** Elemento básico de presentación de texto y gráficos.

**DMA.** Acceso directo a memoria.

**ELECTRICIDAD.** Flujo de electrones en un circuito.

**FIFO.** Primero en entrar - primero en salir. Registro de almacenamiento de datos donde el primer dato que entra es el primero que sale.

**HARDWARE.** Toda la maquinaria y equipamiento de la computadora.

**HEXADECIMAL.** Significa dieciséis. Un sistema numérico de base 16 usado como una forma abreviada de representar todos los valores posibles de un byte. A cada medio byte (cuatro bits) se le asigna un dígito hexadecimal.

**IMPEDANCIA.** Resistencia que opone un circuito al flujo de la corriente.

**INTERRUPCIÓN.** Una señal que capta la atención de la computadora y que es generada habitualmente cuando se requiere una entrada o una salida.

**ISA.** Arquitectura Industrial Estándar. Son los buses de 8 y 16 bits de las computadoras personales.

**LED.** Diodo Emisor de Luz. Una tecnología de exhibición que utiliza una variedad particular del diodo semiconductor que emite luz cuando está cargado con electricidad.

**LENGUAJE.** Conjunto de símbolos y reglas utilizado para conducir información.

**LINEA DE DATOS.** Un circuito individual, o línea, que transporta los datos dentro de una computadora o canal de comunicaciones.

**MATERIAL PIEZOELECTRICO.** En el área de la electrónica se utilizan cristales de cuarzo o de turmalina, los cuales manifiestan el efecto piezoeléctrico. Estos cristales se deforman mecánicamente en presencia de un campo eléctrico. Lo contrario también sucede; esto es, cuando el cristal se deforma a causa de una fuerza mecánica, se desarrolla un potencial a través del cristal.

**MEMORIA.** Almacenamiento de trabajo de la computadora. La memoria es un recurso importante de la computadora, ya que determina el tamaño y el número de programas que pueden ejecutarse al mismo tiempo como también la cantidad de datos que pueden ser procesados instantáneamente.

**MENÚ.** Lista de opciones y comandos disponibles mostrada en la pantalla en un programa interactivo.

**MICROPROCESADOR.** Una unidad central de procesamiento (CPU) en un solo chip. Para funcionar como una computadora requiere suministro de potencia, reloj y memoria.

**MULTIPLEXOR.** Es un elemento combinatorio (sin memoria) controlados por un selector de dirección, el cual dirige una de las muchas entradas de señal a la salida.

**PC.** Computadora personal. Reciben esta denominación todas las máquinas que se ajustan a los estándares de IBM PC.

**PERIFÉRICO.** Cualquier dispositivo de hardware conectado a una computadora, como el monitor, teclado, impresora, etc.

**PIXEL.** Elemento de Imagen. El elemento más pequeño en una pantalla de presentación de video. Una pantalla se divide en miles de pequeños puntos, y un pixel es uno o más puntos que se tratan como una unidad.

**PROGRAMA.** Una colección de instrucciones que indican a la computadora que debe hacer. Un programa se denomina software; por lo tanto, programa, software e instrucciones son sinónimos.

**PROTOCOLO.** Un conjunto de normas y regulaciones que gobiernan la transmisión y recepción de datos.

**RECEPTOR.** Dispositivo que recibe señales.

**RESOLUCIÓN.** En un convertidor analógico digital, es el cambio en la salida digital producido por un pequeño cambio en la entrada analógica.

**SISTEMA OPERATIVO.** Un programa maestro de control que maneja la computadora y actúa como planificador y agente de tránsito. Es el primer programa que se carga en la memoria de la computadora después de que esta ha sido encendida y el núcleo central del mismo debe estar siempre residente en memoria.



## BIBLIOGRAFÍA

- 1980      *Sistemas de Seguridad Electrónicos.*  
Ediciones Orbis S. A.  
Barcelona.
- H. R. Everett.  
1995      *Sensors for Mobile Robots Theory and Application*  
AK Peters.  
USA.
- Jesús Soria Ruíz., Carlos A. Ortiz Solorio.  
1998      *Sensores Remotos Principios y Aplicaciones  
en la Evaluación de los Recursos Naturales.*  
Sociedad Mexicana de la Ciencia del Suelo.  
México.
- Jack P. Holman.  
1990      *Métodos Experimentales para Ingenieros.*  
McGraw-Hill.  
México.
- José Luis Amoros.  
1958      *Cristalofísica I. Propiedades Continuas.*  
Ediciones Aguilar S. A.  
Madrid
- Douglas A. Skoog., James J. Leary.  
1994      *Análisis Instrumental.*  
Cuarta Edición.  
McGraw Hill.  
España.

Barry B. Brey

1995 *Los Microprocesadores Intel  
Arquitectura, Programación e Interfaces.*  
Tercera Edición.  
Prentice Hall.  
México.

1991 *Computer Dictionary.*  
Published by Microsoft Press.  
Washington.

Ed. Willis J. Tompkins., John G. Webster.

1998 *Interfacing Sensors to the IBM PC.*  
Prentice Hall.  
USA.

Jaime Raúl del Valle Orta.

1987 *Interface Serie EIA RS 232.*  
Escuela Nacional de Estudios Profesionales Aragón.  
México.

Triebel, Walter A.

1997 *The 8088 and 8086 Microprocessors: Programming,  
Interfacing, software, hardware and applications.*  
Prentice Hall.  
EUA.

Ronald J. Tocci

1993 *Sistemas Digitales.*  
Quinta Edición.  
Prentice Hall.  
México.

Albert Paul Malvino.

1994      *Principios de Electrónica.*  
Quinta Edición.  
McGraw Hill.  
España.

William H. Hayt, Jr.

1993      *Análisis de Circuitos en Ingeniería*  
Quinta Edición  
McGraw Hill  
México

Harvey E. White

1995      *Física Descriptiva.*  
Segunda Edición.  
Reverté Ediciones.  
México.

H.M. Deitel., P.J. Deitel.

1995      *Como Programar en C/C++.*  
Segunda Edición.  
Prentice Hall  
México.

1993      *Data Acquisition Databook.*  
National Semiconductor.

1998      *Linear Databook 1.*  
National Semiconductor Corporation.