



UNIVERSIDAD TECNOLÓGICA DE LA MIXTECA

**CONTROL VECTORIAL DE CORRIENTE DE UN
INVERSOR TRIFÁSICO CLÁSICO CON AISLAMIENTO
ÓPTICO**

TESIS
PARA OBTENER EL TÍTULO DE:
INGENIERO EN ELECTRÓNICA

PRESENTA:
SAÚL GARCÍA SÁNCHEZ

DIRECTOR DE TESIS:
DR. JOSÉ ANTONIO JUÁREZ ABAD

CO-DIRECTOR DE TESIS:
DR. JESÚS LINARES FLORES

Huajuapán de León, Oaxaca, México. Septiembre de 2024

Tesis presentada en septiembre de 2024 ante
los siguientes sinodales:

Dr. Marco Antonio Contreras Ordaz
Dr. Arturo Hernández Méndez
M.C. Arturo Pablo Sandoval García

Director de tesis:
Dr. José Antonio Juárez Abad

Co-director de tesis:
Dr. Jesús Linares Flores

Dedicatorias

A mi madre, por su amor e inquebrantable fortaleza a lo largo de estos años.

A mi padre, por el silencio lleno de sabiduría que siempre me ha guiado.

A mis hermanas, por su constante apoyo.

Saúl

Agradecimientos

Por su apoyo incondicional y valiosa orientación en cada etapa de esta tesis:

Dr. José Antonio Juárez Abad

Por su constante disponibilidad y experiencia:

Dr. Jesús Linares Flores

Por su valiosa colaboración en este trabajo:

Dr. Marco Antonio Contreras Ordaz

Dr. Arturo Hernández Méndez

M.C. Arturo Pablo Sandoval García

Resumen

En respuesta a la creciente demanda de optimización en sistemas embebidos, esta tesis se centra en la integración de modelos de Simulink con procesadores de la serie C2000 de Texas Instruments, con el objetivo de mejorar el rendimiento de un inversor trifásico clásico. Para lograrlo, se ha incorporado un algoritmo de control vectorial de corriente y un enlace de comunicación óptico destinado a gestionar el circuito de excitación de los interruptores de potencia.

Para la integración de los modelos de Simulink en los procesadores C2000, se empleó el paquete Embedded Coder Support Package. El proceso incluyó la instalación de control-SUITE y Code Composer Studio, así como la configuración de componentes específicos, como los MCUs en tiempo real de la serie C2000.

La implementación del algoritmo de control vectorial de corriente, utilizando la técnica SVM (Space Vector Modulation), permitió mantener las corrientes sinusoidales en la carga RL balanceada (motor trifásico de inducción tipo jaula de ardilla). Además, la integración del enlace óptico para la conmutación demostró ser eficaz para reducir la interferencia del ruido eléctrico, lo que resultó en una mejora significativa en la estabilidad y precisión del sistema.

La tesis confirma que es factible desarrollar un control vectorial de corriente eficiente utilizando la técnica SVM en un microcontrolador de la serie C2000 y un enlace de comunicación serial por fibra óptica, para minimizar el impacto del ruido eléctrico.

Índice general

Dedicatoria	I
Agradecimientos	III
Resumen	V
1. Introducción	1
1.1. Introducción	1
1.2. Trabajos relacionados	3
1.3. Planteamiento del problema	5
1.4. Justificación	6
1.5. Hipótesis	7
1.6. Objetivos de la investigación	7
1.6.1. Objetivo general	7
1.6.2. Objetivos específicos	7
1.7. Metas	7
1.8. Metodología	8
1.9. Estructura de la tesis	10
2. Marco teórico	11
2.1. Convertidores CD/CA	11
2.2. Representación de señales eléctricas en el espacio vectorial	13
2.2.1. Sistema trifásico de 4 hilos	14
2.2.2. Sistema trifásico de 3 hilos	16
2.3. Inversor Trifásico Fuente de Voltaje	17
2.3.1. Estados de conmutación para el VSI trifásico	18
2.4. Señales de salida en SVM	20
2.4.1. Representación de los voltajes $\mathbf{v}(\mathbf{k})$ en el plano $\alpha\beta$	22
2.5. Principio de operación de la estrategia de control vectorial de corriente	25
2.5.1. Esquema de control para supresión de contenido armónico de corriente	27
2.5.2. Esquema de control de respuesta rápida de corriente	31
2.6. Enlace óptico	33
2.6.1. Principio de operación	34
2.7. Placas de circuito impreso	36

3. Diseño del sistema propuesto	39
3.1. Especificaciones del sistema	39
3.2. Partición de Hardware y Software	41
3.3. Iteración e Implementación	41
4. Diseño detallado del Hardware	43
4.1. Aislamiento óptico	43
4.1.1. Módulo transmisor óptico	43
4.1.2. Módulo receptor óptico	46
4.2. Módulo sensor de corriente	48
4.3. Módulo inversor trifásico	51
4.4. Microcontrolador	54
4.4.1. Kit de desarrollo LaunchPad F28069M	54
4.4.2. Kit de evaluación LaunchPad TM4C123G	55
5. Diseño detallado del Software	57
5.1. Configuración del circuito de control	57
5.1.1. Esquema de control	58
5.2. Programación del esquema de control	59
5.2.1. Vector error de corriente	59
5.2.2. Detección del vector error de corriente	59
5.2.3. Detección del vector voltaje de referencia	61
5.2.4. Selección entre el modo de conmutación K1 y K2	63
5.2.5. Comparador de amplitud	66
5.3. Comunicación Serial a través de la UART	66
5.4. Convertidor Analógico a Digital	68
5.5. Comunicación Serial por SPI	70
5.6. Implementación del algoritmo de control	72
5.7. Generador de secuencia de conmutación	73
6. Integración de componentes Hardware y Software	77
6.1. Plataforma experimental	77
6.1.1. Bus de CD	78
6.1.2. Cálculo del capacitor para el puente rectificador	79
6.2. Inversor trifásico	80
6.3. Módulo DAC	81
7. Experimentación	83
7.1. Pruebas y resultados en lazo abierto	83
7.1.1. Prueba del enlace óptico	83
7.1.2. Prueba del inversor trifásico	84
7.2. Pruebas y resultados en lazo cerrado	85
7.2.1. Prueba del enlace óptico	85
7.2.2. Prueba del control vectorial de corriente	86
8. Conclusiones y trabajos futuros	91
Bibliografía	95

Índice de figuras

1.1.	Diagrama a bloques del sistema propuesto.	5
1.2.	Diagrama del ciclo de vida del diseño de sistemas embebidos.	8
2.1.	Clasificación general de los inversores.	11
2.2.	Inversor de modo conmutado de una pierna.	13
2.3.	Evolución en el tiempo de los voltajes trifásicos.	14
2.4.	Representación de un sistema trifásico de voltaje balanceado	15
2.5.	Relación entre voltajes de línea y fase.	16
2.6.	Inversor trifásico conformado por tres semipuentes.	17
2.7.	Inversor trifásico simplificado.	18
2.8.	Estados de conmutación.	19
2.9.	Vectores de voltaje $\mathbf{v}(\mathbf{k})$	21
2.10.	Forma de onda de los voltaje de fase para los vectores de voltaje no nulos	22
2.11.	Rotación del vector \mathbf{V}_s de un sistema trifásico de secuencia abc	22
2.12.	Componentes vectoriales de los voltajes de fase	24
2.13.	Hexágono vectorial en el plano $\alpha\beta$	24
2.14.	Circuito inversor trifásico.	25
2.15.	Principio del control vectorial de corriente.	27
2.16.	Hexágono para la región de \mathbf{e}	27
2.17.	Hexágonos para la región de $\Delta\mathbf{i}$	28
2.18.	Circuito control de frecuencia de conmutación.	29
2.19.	Nuevo eje de referencia para $\Delta\mathbf{i}$	30
2.20.	Determinación de \mathbf{e}	32
2.21.	Hexágono de conmutación de dos estados.	33
2.22.	Fibra Óptica.	34
2.23.	Principio de transmisión por fibras ópticas.	35
2.24.	Enlace de comunicación.	36
3.1.	Diagrama esquemático del sistema.	40
4.1.	Diagrama esquemático del transmisor óptico.	44
4.2.	Diseño de PCB del transmisor óptico.	45
4.3.	Vista en 3D del módulo transmisor óptico.	45
4.4.	Diagrama esquemático del receptor óptico.	47
4.5.	Diseño de PCB del receptor óptico.	47
4.6.	Vista en 3D del módulo receptor óptico.	47
4.7.	Diagrama esquemático del sensor de corriente.	50
4.8.	Diseño de PCB del sensor de corriente.	50

4.9. Vista en 3D del módulo sensor de corriente.	50
4.10. Diagrama esquemático del inversor trifásico.	52
4.11. Diseño de PCB del inversor trifásico.	52
4.12. Vista en 3D del módulo inversor trifásico.	53
4.13. LAUNCHXL-F28069M C2000 Piccolo LaunchPad.	54
4.14. EK-TM4C123G Tiva LaunchPad Evaluation Board.	56
5.1. Configuración del circuito de control.	58
5.2. Determinación del vector Δi	59
5.3. Región del vector error de corriente Δi	60
5.4. Detección del vector Δi	61
5.5. Detección del vector e	61
5.6. Matriz de rotación (ecuación 2.24).	62
5.7. Derivada y filtro.	62
5.8. Filtro FIR.	62
5.9. Detección de e	63
5.10. Conmutador electrónico.	63
5.11. Modo bajo contenido armónico de corriente.	64
5.12. Modo repuesta rápida de corriente.	64
5.13. Selección del modo de conmutación.	65
5.14. Detector del vector voltaje $V(0)$ y $V(7)$	65
5.15. Comparador de amplitud.	66
5.16. Subsistema del bloque comparador de amplitud.	66
5.17. Transmisión serial del vector $v(k)$	67
5.18. Bloque C28x SCI Transmit.	68
5.19. Lectura de las corrientes de fase.	69
5.20. Configuración del bloque ADC en Simulink.	70
5.21. Comunicación serial por SPI	70
5.22. Corrientes de referencia.	71
5.23. Configuración del bloque SPI en Simulink.	71
5.24. Programación del software embebido del control vectorial de corriente	72
5.25. Comportamiento del circuito generador de tiempo muerto.	73
5.26. Trama serial de datos.	74
6.1. Plataforma experimental	78
6.2. Bus de CD	78
6.3. Inversor trifásico	80
6.4. Módulo DAC	81
7.1. Pulso de conmutación a 50 kHz.	84
7.2. Corrientes de fase en lazo abierto.	85
7.3. Transmisión del vector voltaje $v(k)$	85
7.4. Corriente de referencia $i^* = 1.2$ A.	87
7.5. Corriente de referencia $i^* = 1.5$ A.	87
7.6. Corrientes de fase en la carga dinámica.	89

Índice de tablas

2.1.	Relación entre $\mathbf{v}(\mathbf{k})$ y (S_a, S_b, S_c)	18
2.2.	Voltajes de salida del inversor	20
2.3.	Voltajes de salida del inversor en coordenadas $\alpha\beta$	23
2.4.	Región de $\Delta\mathbf{i}$, \mathbf{e} y modos de conmutación	29
2.5.	Combinaciones posibles para detectar $\Delta\mathbf{i}$	30
2.6.	Región de $\Delta\mathbf{i}$ y modo de conmutación.	31
2.7.	Detección de \mathbf{e}	33
4.1.	Componentes del módulo transmisor por fibra óptica	46
4.2.	Componentes del módulo receptor por fibra óptica	48
4.3.	Rangos posibles de corriente nominal	49
4.4.	Componentes del módulo sensor de corriente	51
4.5.	Componentes del módulo inversor trifásico	53
5.1.	Relación entrada/salida para el bloque combinacional Vector Comparador. .	60
5.2.	Representación decimal del vector $\mathbf{v}(\mathbf{k})$	67
7.1.	Datos de placa del motor de inducción EM3155T	84
7.2.	Parámetros de configuración de la UART	85

1 Introducción

1.1. Introducción

Actualmente, la mayor parte de la energía eléctrica se genera y distribuye en forma de onda trifásica senoidal a una frecuencia de 60 Hz. Esta configuración permite que la potencia instantánea suministrada por un sistema trifásico sea constante (no pulsante), lo que resulta en una transmisión más uniforme de la energía y reducción de las vibraciones en las máquinas eléctricas. En este contexto, los sistemas electrónicos de potencia desempeñan un papel crucial al procesar y controlar el flujo de energía eléctrica, ya sea en corriente directa (CD) o en corriente alterna (CA), asegurando un suministro adecuado de voltajes y corrientes, adaptando de manera óptima el tipo o nivel de energía a las cargas de los usuarios, ya sea en entornos residenciales, comerciales, industriales, entre otros.

Los procesadores electrónicos de potencia, por lo general, consisten en más de una etapa de conversión independientes, cada una desacoplada por elementos de almacenamiento de energía como capacitores e inductores. Un convertidor es un módulo básico que integra dispositivos semiconductores de potencia, los cuales son controlados por señales electrónicas a través de circuitos integrados (CI). Estos convertidores se agrupan de acuerdo a las diferentes topologías y tipo. Los cuatro esquemas de conversión de potencia eléctrica se clasifican en función de la relación entre la entrada y la salida, como: Entrada CA/Salida CD, Entrada CD/Salida CA, Entrada CD/Salida CD y Entrada CA/Salida CA [1].

Al convertidor CD/CA se le conoce específicamente como *inversor*, debido a que el circuito transfiere energía eléctrica desde una fuente de corriente directa hacia una carga en corriente alterna, al invertir la dirección de la corriente eléctrica. Es decir, los inversores permiten obtener una o más salidas en CA a partir de una batería, una celda de combustible, una celda solar u otra fuente de CD. Cuando los interruptores controlables del convertidor se activan o desactivan a frecuencias mucho más altas que la frecuencia de línea (frecuencia fundamental), se les denomina convertidores de conmutación forzada [2].

Los avances en la tecnología de manufactura de semiconductores han permitido mejorar significativamente la capacidad de manejo de voltajes y corrientes, así como las velocidades de conmutación de los dispositivos semiconductores de potencia. Por su grado de controlabilidad, los dispositivos semiconductores de potencia comúnmente utilizados en inversores son del tipo: transistores de unión bipolar (BJT, *Bipolar Junction Transistors*), transistores de efecto de campo metal-óxido-semiconductor (MOSFET, *Metal-Oxide-Semiconductor Field Effect Transistors*) o transistores bipolares de compuerta aislada (IGBT, *Insolated Gate Bipolar Transistors*).

En busca de mejorar la calidad de la energía eléctrica, se han desarrollado diversas topologías, estrategias de control y modulación que incrementan la eficiencia y reducen el contenido armónico total (THD, *Total Harmonic Distortion*) en los inversores. Una de las técnicas de modulación más comunes es la modulación por ancho de pulso (PWM, *Pulse Width Modulation*), que, aunque efectiva, puede generar altas pérdidas de conmutación debido al elevado número de conmutaciones. En contraste, las técnicas de modulación por ancho de pulso de vectores espaciales (SVPWM, *Space Vector Pulse Width Modulation*) o simplemente modulación por vectores espaciales (SVM, *Space Vector Modulation*), ofrecen un menor THD, mejor aprovechamiento del Bus de CD, una salida significativamente mejorada y un rendimiento superior a altas frecuencias de conmutación [3].

La técnica SVM se considera como una técnica avanzada de modulación PWM, utilizada principalmente en inversores trifásicos. A diferencia de la modulación PWM tradicional, que ajusta el voltaje de salida mediante la modulación de ancho de pulso, la SVM se basa en la generación de secuencias de conmutación para el inversor. En esta técnica, se elige la secuencia de conmutación de manera que el voltaje de salida trifásico, representado como un vector bidimensional en el plano complejo, coincida en magnitud y posición con el vector espacial de referencia generado por el algoritmo de control [4].

En el control de inversores trifásicos con circuitos de excitación independiente, se presenta un desafío al transmitir las señales de control desde el circuito de mando a los dispositivos de potencia. Esto se debe a que los semiconductores de potencia, a causa de la configuración del circuito, poseen terminales de excitación que se encuentran a distintos niveles de voltaje con respecto a tierra, lo cual complica la interfaz entre ambos circuitos.

Existen dos soluciones principales para manejar la diferencia de potencial: el acoplamiento óptico y el magnético. Ambas soluciones ofrecen la capacidad de eliminar el ruido eléctrico inducido por las corrientes de retorno y de conmutación en la etapa de potencia, ya que proporcionan un aislamiento galvánico completo (transmisión de señales sin una conexión eléctrica directa). En el acoplamiento óptico se emplean fibras ópticas u optoacopladores,

dispositivos que transmiten las señales a través de luz (LED y fototransistor o fotodiodo). Por otro lado, el acoplamiento magnético se logra mediante transformadores de alta y baja frecuencia, los cuales permiten transferir las señales de control a través de un acoplamiento magnético [5].

1.2. Trabajos relacionados

Navae *et al.* [6], presentan un nuevo esquema de control para inversores PWM controlados por corriente. Este esquema de modulación destaca por su bajo contenido de corriente armónica en estado estable y una respuesta rápida en corriente durante el estado transitorio. La técnica de modulación se basa en el vector error de corriente, representado en el espacio vectorial complejo, para generar los pulsos de conmutación que controlan al inversor se utilizan memorias ROM. A diferencia de las técnicas de control basadas en modelos, este esquema es independiente de las constantes de la carga, lo que hace que sea un esquema de control atractivo para aplicaciones que enfrentan variaciones de carga.

Nava-Segura *et al.* [7], presentan la simulación de un filtro activo utilizando una estrategia de control basada en vectores. Esta implementación sustituye el uso de controladores de corriente basados en histéresis con frecuencia de conmutación variable, lo que permite mantener la frecuencia de conmutación del inversor constante tanto en regímenes transitorios como permanentes. Los resultados presentados del filtro activo muestran la efectividad de la técnica de control basada en vectores para inyectar corriente de compensación contra-armónica en el sistema de potencia y su capacidad para responder rápidamente durante el estado transitorio.

Escobar-Noriega [8], presenta un control de corriente basado en vectores espaciales, implementado en un equipo dSPACE para gestionar las corrientes trifásicas en un motor asíncrono. La elección del equipo dSPACE se debe a las avanzadas capacidades de procesamiento en tiempo real, que son cruciales para la ejecución precisa del algoritmo de control vectorial. El hardware de alto rendimiento de dSPACE no solo facilitó la implementación exacta del control, sino que también permitió la integración con herramientas de simulación como MatLab/Simulink, lo que resultó en una validación y ajuste eficiente del modelo.

Ogasawara *et al.* [9], presentan un sistema de control vectorial para una máquina de inducción utilizando un inversor PWM con fuente de voltaje y toma de punto medio. Este inversor es capaz de generar voltajes de línea a línea en cinco niveles distintos, lo que contribuye a la reducción de las corrientes armónicas. El controlador de corriente propuesto emplea la teoría del vector espacial para optimizar el manejo de las corrientes armónicas. Su método de control se basa en la comparación instantánea entre el vector de voltaje apli-

cado y el vector de voltaje de referencia, con el objetivo de minimizar el error de corriente al seleccionar el vector de voltaje que reduzca esta desviación.

Jun-Li *et al.* [10], presentan un nuevo control de corriente basado en la teoría de control vectorial para un inversor de tres niveles. Este trabajo demuestra que un control preciso de la corriente y el mantenimiento del balance de voltaje en el punto neutro se logra eficazmente con la aplicación de esta teoría. Además, el esquema de control propuesto facilita la reducción eficiente de armónicos y ofrece una rápida respuesta a las variaciones en la corriente de referencia, mejorando así el rendimiento en aplicaciones relacionadas con motores de inducción y filtros activos.

Varatharajan *et al.* [11], presentan el uso de fibras ópticas plásticas para el control a distancia de dispositivos electrónicos de potencia, con un enfoque en el desarrollo de un bus de comunicación que permita la comunicación y control en tiempo real. El bus de comunicación propuesto se basa en la multiplexión de la señal para manejar hasta 15 dispositivos en tiempo real, con una distancia máxima de 40 metros entre nodos. Este protocolo de comunicación facilita la transmisión y recepción de datos, incluyendo señales PWM y retroalimentación de corriente, entre la unidad de control y los semiconductores de potencia.

Zhang *et al.* [12], presentan un circuito de compuerta para MOSFETs que utiliza una fuente de conmutación aislada mediante fibra óptica. Esta solución destaca por su alta inmunidad al ruido, su tamaño compacto, bajo peso y funciones de protección robustas y flexibles. El diseño propuesto sustituye el transformador de aislamiento tradicional por una fibra óptica plástica, que transmite la potencia de puerta mediante luz láser a través de la fibra óptica. Este enfoque no solo permite alcanzar una alta tensión de aislamiento, sino que también reduce significativamente el tamaño y peso del circuito.

1.3. Planteamiento del problema

Con la creciente demanda de sistemas de energía más eficientes y confiables, el control de los mismos se ha convertido en un desafío crucial. El control vectorial de corriente aplicado especialmente a inversores trifásicos, desempeña un papel fundamental en la optimización de la eficiencia y robustez del sistema eléctrico. Adicionalmente, la integración de técnicas avanzadas de aislamiento óptico a este tipo de sistemas introduce beneficios y mejoras adicionales que deben ser abordadas para mejorar la precisión y fiabilidad del control.

De acuerdo a lo anterior, en el presente trabajo se propone desarrollar e implementar un control de corriente basado en la técnica SVM en un inversor trifásico clásico con carga RL balanceada, incorporando una etapa de aislamiento óptico para manejar el circuito de excitación de los dispositivos de conmutación con el fin de minimizar la afectación del ruido eléctrico en las señales eléctricas de control de disparo.

La representación a bloques de los elementos que conforman el sistema eléctrico propuesto se muestran en la Figura 1.1.

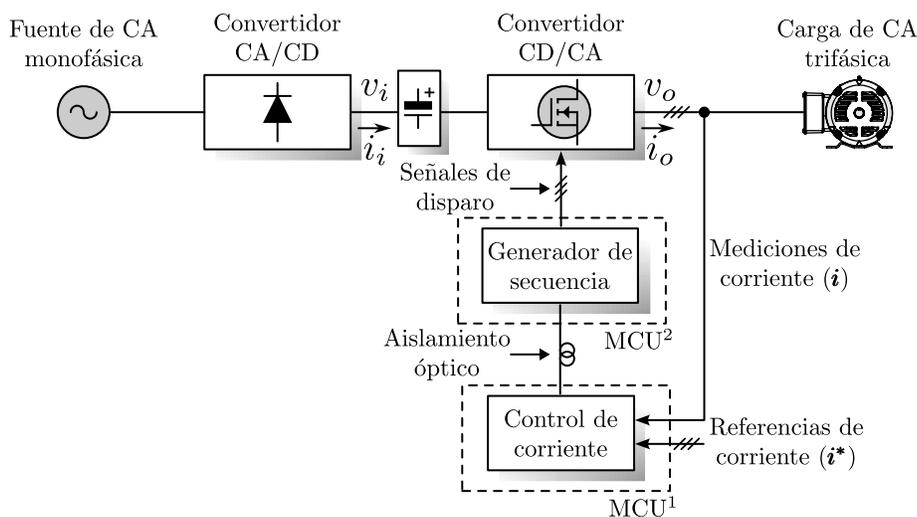


Figura 1.1: Diagrama a bloques del sistema propuesto.

1.4. Justificación

En general, la dificultad de implementar la técnica SVM para controlar sistemas eléctricos de potencia radica en la complejidad computacional que se necesita para determinar con exactitud el sector al cual pertenece el vector espacial de referencia, de modo que, la precisión y velocidad del cálculo aritmético es difícil de garantizar. Hoy en día, simplificar dicha técnica se ha convertido en uno de los principales temas de investigación [13]. En [8] se presenta un control vectorial de corriente implementado en un equipo dSPACE por las características computacionales que presenta. Aunque el trabajo se realizó de manera exitosa, se han identificado algunas mejoras que aumentarían la rentabilidad del convertidor. A continuación se mencionan los aspectos que mejorarían el sistema propuesto:

- Para reducir los costos de implementación, se propone desarrollar el control vectorial de corriente en un microcontrolador (MCU, *Microcontroller Unit*).
- Para aumentar la inmunidad al ruido eléctrico en las señales de control de disparo de los dispositivos de conmutación y aislar la etapa de potencia de la parte digital, se incorpora una etapa de aislamiento óptico. Esta etapa consta de un enlace de comunicación por fibra óptica plástica (POF, *Plastic Optical Fiber*) para transmitir la señal correspondiente al vector voltaje $\mathbf{v}(\mathbf{k})$ desde el MCU que ejecuta el controlador al MCU encargado de generar las secuencias de conmutación.

Al implementar el enlace óptico, se proporciona el máximo aislamiento galvánico entre la planta y el microcontrolador que controla el sistema, al evitar la conexión eléctrica directa. Este tipo de enlace es capaz de operar en condiciones extremas, como caídas de rayos o entornos salinos, ya que no utiliza materiales conductores metálicos en el cableado y conectores. Además, presentan una alta inmunidad a las interferencias electromagnéticas (EMI, *Electromagnetic Interference*), lo que mejora la fiabilidad y robustez del sistema en entornos ruidosos. También ofrece una mejor integridad de la señal y mayor seguridad en las señales de control de disparo, ayudando a prevenir problemas como bucles de tierra, etc.

Considerando estos aspectos, se puede hacer énfasis en la importancia que tiene la técnica de aislamiento por fibra óptica aplicado a sistemas electrónicos de potencia, con la cual se garantiza una transferencia segura y eficiente de las señales en entornos con altos índices de interferencia electromagnética mientras se mantiene el aislamiento eléctrico necesario para proteger y mejorar la fiabilidad del sistemas.

1.5. Hipótesis

Es posible desarrollar un control vectorial de corriente utilizando la técnica SVM en un microcontrolador, y emplear un enlace de comunicación serial por fibra óptica para controlar la secuencia de conmutación de los interruptores de potencia que integran al inversor trifásico clásico.

1.6. Objetivos de la investigación

1.6.1. Objetivo general

Diseñar e implementar un inversor trifásico clásico, desarrollar y codificar un algoritmo de control vectorial de corriente en un microcontrolador para mantener las corrientes sinusoidales en la carga RL, e integrar un enlace de comunicación serial por fibra óptica para el control de los dispositivos de conmutación.

1.6.2. Objetivos específicos

- Identificar los requerimientos del sistema eléctrico de potencia.
- Diseñar y construir el inversor trifásico clásico (ITC).
- Desarrollar la simulación del algoritmo de modulación vectorial.
- Codificar el control vectorial de corriente en el microcontrolador.
- Desarrollar el enlace óptico de comunicación.
- Probar la transmisión de datos sobre el enlace óptico.

1.7. Metas

- Diseñar un ITC con una potencia de salida de al menos 1 kW.
- Diseñar el PCB para el ITC con unas medidas no mayores a (20x10) cm.
- Diseñar los PCBs para los módulos de transmisión y recepción del enlace óptico.
- Emplear un enlace óptico de comunicación.
- Emplear un protocolo de comunicación serial para el enlace de comunicación.

1.8. Metodología

Para realizar el presente trabajo de tesis, se consideró la metodología basada en el modelo de sistemas embebidos propuesta por *Arnold S. Berger*. El ciclo de vida del diseño embebido plantea el desarrollo de forma paralela tanto del *hardware* (HW) como del *software* (SW) dividiendo el proceso en 7 fases. La Figura 1.2 muestra el diagrama del ciclo de vida del diseño de sistemas embebidos [14]:

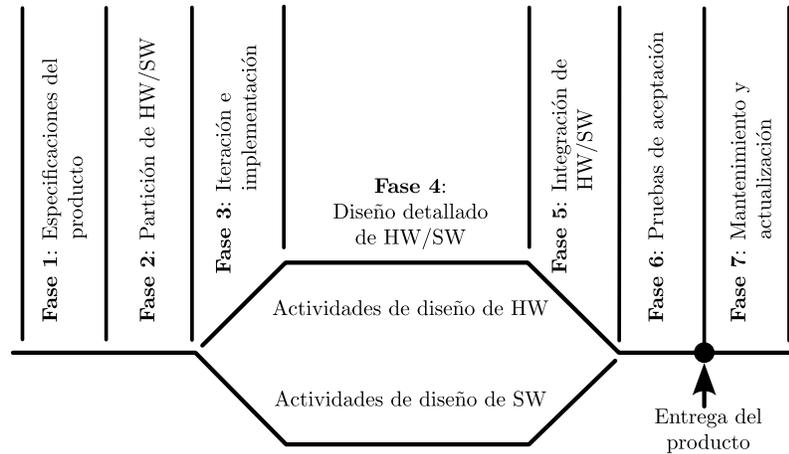


Figura 1.2: Diagrama del ciclo de vida del diseño de sistemas embebidos.

De acuerdo al diagrama mostrado en la Figura 1.2, las fases que comprende el diseño embebido son:

- **Fase 1 - Especificaciones del producto:** Se describe lo que será y hará el producto final, se establecen los requerimientos y en función a estos se eligen las herramientas adecuadas para el desarrollo de la parte de HW y SW.
- **Fase 2 - Partición de HW/SW:** Se identifican los subsistemas o módulos que serán implementados vía HW o SW. La división de componentes de HW/SW se basa en la optimización, así como en el microcontrolador seleccionado en la fase de diseño.
- **Fase 3 - Iteración e implementación:** En esta parte se repite el proceso de segmentación para mantener un diseño fluido, dado que los bloques se dividen de manera más eficiente en componentes simples de HW y SW. Para el diseño de HW se pueden utilizar herramientas como simuladores para modelar el desempeño del sistema; para el diseño del SW se desarrollan códigos ejecutables. En la actualidad los equipos de desarrollo de HW y SW trabajan conjuntamente para mantener activo el proceso de iteración.

- **Fase 4 - Diseño detallado de HW/SW:** En esta fase, se debe obtener el diseño detallado del sistema con base en los requerimientos iniciales, considerando entornos de desarrollo, técnicas de programación y el diseño digital junto a la arquitectura del MCU. Para el diseño de SW existen diversas maneras de describirlo, esto depende de que información ha de procesarse o transmitirse, alguno de los métodos más utilizados son los diagramas de flujo, diagramas de estado, pseudocódigos, etc. Por otra parte, el objetivo del diseño de HW es tener un diseño detallado del sistema a nivel de hardware que cumpla con los requerimientos del sistema. Por lo tanto, en esta fase se realizan tareas específicas para el desarrollo del HW, como: los requisitos de tamaño, consumo, etc.
- **Fase 5 - Integración de HW/SW:** Se integran los componentes de HW con los componentes de SW. Una vez que se cuenta con un prototipo a nivel HW y con el SW funcional, se puede iniciar con esta etapa. Es importante realizar pruebas de HW y SW simultáneamente usando las herramientas y métodos especiales para el manejo de la complejidad.
- **Fase 6 - Pruebas de aceptación:** Las pruebas y requisitos de seguridad de un sistema embebido son más estrictas, ya que incluye aspectos relacionados con la seguridad, funcionalidad y desempeño del sistema. Las pruebas consisten en cuantificar tanto el funcionamiento como el desempeño del sistema final mediante pruebas experimentales.
- **Fase 7 - Mantenimiento y actualización:** Los diseñadores de sistemas embebidos más que diseñar nuevos productos, mantienen y actualizan productos existentes. Esta fase requiere de herramientas adecuadas para el mantenimiento.

1.9. Estructura de la tesis

La estructura del documento de tesis se basa en ocho capítulos detallados brevemente a continuación:

Capítulo 1: Introducción. En este capítulo se establece de forma breve el contexto de estudio, se definen los objetivos que se desean lograr y se proporciona una justificación para la investigación.

Capítulo 2: Marco teórico. En este apartado se presentan los conceptos y fundamentos necesarios para comprender el tema de estudio. Englobando temas relacionados a inversores trifásicos, control vectorial de corriente y el aislamiento óptico en sistemas de potencia.

Capítulo 3: Diseño preliminar. En este capítulo se aborda la fase inicial del diseño, identificando los requisitos y especificaciones del sistema. Además, se presenta el diagrama y descripción general del sistema.

Capítulo 4: Diseño detallado del Hardware. Aquí se detalla el diseño del hardware, incluyendo los esquemas eléctricos, diseño de las placas de circuito impreso, la selección y configuración de los sensores.

Capítulo 5: Diseño detallado del Software. Este capítulo cubre el desarrollo del software necesario para el control del inversor. Se presenta la implementación tanto del algoritmo de control como de la comunicación óptica del sistema.

Capítulo 6: Integración de componentes Hardware y Software. En este capítulo se describe el procedimiento para ensamblar e integrar los componente de hardware y software que conforman el sistema completo.

Capítulo 7: Experimentación. Este capítulo presenta los ensayos realizados para evaluar el desempeño del sistema. También se presentan y analizan los datos experimentales obtenidos.

Capítulo 8: Conclusiones y trabajos futuros. En este capítulo se enuncian los principales hallazgos obtenidos durante el proceso de desarrollo de la tesis, así como también se exponen nuevas interrogantes a problemas que se dejen sin solución.

Al final de la tesis, se presenta la bibliografía utilizada como base para el desarrollo de la investigación.

2 Marco teórico

2.1. Convertidores CD/CA

Los inversores (convertidor CD/CA) son circuitos electrónicos de potencia diseñados para convertir una fuente de voltaje de corriente directa en una fuente de voltaje de corriente alterna simétrica. Idealmente, la salida de un inversor debería ser una onda senoidal perfecta. Sin embargo, en la práctica, estas salidas suelen presentar contenido armónico debido a los dispositivos semiconductores utilizados en la etapa de conversión, que al conmutarles electrónicamente generan armónicos de corriente. Además, estas conmutaciones provocan pérdidas de energía en el sistema, las cuales son proporcionales a la frecuencia de conmutación [15]. En aplicaciones de baja y mediana potencia, los voltajes de onda cuadrada o casi cuadradas son aceptables, a diferencia de las aplicaciones de alta potencia, donde si se requieren formas de onda senoidales con mínima distorsión. La Figura 2.1 ilustra de manera general la clasificación de los inversores [16].

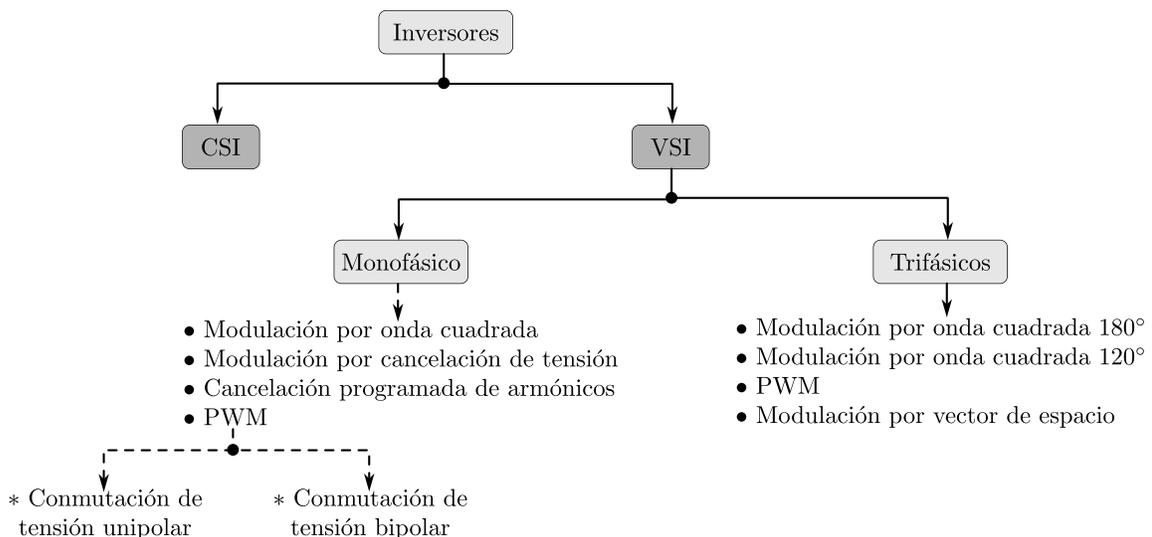


Figura 2.1: Clasificación general de los inversores.

Bajo este esquema, [16] clasifica los inversores en tres niveles: el primer nivel parte del tipo de alimentación utilizada, diferenciando entre inversores alimentados por fuente de voltaje (VSI, *Voltage Source Inverters*) e inversores alimentados por fuente de corriente (CSI, *Current Source Inverters*). El segundo nivel se centra en el tipo de voltaje alterno generado, y por último, el tercer nivel se refiere a las técnicas de control empleadas para la obtención de la forma de onda de salida deseada.

Los VSI utilizan capacitores grandes para mantener constante el voltaje de alimentación del circuito inversor, mientras la corriente en la carga oscila entre valores positivos y negativos. En contraste, los CSI emplean inductores para asegurar una corriente de entrada estable, independientemente de la carga acoplada al inversor. En el caso de cargas inductivas, la forma de onda de la corriente tendrá más parecido a una onda senoidal en comparación con el voltaje, debido al efecto filtrante de las inductancias. Los CSI ofrecen ventajas sobre los VSI, como una protección integrada contra cortocircuitos y un mejor rendimiento ante cargas inductivas. Sin embargo, los CSI son más complejos de diseñar y fabricar, lo que puede limitar su aplicabilidad en ciertas situaciones [17].

Cuando se acoplan cargas inductivas al circuito inversor, es necesario incorporar diodos de libre circulación en el circuito inversor. En un VSI, estos diodos se colocan en paralelo con cada interruptor para que estos sean capaces de transportar tanto corrientes positivas como negativas. En cambio, en un CSI, los diodos se conectan en serie con los interruptores para evitar que los voltajes inversos dañen los interruptores. Por lo tanto, la disposición de los diodos de libre circulación son un factor clave en el diseño del inversor. Las topologías de inversores de dos niveles más utilizadas, debido a su simplicidad y flexibilidad, son los inversores monofásicos de medio puente, inversores monofásicos de puente H y los inversores trifásicos de puente completo. En estas topologías, la salida del inversor se caracteriza por tener solo dos niveles de voltaje discretos respecto a un punto de referencia común, típicamente tierra [18].

La Figura 2.2, ilustra la configuración de un inversor monofásico de medio puente (una pierna) en relación al tipo de fuente de alimentación utilizada y la disposición de los diodos de libre circulación. Como se observa, los inversores se conforman principalmente por elementos semiconductores controlables (transistores) y elementos semiconductores no controlables (diodos). Se utilizan transistores como interruptores electrónicos debido a que poseen una terminal de control que permite su activación (saturación) y desactivación (corte). Dado que un interruptor real no se activa ni se desactiva instantáneamente, es crucial considerar los tiempos de transición requeridos por la conmutación a la hora de diseñar los circuitos de excitación. Esto es fundamental para evitar causar daños en los dispositivos al poner en cortocircuito la fuente de CD.

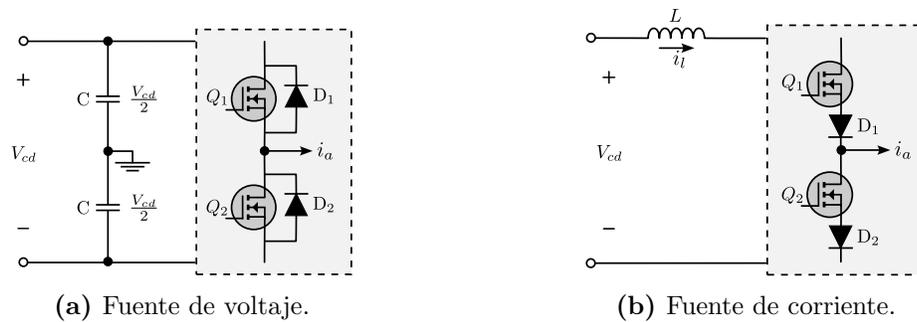


Figura 2.2: Inversor de modo conmutado de una pierna.

El solapamiento en los tiempos de conducción de los interruptores se le conoce como fallo de solapamiento o *shoot-through fault*. Para evitar este problema, es necesario dejar transcurrir un tiempo mínimo entre la activación de uno de los interruptores de una pierna y la desconexión del otro, denominado tiempo muerto o *blanking time*. Este retardo depende prácticamente de los tiempos de encendido y apagado del interruptor a utilizar [1].

2.2. Representación de señales eléctricas en el espacio vectorial

Si una fuente de voltaje o corriente varía con forma de onda senoidal respecto al tiempo se le conoce como *corriente alterna*, y a los circuitos excitados por tales fuentes se les llama *circuitos de ca*. Una fuente alterna de voltaje está dada por:

$$v(t) = V_m \text{sen}(\omega t + \phi) \quad (2.1)$$

Donde,

- V_m es la amplitud de la fuente.
- ω es la frecuencia angular.
- ϕ es la fase de la senoide.

La frecuencia angular expresada en radianes por segundo (rad/s), está relacionada con la frecuencia cíclica f , dada en Hertz (Hz) como:

$$\omega = 2\pi f \quad (2.2)$$

Las fuentes de voltaje trifásicos se producen a menudo con un generador trifásico de CA. Este generador consta básicamente de un imán (*rotor*) rodeado por devanados estacionarios (*estator*) dispuestos a 120 grados de distancia entre si, al girar el rotor induce voltajes en el lado del estator de igual magnitud pero con un desfase de 120 grados.

La evolución con respecto al tiempo de dichos voltajes se muestran en la Figura 2.3.

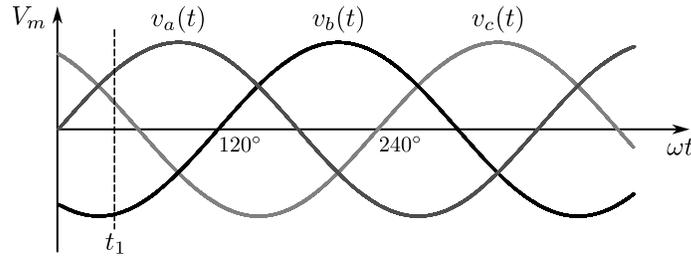


Figura 2.3: Evolución en el tiempo de los voltajes trifásicos.

Donde, los voltajes $v_a(t)$, $v_b(t)$ y $v_c(t)$ dados en Volts (V) están descritos por:

$$v_a(t) = V_m \text{sen}(\omega t) \quad (2.3)$$

$$v_b(t) = V_m \text{sen}(\omega t - 120^\circ) \quad (2.4)$$

$$v_c(t) = V_m \text{sen}(\omega t - 240^\circ) \quad (2.5)$$

Si los voltajes tienen la misma amplitud, frecuencia ω y además están desfasados 120 grados uno respecto al otro, se dice que la fuente están balanceada. Esto implica que:

$$v_a(t) + v_b(t) + v_c(t) = 0 \quad (2.6)$$

Un sistema trifásico habitual consta de tres fuentes de voltaje conectados a cargas mediante tres o cuatro conductores (líneas de transmisión).

2.2.1. Sistema trifásico de 4 hilos

En un sistema trifásico de voltaje a cuatro hilos (conexión en estrella, Y) los voltajes v_{an} , v_{bn} y v_{cn} son los voltajes de fase. Cada senoide se puede expresar fácilmente en términos de fasores ¹ como:

$$\mathbf{V}_{an} = V_m \angle 0^\circ \quad (2.7)$$

$$\mathbf{V}_{bn} = V_m \angle -120^\circ \quad (2.8)$$

$$\mathbf{V}_{cn} = V_m \angle -240^\circ \quad (2.9)$$

¹Un **fasor** es un número complejo que representa la amplitud y fase de una senoide [19].

Como cada fasor posee magnitud y fase (dirección) se comportan como vectores. Así, los fasores \mathbf{V}_{an} , \mathbf{V}_{bn} y \mathbf{V}_{cn} se pueden representar en el marco de referencia bidimensional $\alpha\beta$ como tres vectores espaciales desfasados entre sí 120 grados como se ilustra en la Figura 2.4. Para los valores eficaces o rms, los voltajes de fase cumplen que:

$$V_{rms} = \frac{V_m}{\sqrt{2}} \quad (2.10)$$

Dado que los voltajes de fase están desfasados 120 grados entre sí, hay dos posibles combinaciones en el orden temporal en el que los voltajes de fase pasan por sus respectivos valores picos, a esto se le conoce como *secuencia de fase* [20]. Como caso típico, la secuencia de fase es importante en la distribución de potencia trifásica, ya que determina la dirección de rotación de la flecha de un motor conectado a la fuente de potencia.

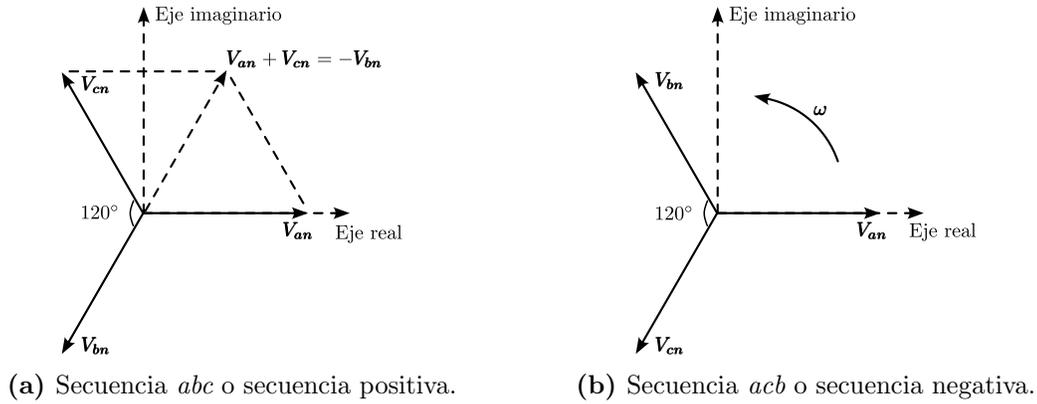


Figura 2.4: Representación de un sistema trifásico de voltaje balanceado en el dominio fasorial.

Para un instante de tiempo cualquiera, como el mostrado en la Figura 2.3 (t_1), la composición vectorial del sistema trifásico de secuencia positiva se reduce a un único vector espacial \mathbf{V}_s como resultado de la suma vectorial en cada instante de tiempo de cada vector, el cual rota a una frecuencia ω al rededor del origen en el sentido de las manecillas del reloj. El vector resultante en notación compleja se expresa como:

$$\mathbf{V}_s = \frac{2}{3} \left(\mathbf{V}_{an} + \mathbf{V}_{bn} e^{-j120^\circ} + \mathbf{V}_{cn} e^{-j240^\circ} \right) \quad (2.11)$$

Donde, el termino $2/3$ es el factor de escala aplicado al vector rotatorio resultante para que su módulo coincida con el módulo de los vectores de cada fase.

2.2.2. Sistema trifásico de 3 hilos

Ahora, en un sistema trifásico de voltaje a tres hilos (conexión en delta, Δ) los voltajes v_{ab} , v_{bc} y v_{ca} son conocidos como voltajes de línea-línea o simplemente voltajes de línea, estos se relacionan con los voltajes de fase como:

$$\mathbf{V}_{ab} = \mathbf{V}_{an} - \mathbf{V}_{bn} = \sqrt{3}V_m \angle 30^\circ \quad (2.12)$$

$$\mathbf{V}_{bc} = \mathbf{V}_{bn} - \mathbf{V}_{cn} = \sqrt{3}V_m \angle -90^\circ \quad (2.13)$$

$$\mathbf{V}_{ca} = \mathbf{V}_{cn} - \mathbf{V}_{an} = \sqrt{3}V_m \angle 150^\circ \quad (2.14)$$

El diagrama fasorial presentado en la Figura 2.5, muestra la relación que existe entre los fasores de voltaje de un sistema de 3 y 4 hilos, se observa como los voltajes de línea adelantan a los de fase en 30 grados, además de tener una magnitud de $\sqrt{3}$ veces mayor.

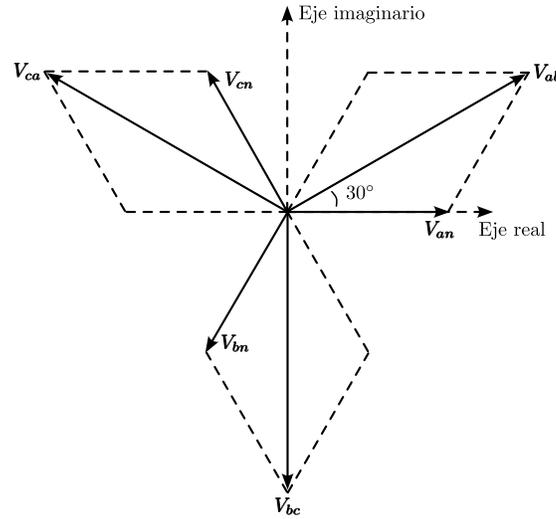


Figura 2.5: Relación entre voltajes de línea y fase.

Del mismo modo, para un sistema trifásico de tres hilos el vector espacial rotatorio \mathbf{V}_s en notación compleja se expresa como:

$$\mathbf{V}_s = \frac{2}{3} \left(\mathbf{V}_{ab} + \mathbf{V}_{bc} e^{-j120^\circ} + \mathbf{V}_{ca} e^{-j240^\circ} \right) \quad (2.15)$$

2.3. Inversor Trifásico Fuente de Voltaje

Los inversores trifásicos son circuitos diseñados para generar una fuente de voltaje trifásico en CA al abrir o cerrar los interruptores en una determinada secuencia, a partir de una fuente de voltaje en CD. Estos inversores son comúnmente utilizados en aplicaciones de alta potencia, como en el control de velocidad de motores eléctricos, al convertir el voltaje y/o la frecuencia a valores adecuados para optimizar el consumo de energía y mejorar el control de salida. Una forma sencilla de construir un inversor trifásico es conectar en paralelo tres módulos de inversores monofásicos de medio puente, como se muestra en la Figura 2.6. Este enfoque resulta en un inversor fuente de voltaje trifásico de seis conmutadores, el cual presenta en el circuito un punto medio “ p ” disponible en el lado de la fuente de CD.

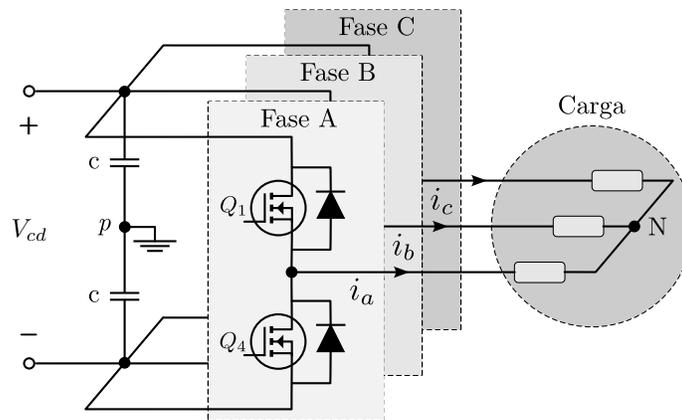


Figura 2.6: Inversor trifásico conformado por tres semipuentes.

Para obtener un sistema de voltaje trifásico equilibrado a partir de un inversor, la técnica de control empleada debe generar señales de control separadas por 120 grados. A diferencia de los métodos de modulación PWM convencionales, la SVM trata al inversor como una sola unidad en lugar de tres etapas de control separadas. Con esta técnica, todo el sistema trifásico se controla mediante un único vector espacial denominado *vector voltaje* $\mathbf{v}(\mathbf{k})$ [21].

Considerando cada pierna del inversor como un dígito binario, el inversor se puede representar como un número binario de 3 bits. En esta representación, el bit más significativo (MSB, *Most Significant Bit*) corresponde a la pierna de la fase A, mientras que el bit menos significativo (LSB, *Least Significant Bit*) representa a la pierna de la fase C. Esto permite que el inversor opere en ocho estados lógicos distintos ($2^3 = 8$). Cada uno de estos estados de conmutación produce una diferencia de potencial en las terminales del lado de la carga, que se representan como un solo vector resultante en el plano complejo, determinado por la suma vectorial de las tensiones de fase.

2.3.1. Estados de conmutación para el VSI trifásico

El comportamiento de un circuito inversor trifásico no se ve afectado de forma abrupta por los dispositivos reales utilizados para la conmutación, especialmente si las caídas de voltaje en las terminales de los interruptores en estado de conducción son pequeños en comparación con otros voltajes dentro del propio circuito. Asumiendo así, que la potencia absorbida por los interruptores es cero cuando están en estado de saturación y que no conducen corriente en estado de corte. A su vez, la técnica de control por SVM maneja los interruptores en parejas, tratando cada pierna del inversor como un solo interruptor ideal de dos posiciones, ya que los interruptores se abren y cierran de manera complementaria. Además, debido a que en la mayoría de los inversores trifásicos el punto medio mostrado en la Figura 2.6 no se necesita ni está disponible, se simplifica el análisis de la topología del inversor trifásico, tal y como se ilustra en la Figura 2.7.

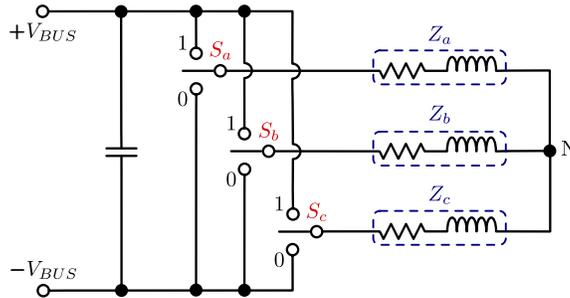


Figura 2.7: Inversor trifásico simplificado.

Dada la consideración anterior, se asume que la potencia de salida de CA es igual a la potencia de entrada de CD al no existir pérdidas en el circuito inversor, por lo tanto, la carga absorbería toda la potencia eléctrica. Desde esta perspectiva, el convertidor tendría una eficiencia del 100 % al aprovechar todo del Bus de CD.

Al emplear la modulación por vectores espaciales y el modelo simplificado del inversor, se obtienen los ocho estados de conmutación (véase Figura 2.8), los cuales corresponden a los estados de encendido ($S_k = 1$) y apagado ($S_k = 0$) de los dispositivos de conmutación, como se resume en la Tabla 2.1.

Tabla 2.1: Relación entre $\mathbf{v}(\mathbf{k})$ y (S_a, S_b, S_c)

$\mathbf{v}(\mathbf{k})$	$k = 0$	$k = 1$	$k = 2$	$k = 3$	$k = 4$	$k = 5$	$k = 6$	$k = 7$
(S_a, S_b, S_c)	000	100	110	010	011	001	101	111

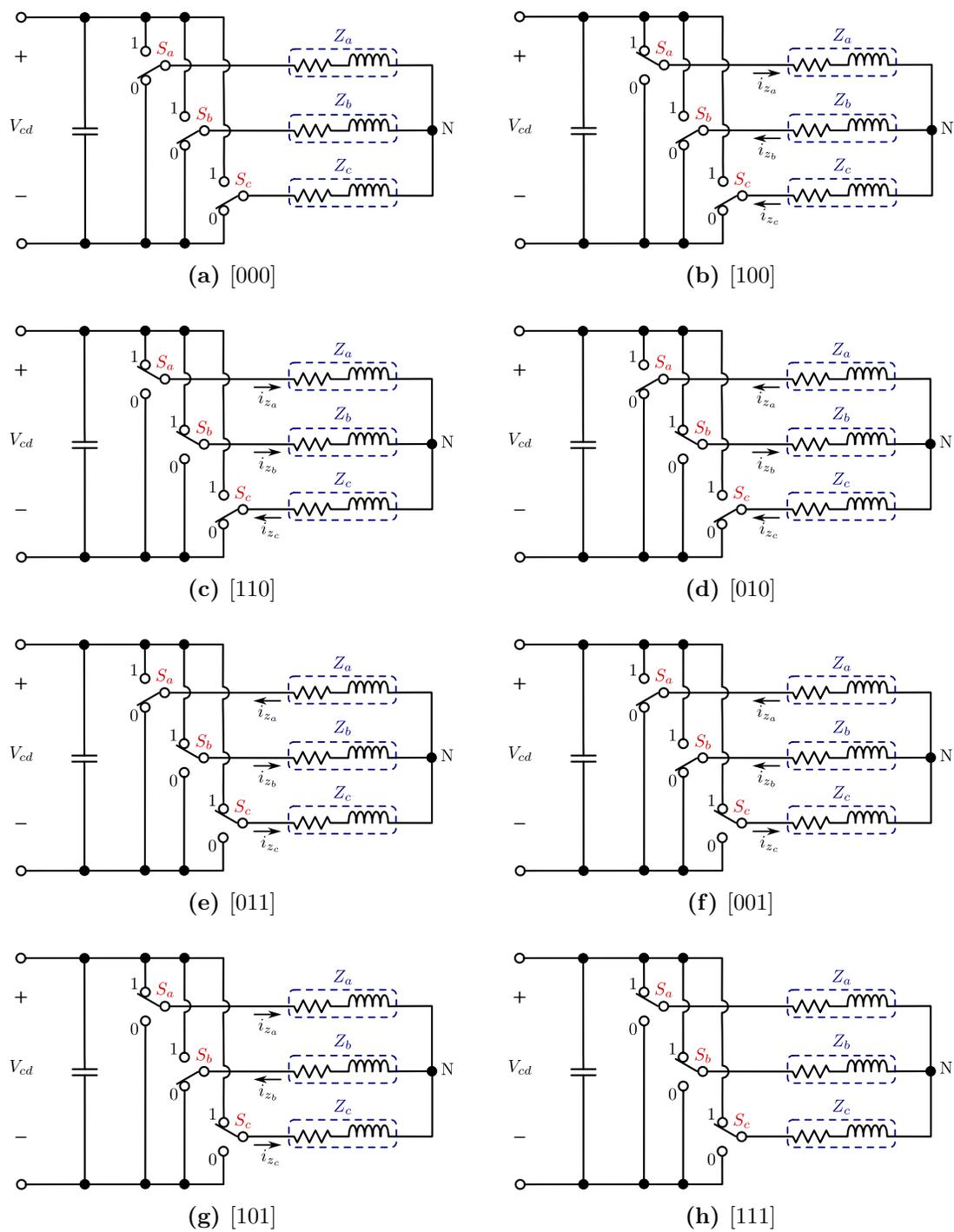


Figura 2.8: Estados de conmutación.

2.4. Señales de salida en SVM

Al igual que las conexiones del generador, una carga trifásica puede estar conectada en estrella o delta dependiendo de la aplicación final, si la carga conectada al circuito está balanceada² implica que las impedancias $Z_a = Z_b = Z_c = Z$. En contraste, la forma más común de acoplar una carga trifásica a inversores trifásicos son en conexiones tipo estrella, con neutro y sin toma de tierra. De este modo, las caídas de voltaje por fase son el voltaje de línea a neutro, mientras que las tensiones instantáneas V_{S_a} , V_{S_b} y V_{S_c} respecto al Bus negativo de la fuente de CD son $+V_{cd}$ y cero. Por otro lado, las tensiones de línea-línea de salida $V_{S_{ab}}$, $V_{S_{bc}}$ y $V_{S_{ca}}$ son $+V_{cd}$, $-V_{cd}$, o cero, dependiendo del estado de operación de los interruptores.

Como resultado de aplicar las leyes de *Kirchhoff* de corriente (LCK) y voltaje (LVK) a cada configuración del inversor trifásico simplificado mostrada en la Figura 2.8, en la Figura 2.9 se presenta el análisis del comportamiento que toman los voltajes de fases respecto a su conexión eléctrica. Al mismo tiempo, en la Tabla 2.2 se resumen los valores de dichas caídas de voltaje en relación a cada estado de conmutación al realizar la conversión de corriente directa a corriente alterna.

Tabla 2.2: Voltajes de salida del inversor

$v(\mathbf{k})$	Estado de conmutación	$V_{S_{an}}$	$V_{S_{bn}}$	$V_{S_{cn}}$
0	000	0	0	0
1	100	$+\frac{2}{3}V_{cd}$	$-\frac{1}{3}V_{cd}$	$-\frac{1}{3}V_{cd}$
2	110	$+\frac{1}{3}V_{cd}$	$+\frac{1}{3}V_{cd}$	$-\frac{2}{3}V_{cd}$
3	010	$-\frac{1}{3}V_{cd}$	$+\frac{2}{3}V_{cd}$	$-\frac{1}{3}V_{cd}$
4	011	$-\frac{2}{3}V_{cd}$	$+\frac{1}{3}V_{cd}$	$+\frac{1}{3}V_{cd}$
5	001	$-\frac{1}{3}V_{cd}$	$-\frac{1}{3}V_{cd}$	$+\frac{2}{3}V_{cd}$
6	101	$+\frac{1}{3}V_{cd}$	$-\frac{2}{3}V_{cd}$	$+\frac{1}{3}V_{cd}$
7	111	0	0	0

²Una **carga balanceada** es aquella en la que las impedancias de las fases son iguales en magnitud y fase.

Con base en la Tabla 2.2, se desprende que a los vectores de voltaje $\mathbf{V(1)}$ a $\mathbf{V(6)}$ se les llame vectores activos, mientras que a los vectores $\mathbf{V(0)}$ y $\mathbf{V(7)}$ se les llama vectores nulos, ya que generan caídas de voltaje de 0 V por fase, como lo ilustra la Figura 2.9.

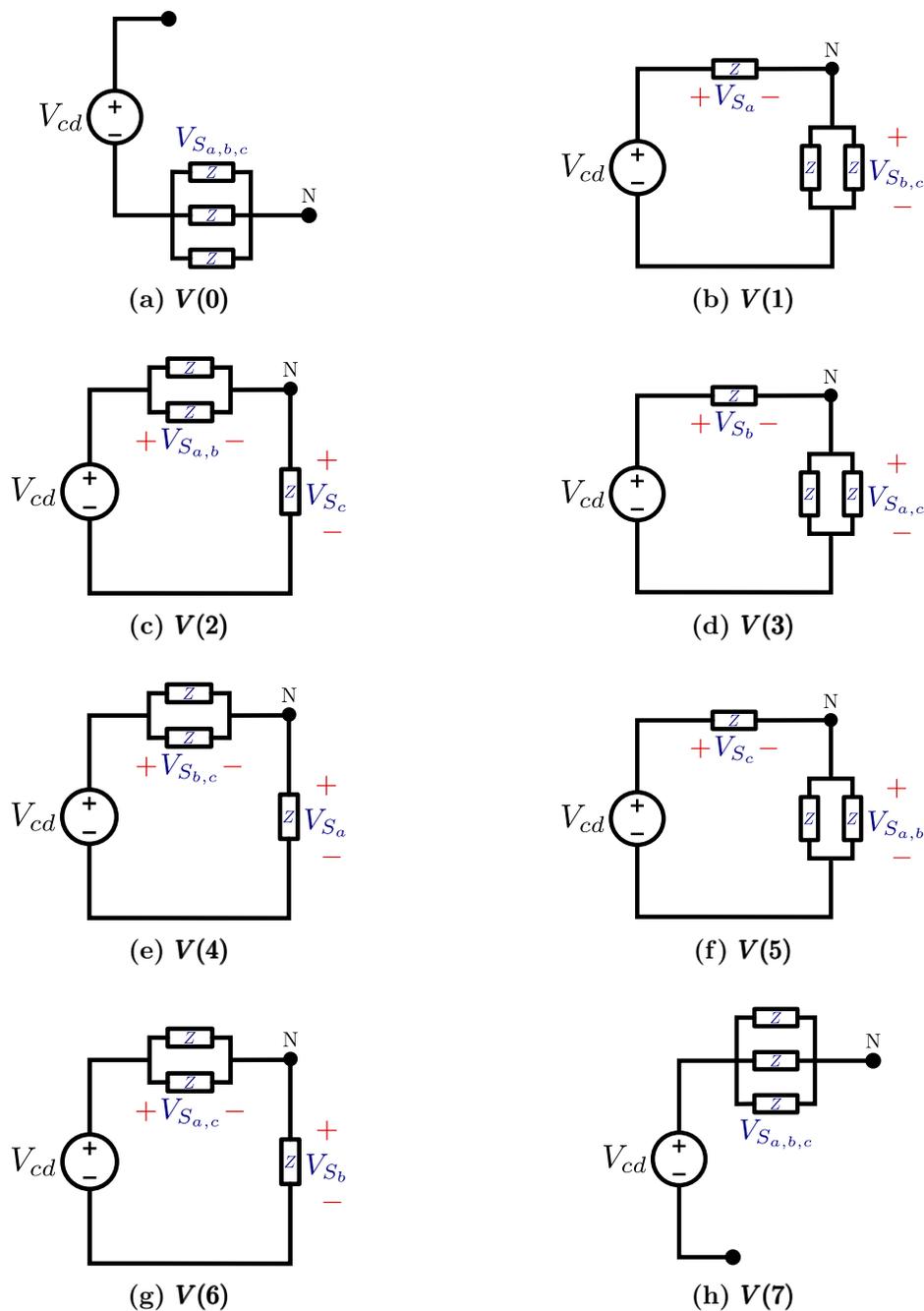


Figura 2.9: Vectores de voltaje $\mathbf{v(k)}$.

La Figura 2.10 muestra las formas de onda de los voltajes de fase a partir de los datos obtenidos en la Tabla 2.2. Como se observa, estos voltajes de fase son de naturaleza alterna, donde la frecuencia queda reflejada en la velocidad de giro del vector $\mathbf{v}(k)$ con respecto al tiempo.

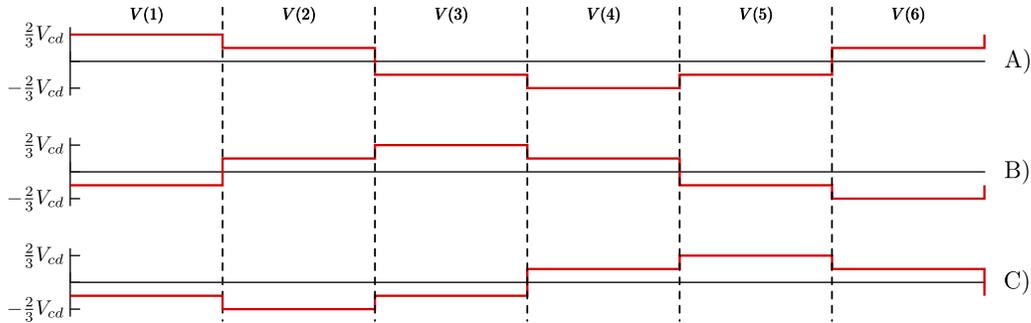


Figura 2.10: Forma de onda de los voltaje de fase para los vectores de voltaje no nulos: A) V_{San} , B) V_{Sbn} , C) V_{Scn} .

2.4.1. Representación de los voltajes $\mathbf{v}(k)$ en el plano $\alpha\beta$

Si un sistema trifásico satisface la ecuación (2.6), en cualquier instante $\theta = \omega t$, se obtiene una terna de voltajes con valores instantáneos distintos. Es así como, a partir de la Figura 2.3 se obtiene que en el instante específico ωt_1 , v_a y v_c son positivas, mientras que v_b es negativa. Como resultado, el vector espacial \mathbf{V}_s obtenido de la suma vectorial rota a una velocidad ω en sentido de las manecillas del reloj, manteniendo su magnitud y velocidad de rotación constante en el marco de referencia abc , tal como se muestra en la Figura 2.11. Como los ejes abc son estacionarios en el espacio, las variables trifásicas completan un periodo cada que el vector \mathbf{V}_s realiza una revolución en el espacio.

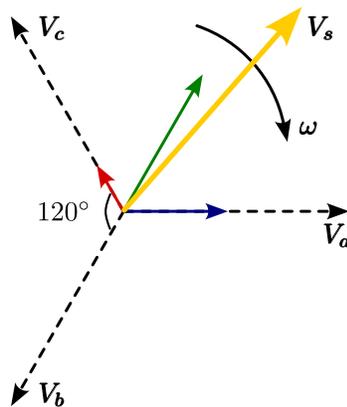


Figura 2.11: Rotación del vector \mathbf{V}_s de un sistema trifásico de secuencia abc en el dominio fasorial.

Existen dos tipos principales de transformaciones para variables trifásicas: el marco de referencia dq (directo y rotatorio en cuadratura) y el marco de referencia $\alpha\beta$ (estacionario). La transformación de variables trifásicas al marco de referencia estacionario de variables bifásicas con frecuencia se le conoce como transformada de *Clarke* [18], dada por:

$$\mathbf{v}(\mathbf{k}) = \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (2.16)$$

Donde, $\mathbf{v}(\mathbf{k})$ representa el voltaje de salida del inversor para cada estado de conmutación en el plano de referencia $\alpha\beta$ a partir de los voltajes de fase. En la Tabla 2.3, se resumen los voltajes del inversor en el eje coordenado $\alpha\beta$ al aplicar la transformada de *Clarke*.

Tabla 2.3: Voltajes de salida del inversor en coordenadas $\alpha\beta$

$\mathbf{v}(\mathbf{k})$	Estado de conmutación	V_α	V_β
0	000	0	0
1	100	$\sqrt{\frac{2}{3}}$	0
2	110	$\frac{1}{2}\sqrt{\frac{2}{3}}V_{cd}$	$\frac{\sqrt{2}}{2}V_{cd}$
3	010	$-\frac{1}{2}\sqrt{\frac{2}{3}}V_{cd}$	$\frac{\sqrt{2}}{2}V_{cd}$
4	011	$-\sqrt{\frac{2}{3}}V_{cd}$	0
5	001	$-\frac{1}{2}\sqrt{\frac{2}{3}}V_{cd}$	$-\frac{\sqrt{2}}{2}V_{cd}$
6	101	$\frac{1}{2}\sqrt{\frac{2}{3}}V_{cd}$	$-\frac{\sqrt{2}}{2}V_{cd}$
7	111	0	0

A partir de los datos presentados en la Tabla 2.3, en la Figura 2.12 se ilustran las componentes de voltaje en los ejes α y β respecto a los vectores espaciales. Cuando se grafican los $\mathbf{v}(\mathbf{k})$ en el eje coordenado $\alpha\beta$, se forma un hexágono vectorial de voltaje como el que se muestra en la Figura 2.13, donde los vectores asociados a los estados activos se colocan en los vértices del hexágono, mientras que los vectores nulos se ubican en el origen.

Por otra parte, el área encerrada entre dos vectores adyacentes activos y uno nulo definen un *sector* [21]. Por lo tanto, el hexágono vectorial dispone de seis sectores diferentes dentro de los cuales puede ser ubicado un vector espacial.

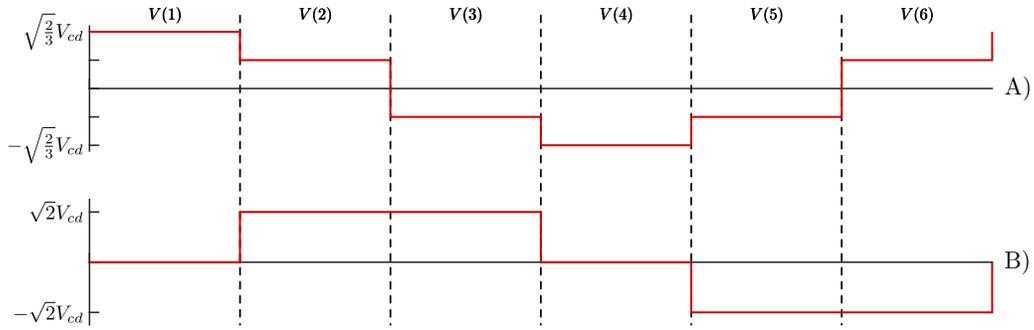


Figura 2.12: Componentes vectoriales de los voltajes de fase: A) Componente real (eje α), B) Componente imaginaria (eje β).

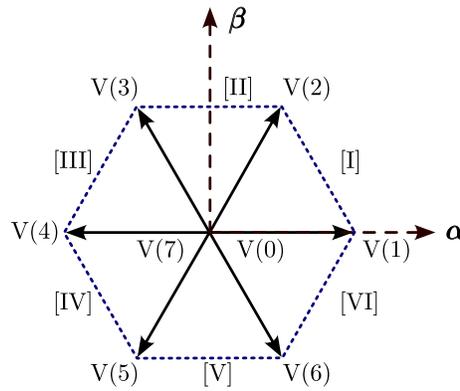


Figura 2.13: Hexágono vectorial en el plano $\alpha\beta$.

Generar las señales moduladas por ancho de pulso mediante SVM, implica combinar los vectores espaciales activos (que determinan la dirección) y los vectores espaciales nulos (que determinan la magnitud) para determinar el vector $\mathbf{v}(\mathbf{k})$ adecuado que genere el menor número de conmutaciones en las señales de control de compuerta de los dispositivos de conmutación y por ende, controlar los tiempos de activación de los pulsos. De esta forma, la combinación permite aproximar el vector espacial resultante con el vector espacial de referencia de corriente o voltaje, ubicado en cualquier sector dentro del hexágono vectorial al variar la magnitud y dirección del vector en cada periodo de conmutación.

Dicho de otra manera, la técnica SVM debe generar una secuencia de conmutación que permita mantener al vector espacial resultante rotando de manera continua dentro del hexágono vectorial. La secuencia de conmutación que controla el estado de conmutación del circuito inversor se basa en los estados de conmutación y en la transformación del vector espacial definido en las ecuaciones (2.11) y (2.15).

2.5. Principio de operación de la estrategia de control vectorial de corriente

El control de corriente en inversores trifásicos es un concepto fundamental en el área de la electrónica de potencia, ya que regulan la corriente eléctrica que fluye a través de los circuitos eléctricos. Cuando se trata de controlar motores trifásicos de inducción o síncronos de imanes permanentes, el control vectorial permite desacoplar las variables del motor de manera que se logra un control independiente de la velocidad y del par. En la Figura 2.14 se muestra el circuito inversor fuente de voltaje acoplado a una carga trifásica balanceada.

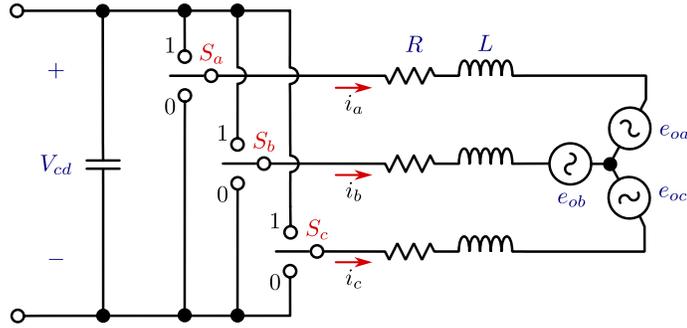


Figura 2.14: Circuito inversor trifásico.

Al aplicar LVK y LCK al circuito inversor e introducir las funciones de los interruptores S_a , S_b y S_c se obtienen las siguientes tres ecuaciones diferenciales de corriente y voltaje:

$$L \frac{di_a}{dt} = -e_{oa} - Ri_a + VS_a \quad (2.17a)$$

$$L \frac{di_b}{dt} = -e_{ob} - Ri_b + VS_b \quad (2.17b)$$

$$L \frac{di_c}{dt} = -e_{oc} - Ri_c + VS_c \quad (2.17c)$$

Donde,

$$VS_{(a,b,c)} = VS_{a,b,c}(k) * V_{cd}$$

La incorporación del vector espacial instantáneo al modelo eléctrico, simplifica el conjunto de ecuaciones (2.17) a una sola ecuación diferencial vectorial:

$$L \frac{d\mathbf{i}}{dt} = -\mathbf{e}_o - R\mathbf{i} + \mathbf{v}(k) \quad (2.18)$$

Donde, \mathbf{i} corresponde al vector de corriente que suministra el inversor a la carga y \mathbf{e}_o al vector de voltaje interno inducido del lado de la carga.

Por otro lado, el vector error de corriente $\Delta\mathbf{i}$ es definido como:

$$\Delta\mathbf{i} = \mathbf{i}^* - \mathbf{i} \quad (2.19)$$

Donde, \mathbf{i}^* es el vector corriente de referencia. La sustitución de la ecuación (2.19) en la ecuación (2.18) produce:

$$L \frac{d(\mathbf{i}^* - \Delta\mathbf{i})}{dt} = -\mathbf{e}_o - R(\mathbf{i}^* - \Delta\mathbf{i}) + \mathbf{v}(\mathbf{k}) \quad (2.20)$$

$$L \frac{d\Delta\mathbf{i}}{dt} + R\Delta\mathbf{i} = \left(L \frac{d\mathbf{i}^*}{dt} + R\mathbf{i}^* + \mathbf{e}_o \right) - \mathbf{v}(\mathbf{k}) \quad (2.21)$$

Generalmente, el termino $R\Delta\mathbf{i}$ dado en el ecuación (2.21) puede ser despreciado comparado con $Ld\Delta\mathbf{i}/dt$. Así, la ecuación (2.21) se simplifica de la siguiente manera:

$$L \frac{d\Delta\mathbf{i}}{dt} := \mathbf{e} - \mathbf{v}(\mathbf{k}) \quad (2.22)$$

Donde,

$$\mathbf{e} = L \frac{d\mathbf{i}^*}{dt} + R\mathbf{i}^* + \mathbf{e}_o \quad (2.23)$$

En la ecuación (2.23), la variable \mathbf{e} representa al vector fuerza electromotriz (FEM) contrario al voltaje existente entre las terminales de la carga, en el instante en que $\mathbf{i} = \mathbf{i}^*$. Es decir, \mathbf{e} es el vector voltaje de referencia deseado que permite que en la carga fluya la corriente \mathbf{i}^* sin ninguna desviación.

La ecuación (2.22) muestra que $d\Delta\mathbf{i}/dt$ se determina por la elección adecuada de $\mathbf{v}(\mathbf{k})$, debido a que el error de voltaje entre \mathbf{e} y $\mathbf{v}(\mathbf{k})$ produce las variaciones de $\Delta\mathbf{i}$. De ahí que $d\Delta\mathbf{i}/dt$ sea la variable más importante, la cuál determina el contenido armónico de corriente en estado estable y la respuesta rápida de corriente en estado transitorio.

A partir de la ecuación (2.22), en la Figura 2.15a se muestra la proyección del vector resultante $Ld\Delta\mathbf{i}/dt$, cuando \mathbf{e} es detectado en la sector [I], entre los vectores $\mathbf{V}(1)$ y $\mathbf{V}(2)$. Por otro lado, la Figura 2.15b muestra las derivadas del vector error de corriente, derivada de la Figura 2.15a.

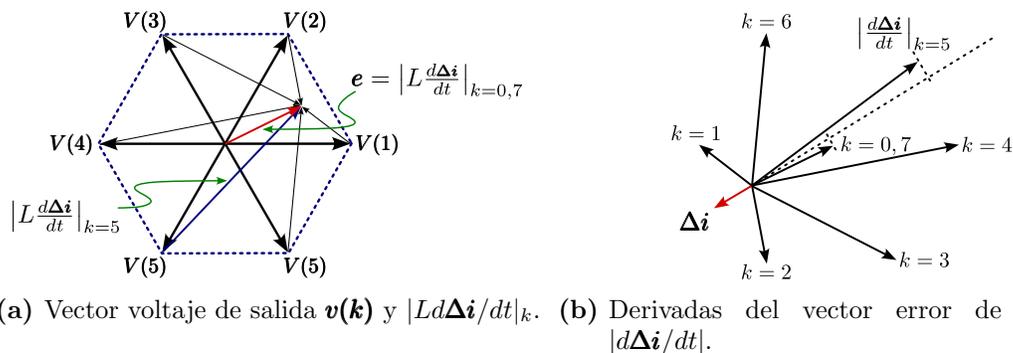


Figura 2.15: Principio del control vectorial de corriente.

Para conseguir que el vector $\Delta\mathbf{i}$ tenga el mínimo error, es necesario escoger un vector de voltaje de salida $\mathbf{v}(k)$ tal que el correspondiente $|d\Delta\mathbf{i}/dt|_k$ tenga la componente opuesta a $\Delta\mathbf{i}$. Asumiendo que el vector $\Delta\mathbf{i}$ es detectado en la posición que se muestra en la Figura 2.15b. Cuando $k = 5$, $|d\Delta\mathbf{i}/dt|$ tiene la componente más grande en dirección opuesta a $\Delta\mathbf{i}$, la cual es escogida para conseguir una respuesta rápida en corriente, y cuando $k = 0$ o 7 se tiene la componente más pequeña en dirección opuesta, la cual se elige para suprimir armónicos de corriente. Este es el principio fundamental del control vectorial de corriente.

2.5.1. Esquema de control para supresión de contenido armónico de corriente

Para suprimir el contenido armónico de corriente, es necesario elegir el modo de conmutación que consiga generar un valor pequeño en $d\Delta\mathbf{i}/dt$. Como se puede ver en la Figura 2.16, la selección del modo de conmutación se limita a los vértices del sector que incluye al vector \mathbf{e} . Esto es, si \mathbf{e} es detectado en el sector [I], entonces el modo de conmutación se elige entre $k = 0, 1, 2, 7$. Siguiendo este razonamiento, se analizan los modos de conmutación a elegirse de los cuatro modos correspondientes a los vértices del sector que incluye al vector \mathbf{e} y la posición del vector $\Delta\mathbf{i}$.

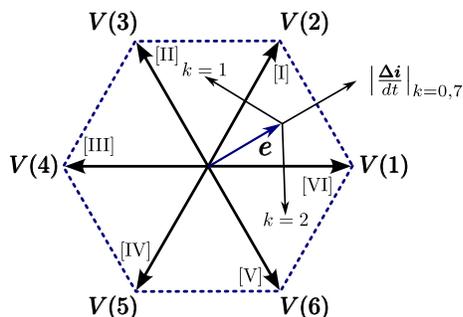


Figura 2.16: Hexágono para la región de \mathbf{e} .

De la Figura 2.16, si el vector error de corriente $\Delta \mathbf{i}$ incrementa su magnitud en dirección opuesta a $|d\Delta \mathbf{i}/dt|_{k=1}$, el modo $k = 1$ debe ser elegido. De modo que, si $\Delta \mathbf{i}$ es detectado entre los sectores [I] y [VI], el modo $\mathbf{V}(1)$ debe ser elegido. De manera similar, si $\Delta \mathbf{i}$ incrementa en dirección opuesta a $|d\Delta \mathbf{i}/dt|_{k=2}$ o $|d\Delta \mathbf{i}/dt|_{k=0,7}$, es decir, cuando $\Delta \mathbf{i}$ es detectado entre los sectores [II] y [III] o [IV] y [V], entonces el modo $\mathbf{V}(2)$ o $\mathbf{V}(0)/\mathbf{V}(7)$ deben ser elegidos, respectivamente. El modo $k = 0$ o $k = 7$ se determina de tal manera que no ocasione más de dos cambios consecutivos en S_a , S_b y S_c comparado con el modo actual de conmutación.

La Figura 2.17a muestra las regiones a la cual pertenece $\Delta \mathbf{i}$. Si $\Delta \mathbf{i}$ se mantiene dentro del hexágono de longitud δ , se asegura que se mantenga una frecuencia de conmutación baja, evitando la pérdida de funcionalidad de los interruptores de potencia.

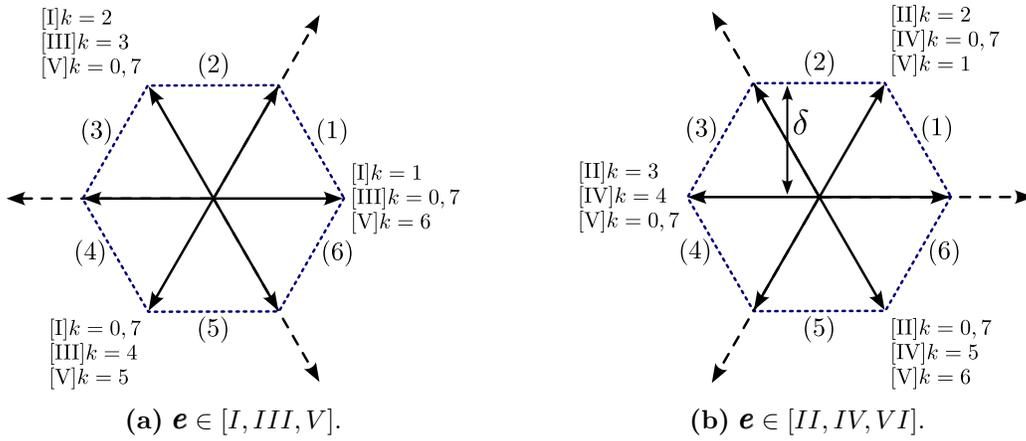


Figura 2.17: Hexágonos para la región de $\Delta \mathbf{i}$.

La importancia de elegir al $\mathbf{v}(k)$ por este método, es conseguir que $|\Delta \mathbf{i}|$ sea pequeña siempre que la posición de \mathbf{e} se encuentre dentro del sector [I]. Cuando \mathbf{e} pertenece a los sectores [III] o [V], la elección del modo de conmutación se determina similarmente a la explicación antes dada. Ahora, cuando \mathbf{e} pertenece a los sectores [II], [IV] o [VI], la elección de los modos de conmutación se muestran en la Figura 2.17b. El circuito para determinar el sector al que pertenece $\Delta \mathbf{i}$ se conforma de comparadores que determinan la polaridad y amplitud de cada una de las derivadas de las corrientes de fase Δi_a , Δi_b y Δi_c .

La Tabla 2.4 resume la relación que existe entre los sectores a los que pertenecen \mathbf{e} , $\Delta \mathbf{i}$ y $\mathbf{v}(k)$ para ser elegidos. Donde, de [I] a [VI] son los sectores a los que pertenece el vector \mathbf{e} mostrados en la Figura 2.16, y de (1) a (6) son los sectores a los que pertenece el vector $\Delta \mathbf{i}$ mostrado en la Figura 2.17.

En la Figura 2.17, δ expresa la longitud del vector $\Delta \mathbf{i}$, es decir, representa la anchura del hexágono vectorial de corriente para los comparadores de ventana [2]. Además, es un parámetro íntimamente relacionado con el valor promedio de la frecuencia de conmutación. Por lo tanto, $|\Delta \mathbf{i}|$ se regula para estar dentro del valor de δ .

Tabla 2.4: Región de $\Delta \mathbf{i}$, \mathbf{e} y modos de conmutación

Región de \mathbf{e}	Región de $\Delta \mathbf{i}$					
	(1)	(2)	(3)	(4)	(5)	(6)
[I]	1	2	2	0,7	0,7	1
[II]	2	2	3	3	0,7	0,7
[III]	0,7	3	3	4	4	0,7
[IV]	0,7	0,7	4	4	5	5
[V]	6	0,7	0,7	5	5	6
[VI]	1	1	0,7	0,7	6	6

La Figura 2.18 muestra el circuito de retroalimentación de la frecuencia de conmutación. Se observa que f_{sw}^* es la frecuencia de conmutación deseada, determinada por las características del elemento de conmutación, y f_{sw} es la frecuencia de conmutación retroalimentada. La variación resultante entre las dos frecuencias se integra. Si la salida del integrador aumenta, entonces δ se hace pequeña. En caso contrario, si la salida del integrador disminuye, entonces δ se hace grande. Como resultado, el valor promedio de la frecuencia de conmutación es igual a la frecuencia de conmutación de referencia.

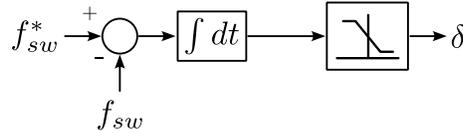


Figura 2.18: Circuito control de frecuencia de conmutación.

Para determinar el modo de conmutación $\mathbf{v}(\mathbf{k})$, es necesario detectar a qué sector pertenece \mathbf{e} y $\Delta \mathbf{i}$. Como se ha mencionado, es posible mantener $|\Delta \mathbf{i}|$ dentro del valor de δ incluso si el vector \mathbf{e} pertenece a cualquier sector entre [I] y [VI]. Por lo tanto, solo es necesario detectar el sector al cual pertenece \mathbf{e} sin importar conocer su amplitud o posición exacta dentro del hexágono vectorial.

Para detectar el sector al cual pertenece $\Delta \mathbf{i}$, expresamos cada una de las derivadas del vector error de corriente de cada fase en un nuevo eje de coordenadas xyz rotado 30 grados en sentido contrario a las manecillas del reloj en comparación al eje de referencia abc . La relación que existe entre los dos ejes coordenados se expresa en la ecuación matricial (2.24).

$$\begin{bmatrix} \Delta i_x \\ \Delta i_y \\ \Delta i_z \end{bmatrix} = \frac{1}{\sqrt{3}} \begin{bmatrix} 1 & 0 & -1 \\ -1 & 1 & 0 \\ 0 & -1 & 1 \end{bmatrix} \begin{bmatrix} \Delta i_a \\ \Delta i_b \\ \Delta i_c \end{bmatrix} \quad (2.24)$$

Ahora, para ubicar el sector al cual pertenece el vector $\Delta \mathbf{i}$ dentro del hexágono vectorial de corriente en el nuevo eje coordenado (véase la Figura 2.19a), se identifica la polaridad de cada fase del vector error de corriente $(\Delta i_x, \Delta i_y, \Delta i_z)$ respecto al nuevo eje de coordenadas. El circuito para identificar la polaridad de cada componente vectorial es simple, solo es necesario comparar cada una de las componentes $\Delta i_x, \Delta i_y, \Delta i_z$ con 0, asignando un signo “+” a la fase cuando son mayores a cero y un signo “-” en caso contrario.

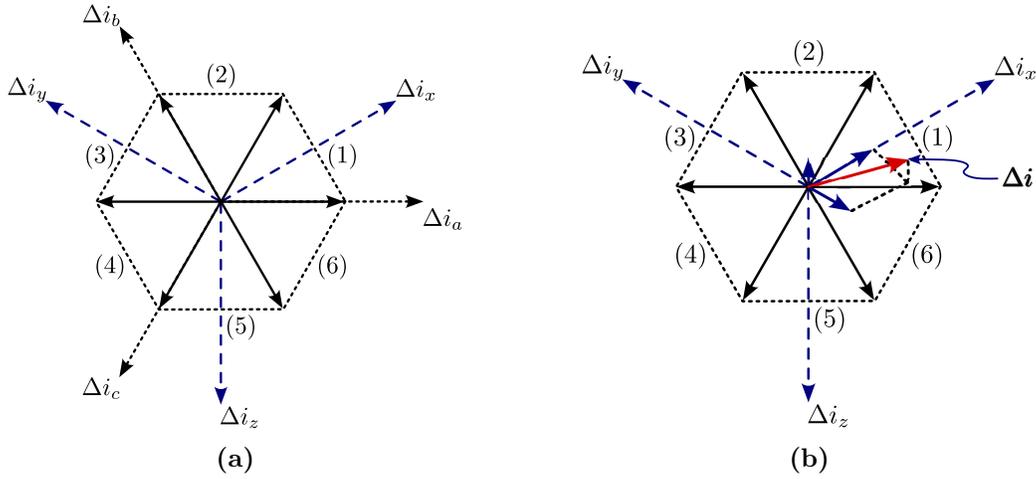


Figura 2.19: Nuevo eje de referencia para $\Delta \mathbf{i}$.

Por ejemplo, la Figura 2.19b muestra cada una de las componentes del vector $\Delta \mathbf{i}$ en un instante de tiempo dado, los signos por fase del vector $\Delta \mathbf{i}$ son: $\Delta i_x(+)$, $\Delta i_y(-)$, $\Delta i_z(-)$. Así, de esta forma se determina que el vector $\Delta \mathbf{i}$ mostrado en color rojo se localiza en el sector (1). La Tabla 2.5 resume las combinaciones posibles que existen para localizar al vector $\Delta \mathbf{i}$ dentro de los seis sectores que integran el hexágono vectorial de corriente.

Tabla 2.5: Combinaciones posibles para detectar $\Delta \mathbf{i}$

Δi_x	Δi_y	Δi_z	Región de $\Delta \mathbf{i}$
+	-	-	(1)
+	+	-	(2)
-	+	-	(3)
-	+	+	(4)
-	-	+	(5)
+	-	+	(6)

Al despejar \mathbf{e} de la ecuación (2.22), se observa que el vector voltaje de referencia \mathbf{e} se determina por la identificación de la polaridad de cada una de las fases de las derivadas con respecto al tiempo del vector $\Delta\mathbf{i}$ y el estado actual de conmutación $\mathbf{v}(\mathbf{k})$. Se consideran dos casos fundamentales, cuando el valor actual de k es 0 o 7, y cuando k toma valores entre 1 y 6.

1. Cuando $k = 0, 7$: El vector \mathbf{e} y el vector $Ld\Delta\mathbf{i}/dt$ son iguales, por la ecuación (2.22). Por lo tanto, la región de \mathbf{e} se detecta fácilmente por los signos “+” y “-” de las derivadas de fase del vector $\Delta\mathbf{i}$ en el eje de coordenadas xyz .
2. Cuando k toma valores entre 1 y 6: Como se explico en la sección 2.5.1, el modo de conmutación se elige dentro de los cuatro modos correspondientes a los vértices del triangulo (sector) donde se localiza \mathbf{e} . Por lo tanto, si el vector voltaje de salida es $\mathbf{V}(\mathbf{1})$, se entiende que \mathbf{e} pertenece al sector [I] o [VI]. El signo de la derivada del vector error de corriente sobre el eje z es usado para determinar si \mathbf{e} pertenece al sector [I] o [VI]. Un signo “+” o “-” corresponde a la región [VI] o [I] respectivamente. Para los casos cuando k toma valores entre 2 y 6, el sector al que pertenece \mathbf{e} se determinada de la misma manera.

En ambos casos, no es necesario conocer la amplitud exacta de $d\Delta\mathbf{i}/dt$, basta con saber el signo de $d\Delta\mathbf{i}/dt$ para detectar el sector de \mathbf{e} . Esto significa que el circuito para detectar \mathbf{e} es muy simple. La Figura 2.20 muestra cada uno de los casos para identificar al vector \mathbf{e} . Con base en la Figura 2.20, la Tabla 2.7 resume cada una de las posibles combinaciones para detectar el vector \mathbf{e} . Donde un 1 indica un signo positivo, 0 un signo negativo, y un - una condición cualquiera.

2.5.2. Esquema de control de respuesta rápida de corriente

Si $\Delta\mathbf{i}$ se vuelve grande en estado transitorio, es necesario cambiar al sistema de control de respuesta rápida en corriente. Para ello, es necesario elegir el modo de conmutación en el que $d\Delta\mathbf{i}/dt$ tenga la componente más grande en dirección opuesta a $\Delta\mathbf{i}$, como se menciona en la Sección 2.5. Este modo de conmutación es más sencillo, ya que únicamente se determina a partir de la región en la que se encuentre $\Delta\mathbf{i}$ (véase Tabla 2.6).

Tabla 2.6: Región de $\Delta\mathbf{i}$ y modo de conmutación.

Región de $\Delta\mathbf{i}$	$\mathbf{v}(\mathbf{k})$
(1)	1
(2)	2
(3)	3
(4)	4
(5)	5
(6)	6

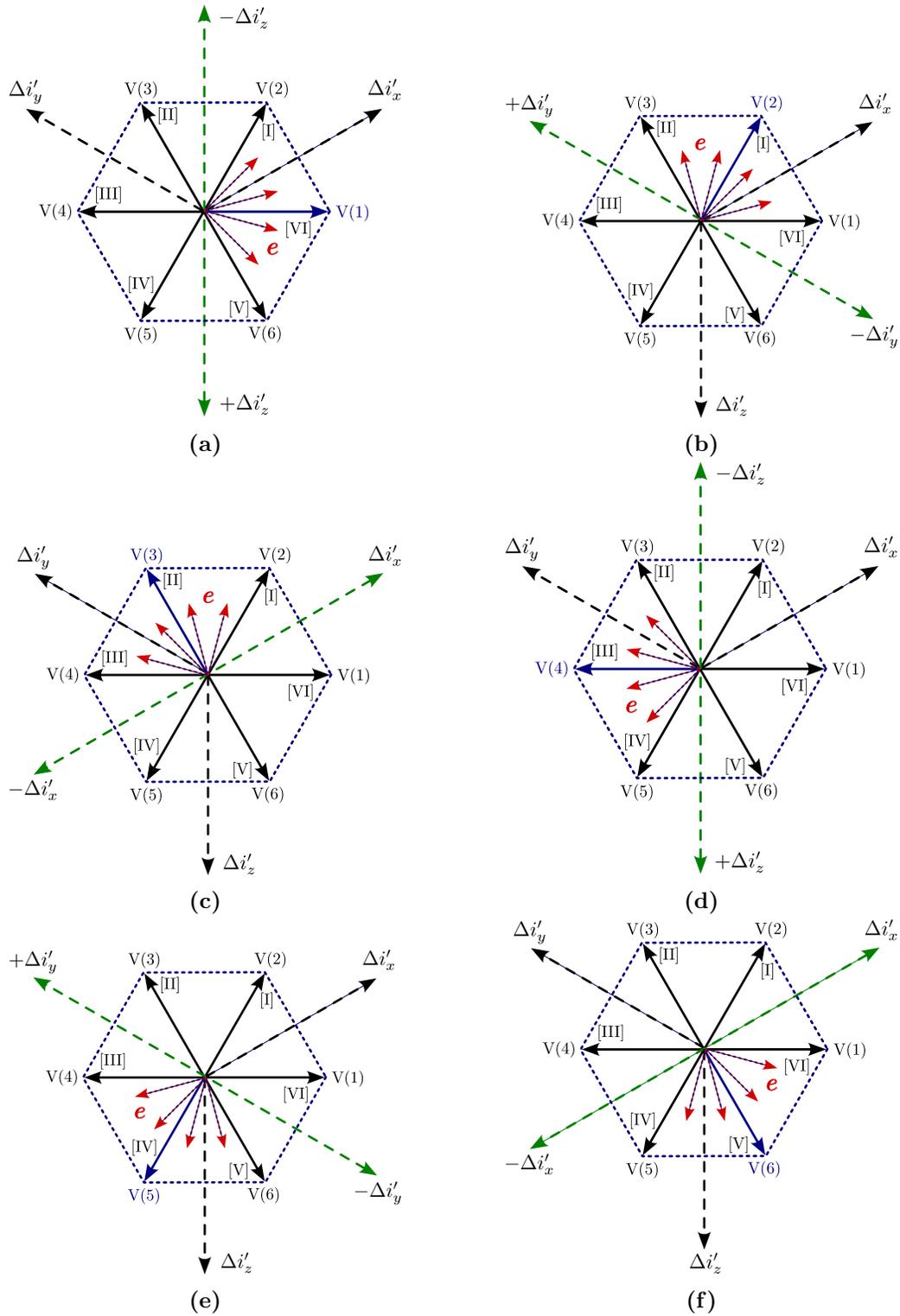
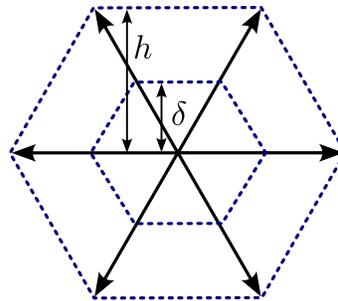


Figura 2.20: Determinación de \mathbf{e} .

Tabla 2.7: Detección de \mathbf{e}

$\mathbf{v}(\mathbf{k})$	$\Delta i'_x$	$\Delta i'_y$	$\Delta i'_z$	\mathbf{e}
	1	0	0	I
	1	1	0	II
0,7	0	1	0	III
	0	1	1	IV
	0	0	1	V
	1	0	1	VI
1	-	-	1	VI
	-	-	0	I
2	-	0	-	I
	-	1	-	II
3	1	-	-	II
	0	-	-	III
4	-	-	0	III
	-	-	1	IV
5	-	1	-	IV
	-	0	-	V
6	0	-	-	V
	1	-	-	VI

En la Figura 2.21 se muestran los dos hexágonos de $\Delta \mathbf{i}$. Existe una relación entre las dos referencias, es decir, $h = \delta + \alpha$, donde α es un margen de error muy pequeño. Si $\Delta \mathbf{i}$ pasa a través del hexágono h , entonces el sistema cambia del sistema de control de supresión de corriente armónica al sistema de control de corriente de respuesta rápida.

**Figura 2.21:** Hexágono de conmutación de dos estados.

2.6. Enlace óptico

En el ámbito de los convertidores de potencia, las fibras ópticas ofrecen una solución más robusta y eficiente para la transmisión de señales de control. Esto se debe a que eliminan el riesgo de interferencias por ruido inducido y radiado, ofreciendo una mayor integridad de la señal. Además, la capacidad que presentan para transmitir señales a velocidades mucho

mayores a las requeridas, les permite adaptarse a las crecientes demandas de control cada vez más exigentes en los convertidores modernos. Su naturaleza aislante las hace particularmente adecuadas para entornos donde las perturbaciones eléctricas parásitas indeseadas están presentes. Las perturbaciones que circulan a través de los cables propios del sistema o en la red de alimentación se les conoce como *ruido inducido*, mientras que las perturbaciones de alta frecuencia dan lugar a la emisión de energía electromagnética conocidas como *ruido radiado* [22].

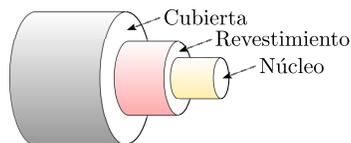
La inmunidad de las fibras ópticas frente a los dos tipos de ruido presentes en cualquier punto del circuito, se debe a que la comunicación entre el emisor y el receptor se realiza mediante energía luminosa no visible para el ojo humano ubicadas en la región infrarroja del espectro electromagnético. Mientras que la luz visible para el ojo humano abarca longitudes de onda de entre 370 y 750 nm, la transmisión de datos en las fibras ópticas se efectúa en un rango de longitudes de onda comprendido entre 800 y 1500 nm [23].

2.6.1. Principio de operación

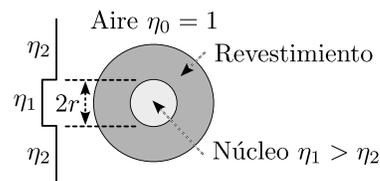
La transmisión de señales tanto analógicas (audio o video) como digitales (1 y 0) por medio de fibras ópticas, es posible gracias al fenómeno físico de reflexión interna total. Todo material transparente a la luz tiene un índice de refracción (η) dado por la relación entre la velocidad de la luz en el vacío (c) y la velocidad de la luz en el material (v) [24], como lo expresa la ecuación (2.25).

$$\eta = \frac{c}{v} \quad (2.25)$$

La Figura 2.22 muestra las partes que constituyen una fibra óptica, mientras que la figura 2.23 se muestra el comportamiento que tiene un rayo de luz al pasar por la fibra y golpear con la frontera interna (parte donde se juntan dos materiales con diferente índice de refracción, núcleo y revestimiento).

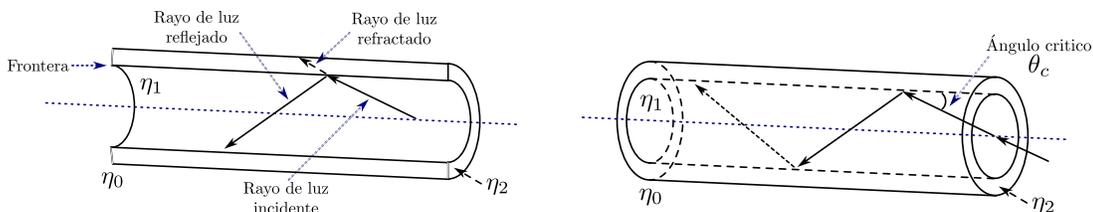


(a) Diagrama esquemático con índice de refracción escalonado.



(b) Sección transversal y perfil de índice escalonado ($r =$ radio del núcleo).

Figura 2.22: Fibra Óptica.



(a) Luz reflejada y refractada en las fronteras de dos materiales con diferente índice de refracción. (b) Ángulo máximo para la reflexión interna total θ_c .

Figura 2.23: Principio de transmisión por fibras ópticas.

Si el material del revestimiento al otro lado de la frontera tiene un índice de refracción mayor que la del núcleo, el rayo de luz se refracta alejándose de la superficie fronteriza, y si el índice de refracción es menor, el rayo se refleja hacia la superficie fronteriza. Por lo tanto, para evitar pérdidas por refracción en la fibra óptica, es necesario que índice de refracción del núcleo η_1 sea mayor que índice de refracción del revestimiento η_2 .

El rayo de luz que se propaga a través de la POF se comporta de acuerdo con la ley de *Snell*. Esta ley describe cómo se refracta el rayo de luz en la frontera interna de la fibra óptica, como se ilustra en la Figura 2.23a y se detalla en la ecuación (2.26):

$$\eta_1 \sin \theta_1 = \eta_2 \sin \theta_2 \quad (2.26)$$

Cuando el ángulo entre el rayo incidente y la frontera es muy pequeño, el ángulo formado entre el rayo refractado y la superficie también será pequeño, lo que causa que la luz no pase al material del revestimiento. Esto ocurre si el ángulo θ_2 es igual a cero:

$$\theta_c = \cos^{-1} \frac{\eta_2}{\eta_1} \quad (2.27)$$

El ángulo crítico, denotado como θ_c , es el ángulo en el cual toda la energía del rayo de luz se refleja en la frontera entre el núcleo y el revestimiento de la POF. En otras palabras, cuando un rayo de luz entra en la fibra a un ángulo menor que el ángulo crítico con respecto a la frontera, se reflejará completamente en dicha frontera y no pasará al revestimiento.

Aunque las fibras ópticas están diseñadas para minimizar la pérdidas de energía luminosa, no se puede evitar completamente este problema. Parte de la energía luminosa que entra en la fibra a un ángulo mayor que el ángulo crítico se pierde por refracción en el material del revestimiento o por la absorción en el propio material. Las pérdidas causadas por impurezas o defectos en el material se le conocen como pérdidas por dispersión de Rayleigh.

Otro tipo de pérdida ocurre cuando la fibra óptica está curvada con un radio pequeño o doblesces, lo que provoca que algunos rayos choquen en la frontera entre el núcleo y el

revestimiento a un ángulo mayor que el ángulo crítico, lo que se le conoce como pérdidas por micro-curvaturas. Por último, las pérdidas en los conectores ocurren debido a un acoplamiento imperfecto entre la fibra óptica, el emisor de luz y el detector de luz, lo que resulta en una reflexión parcial de la luz en las fronteras [25].

El desarrollo de fibras ópticas plásticas de bajo costo en aplicaciones de comunicaciones digitales, han dado la oportunidad para ser implementadas en equipos electrónicos de potencia, útiles cuando la distancia que se tiene entre el emisor de señal de control y el conjunto excitador-semiconductor de potencia es grande o se manejan voltajes de más de 2 000 V [26]. El circuito emisor-fibra-excitador (enlace de comunicación) típico en la transmisión de datos por POF monomodo se muestra en la Figura 2.24.



Figura 2.24: Enlace de comunicación.

2.7. Placas de circuito impreso

En el campo de la electrónica, especialmente en el diseño de hardware, las placas de circuito impreso (PCB, *Printed Circuit Board*) desempeñan un papel crucial, ya que no solo proporcionan una estructura mecánica para el montaje y conexión de los componentes electrónicos, sino que también actúan como elementos de absorción y emisión de interferencias electromagnéticas [27].

La estructura de una PCB puede variar según el tipo de material y diseño requerido, ya que pueden ser de estructura rígida o flexible. En el caso de PCBs rígidas, la estructura básica consiste en una placa base fabricada a partir de materiales no conductores, como el FR4 (compuesto de fibra de vidrio y resina epóxica). Esta placa es cubierta por una máscara de soldadura no conductora que previene cortocircuitos y asegura la unión precisa de los componentes electrónicos. Además, incorpora una capa de serigrafía que contiene las leyendas y marcas en las superficies de la placa, facilitando así la identificación y la correcta colocación de los componentes durante el ensamblado y mantenimiento [28].

El organismo IEEE define un voltaje de alta tensión como aquel que excede los 1000 V en CA o los 1500 V en CD. No obstante, en el contexto de las PCBs, un circuito se considera de alta tensión si maneja voltajes que superen los 50 V debido al riesgo de descargas eléctricas al cuerpo humano. Para mitigar estos riesgos, existen normas IPC enfocadas al

diseño de placas de circuito impreso. Estas normativas establecen los requisitos específicos de diseño y fabricación para todos los aspectos de una PCB. Entre estos requisitos se incluyen la fabricación de vías y microvías, las especificaciones para la resistencia de las uniones de soldadura, las propiedades de los materiales de mascarar de soldadura, así como el espesor de los mismos. También abarca las propiedades de los materiales de sustratos y otros diversos criterios de fabricación [29].

Una regla básica de diseño es respetar las distancias mínimas entre pistas, conocidas como distancia de aislamiento o *clearence*³ y distancia de línea de fuga o *creepage*⁴. La técnica *board cutout* se emplea para aumentar la distancia de línea de fuga en una PCB, la cual consiste en hacer un corte en la placa base para interrumpir la conexión directa a través del sustrato. Esto reduce la probabilidad de formación de arcos eléctricos en el circuito [30].

Cuando se trata de un diseño de alta corriente, es fundamental dimensionar adecuadamente el ancho de las pistas para garantizar una conducción eficiente de la corriente sin provocar un aumento excesivo de la temperatura. Para calcular el ancho óptimo de las pistas en función de la corriente, se pueden utilizar herramientas especializadas basadas en Normas IPC como calculadoras o tablas de diseño de PCB, como la que se muestra en [31].

Las placas de circuito impreso estándar FR4 tienen un peso de cobre⁵ de 1 onza por pie cuadrado. Para manejar corrientes más elevadas y evitar problemas relacionados con el aumento de la temperatura, es necesario utilizar un peso de cobre más alto o barras colectoras en el diseño de la PCB. Como alternativa, se pueden emplear PCBs con sustratos de aluminio o cerámica, que ofrecen una mayor conductividad térmica ayudando a disipar mejor el calor generado en las pistas.

En el diseño de placas de circuito impreso, las barras colectoras (Busbar) proporcionan una excelente conductividad eléctrica y térmica, así como un sólido soporte mecánico y de conexión al PCB. A diferencia de las pistas de cobre, las barras colectoras tienen un mayor grosor, lo que les permite manejar corrientes y voltajes con mayor eficacia. Este diseño reduce las pérdidas de energía y asegura una transmisión y distribución óptima de la electricidad. Las barras colectoras pueden estar fabricadas de diversos materiales, como aluminio o cobre. Sin embargo, el cobre es el material más comúnmente utilizado debido a sus excelentes propiedades de conductividad eléctrica y térmica. Su baja resistencia en ambos aspectos lo convierte en una opción ideal para aplicaciones que demandan una alta capacidad de conducción [32].

³Distancia mínima de separación entre dos elementos conductores a través del aire.

⁴Distancia mínima de separación entre dos elementos conductores a través de la superficie del sustrato aislante (FR4).

⁵Área de sección transversal de la pista.

3 Diseño del sistema propuesto

Una vez discutidos los aspectos teóricos que fundamentan el objetivo de esta investigación, en el presente capítulo se aborda el diseño del sistema propuesto: un “control vectorial de corriente de un inversor trifásico clásico con aislamiento óptico”. Para llevar a cabo este diseño, se ha seguido la metodología basada en el modelo de sistemas embebidos propuesto por Arnold Berger, tratada en la sección 1.8. Cabe destacar que solo se llevaron a cabo las primeras seis fases de dicha metodología, ya que la séptima fase excede los objetivos establecidos para esta tesis.

3.1. Especificaciones del sistema

El trabajo se centra en el desarrollo de un sistema electrónico de potencia basado en un convertidor de corriente directa a corriente alterna, que incorpora un control vectorial de corriente y un enlace de comunicación óptico. Este sistema está estructurado en tres etapas: entrada de potencia, procesamiento de potencia y salida de potencia, como se muestra en la Figura 3.1.

Los requerimientos del sistema inversor de corriente que se requiere implementar son los siguientes:

- a) Diseñar un convertidor electrónico de potencia CA/CD cuyo voltaje de salida se mantenga constante en un valor nominal fijo, sin rizados de voltaje.
- b) Diseñar un convertidor electrónico de potencia CD/CA que permita alternar las corrientes de salida, las cuales estarán desfasadas 120 grados entre sí, entre valores mínimos y máximos.
- c) Monitorear las corrientes que consume la carga.
- d) Regular la corriente en la carga de CA acoplada al inversor. Para lograrlo, es necesario controlar el voltaje en las líneas de transmisión.
- f) Implementar un convertidor digital-analógico para generar la señal de referencia.
- g) Implementar un algoritmo de control para regular la corriente de salida del convertidor CD/CA. El controlador utilizará un enfoque de retroalimentación basado en corriente.

- h) Diseñar un enlace de comunicación óptico mediante fibra óptica para conectar la tarjeta que ejecuta el controlador con la tarjeta que gestiona el generador de secuencia de conmutación, con el fin de controlar la conmutación del inversor.
- i) Diseñar el generador de secuencia de conmutación cuya función sea activar y desactivar los interruptores de potencia del convertidor CD/CA, en función de los dato recibido a través del enlace de comunicación.

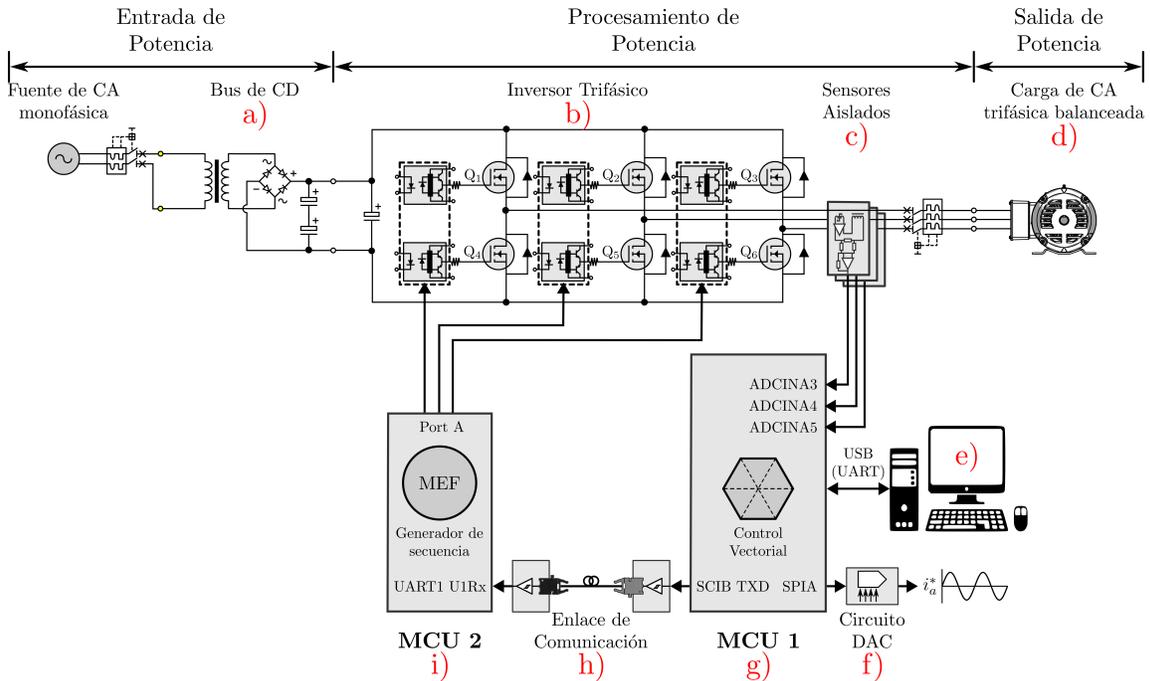


Figura 3.1: Diagrama esquemático del sistema.

Para lograr que la carga reciba la corriente trifásica deseada (definida por el usuario), es necesario monitorear las corrientes por fase del convertidor. Esto se logra mediante la retroalimentación de las señales de corriente, que se digitalizan con convertidores analógico-digital para que puedan ser procesadas por la herramienta de hardware. El procesamiento es llevado a cabo por el algoritmo vectorial de corriente. Junto con el modulador PWM, este algoritmo genera las secuencias de conmutación adecuadas, que se transmiten a través de la fibra óptica para conmutar los interruptores del convertidor. Para visualizar la corriente de referencia, se utiliza un proceso de digitalización inverso mediante un convertidor digital-analógico.

3.2. Partición de Hardware y Software

Las herramientas de hardware empleadas para cumplir con los objetivos de este trabajo de tesis fueron las siguientes:

- Tarjeta de desarrollo LaunchPad Piccolo F28069M de la serie C2000 de TI.
- Tarjeta de desarrollo LaunchPad TM4C123G de la serie Tiva C de TI.
- Módulo transmisor y receptor óptico, diseñados con los circuitos integrados AFBR-1624Z y AFBR-2624Z, respectivamente.
- Fibra óptica, implementada con una fibra monomodo de la serie HFBR-R/EXXYYYYZ y cubierta plástica de 1 mm de diámetro.
- Módulo sensor de corriente, diseñado con base en el transductor CKSR 15-NP.
- Módulo DAC, implementado con el convertidor digital-analógico AC101S101.
- Módulo inversor, diseñado según la topología clásica de un inversor trifásico fuente de voltaje de puente completo.
- Bus de CD, diseñado con un puente de diodo rectificador.
- Carga, constituida por un motor asíncrono trifásico tipo jaula de ardilla y circuito resistivo-inductivo en conexión estrella.
- Computadora, utilizada para programar las tarjetas LaunchPad Piccolo y Tiva C.

Respecto a las herramientas de software utilizadas, se consideraron las siguientes:

- El software embebido para la tarjeta LaunchPad Piccolo F28069 se desarrolló utilizando el paquete Embedded Coder Support Package for Texas Instruments C2000 Processors. Este paquete permite ejecutar modelos de Simulink en los microcontroladores de la serie C2000 de TI, facilitando la implementación del algoritmo de control, bloques ADC y la transmisión de datos a través del puerto serie UART y SPI.
- El software embebido para la LaunchPad TM4C123G se desarrolló utilizando Code Composer Studio. Este software implementa la maquina de estados finitos encargada de generar los pulsos de conmutación, basándose en la recepción de datos a través de la UART.
- La simulación del sistema se realizó utilizando conjuntamente el software PSIM y MatLab/Simulink, mediante el bloque SimCoupler para la co-simulación entre ambos entornos de desarrollo.

3.3. Iteración e Implementación

Con base en las especificaciones de las fases anteriores, los elementos del sistema de potencia se segmentaron en módulos con funciones específicas. Esta segmentación permitió integrar los módulos que conforman el sistema completo, facilitando el desarrollo modular

que simplifica las modificaciones y ajustes posteriores.

En el diseño del HW se identificaron los siguientes módulos funcionales:

- Módulos integrados en la tarjeta F28069M: módulo AnalogIO Input, módulo SCI Transmit y módulo SPI Transmit.
- Módulos integrados en la tarjeta TM4C123G: módulo GPIO y módulo SCI.
- Módulos del enlace óptico: módulo transmisor y receptor óptico.
- Módulo inversor trifásico.
- Módulo sensor de corriente.
- Fibra óptica plástica.
- Bus de CD.
- Carga trifásica.
- Computadora y cables de conexión.

En el diseño del SW se identificaron los siguientes módulos funcionales:

- Software embebido MCU 1: módulo corrientes de referencia, módulo lectura de sensores, módulo control vectorial de corriente, módulo de comunicación serial por UART y módulo de comunicación serial por SPI.
- Software embebido MCU 2: módulo de comunicación serial UART y módulo máquina de estados finitos (MEF).

4 Diseño detallado del Hardware

El diseño detallado de la planta se fundamenta en dos elementos esenciales: el Hardware y el Software. La parte de Hardware involucra todas las partes tangibles del sistema que le permiten al usuario interactuar con el mismo. En tal sentido, se presenta el diseño de las placas de circuito impreso, así como la descripción técnica de las tarjetas digitales implementadas.

Para el diseño electrónico se utilizó el software *EAGLE*, reconocido por su capacidad para capturar esquemas eléctricos con gran precisión. Este programa no solo facilita la disposición de los componentes en la placa virtual durante la etapa de diseño, sino que también optimiza el enrutamiento de las conexiones, asegurando que se cumplan rigurosamente las reglas de diseño establecidas.

A continuación se presentan los diseños para la fabricación de las PCBs dedicadas al aislamiento óptico, que abarca tanto el módulo de transmisión como el de recepción de fibra óptica. Además, se incluye el diseño para los sensores de corriente y el inversor trifásico. Cada PCB ha sido diseñado para cumplir con los requisitos específicos de su función, asegurando un rendimiento óptimo para la aplicación.

4.1. Aislamiento óptico

4.1.1. Módulo transmisor óptico

El módulo transmisor se diseña para enviar a través de la fibra óptica plástica el vector $\mathbf{v}(\mathbf{k})$, que representa la secuencia de conmutación del inversor trifásico. Por ello, el módulo recibe los datos a transmitir de manera serial a través del pin GPIO58 (SCIB TXD) de la placa de hardware TI Piccolo F28069M LaunchPad.

El transmisor óptico AFBR-1624Z, es un circuito integrado de 4 terminales que incorpora una fuente de luz LED que opera a longitudes de onda de 650 nm. Este dispositivo está diseñado para ser compatible con familias lógicas TTL en el pin de datos, con lo cual se pueden manejar señales a una velocidad de hasta 50 MBd. Además, el transmisor óptico ofrece un rendimiento eficaz a distancias de hasta 50 metros cuando se emplea con fibra óptica plástica de 1 mm de diámetro [33].

El módulo incorpora un circuito para regenerar la trama serial basado en la compuerta lógica AND de alta velocidad, en particular el SN74HCS09. El CI cuenta con entradas Schmitt-trigger y salidas de drenaje abierto. Las entradas Schmitt-trigger son fundamentales para minimizar el ruido eléctrico en las señales, ya que operan con dos niveles de umbral bien definidos: alto y bajo. Por otro lado, las salidas de drenaje abierto solo presentan dos estados: bajo y alta impedancia. Para lograr un nivel alto en la salida, es necesario utilizar resistores de *pull-up*. Esto se debe a que, cuando el nivel lógico en la entrada es alto, la salida del dispositivo permanece en alta impedancia, requiriendo así la incorporación de resistores para establecer un nivel lógico alto bien definido en la salida [34].

El diseño también incluye conectores macho desconectables de la serie XH-JST de 2 pines, destinados a la lectura de las señales analógicas provenientes de los sensores de corriente. Además, se han incorporado conectores hembra de inserción con 20 pines dispuestos a doble fila (2x10). Estos conectores son incorporados para que la PCB sea compatible con el Booster Pack de la tarjeta F28069M LaunchPad, lo que permite una integración eficiente con la distribución de los pines GPIO del kit de desarrollo.

Basado en los circuitos de aplicación recomendados por los fabricantes para cada CI previamente mencionado, la Figura 4.1 muestra el diagrama esquemático del módulo transmisor.

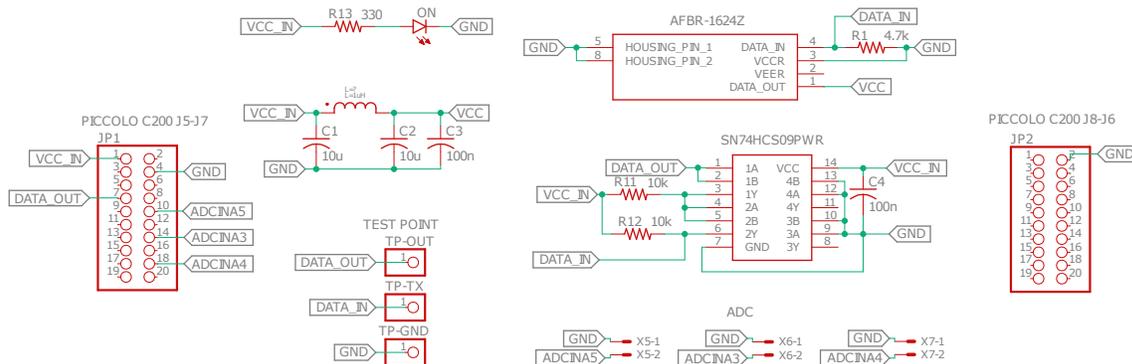


Figura 4.1: Diagrama esquemático del transmisor óptico.

El diagrama esquemático presentado se implementa en una única placa de circuito impreso, diseñada con dimensiones y disposición de componentes para garantizar su compatibilidad con la tarjeta digital. La Figura 4.2 ilustra las diferentes capas del diseño de la PCB.

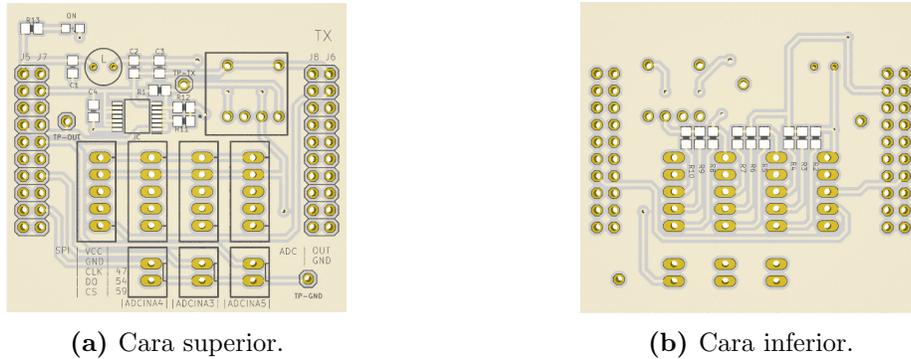


Figura 4.2: Diseño de PCB del transmisor óptico.

Visualizar el diseño de la PCB en un entorno 3D ofrece múltiples ventajas, como la validación física del diseño y la detección temprana de posibles colisiones entre componentes. Esta representación tridimensional permite optimizar la ubicación y distribución de los elementos, facilitando su integración con otros componentes del sistema asegurando una gestión eficiente del espacio. Por lo tanto, la Figura 4.3 presenta la vista en 3D del módulo transmisor, mostrando la disposición y organización detallada de todos los componentes electrónicos que lo integran.

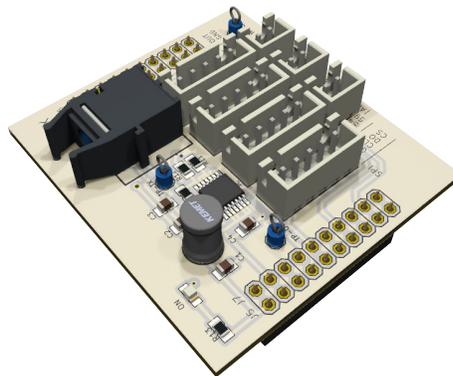


Figura 4.3: Vista en 3D del módulo transmisor óptico.

Por otro lado, la Tabla 4.1 presenta un resumen de todos los componentes electrónicos que han sido incluidos en el diseño del transmisor óptico.

Tabla 4.1: Componentes del módulo transmisor por fibra óptica

Elementos que conforman la placa de circuito impreso				
Nombre	Descripción	Cantidad	Valor	Etiqueta
AFBR-1624Z	Transmisor óptico	1		TX
SN74HCS09	Compuerta AND Schmitt-trigger	1		IC
Resistor	SMD 0805	2	10 k Ω	R1/R2
Resistor	SMD 0805	1	330 Ω	R13
Diodo LED	SMD 0805	1		ON
Inductor	SMD 0805	1	1 μ H	L
Capacitor	SMD 0805	1	0.1 μ F	C4
Capacitor	SMD 0805	2	10 μ F	C1/C2
Capacitor	SMD 0805	1	100 nF	C3
Test Point	Punto de prueba	3		TP-GND/TX/OUT
Conector	JST-XH macho 2 pines	3		
Conector	JST-XH macho 5 pines	4		

4.1.2. Módulo receptor óptico

El módulo receptor se diseña para recibir la trama serial correspondiente al vector $\mathbf{v}(\mathbf{k})$. Una vez que el receptor óptico AFBR-2624Z recibe la trama serial, el módulo transfiere los datos al pin GPIO PB0 (U1Rx) de la tarjeta digital TI Tiva TM4C123G LaunchPad. Este CI integra un fotodiodo que absorber los fotones que viajan a través de la fibra óptica para generar la señal lógica de salida.

En esencia, los circuitos integrados ópticos de transmisión y recepción presentan características técnicas similares, solo difieren en la configuración y disposición de los pines. Por lo tanto, ambos módulos comparten el mismo circuito para la regeneración de la trama serial. La tonalidad del encapsulado es otra característica distintiva entre los CI. El AFBR-1624Z (Tx) presenta un encapsulado en color gris, mientras que el AFBR-2624Z (Rx) presenta un encapsulado en color negro.

La placa de circuito impreso incorpora 2 conectores JST-XH macho de 4 pines para las salidas digitales. Además, los conectores hembra de inserción de 20 pines se han dispuestos de manera que los conectores también sean compatibles con el Booster Pack de la tarjeta digital TM4C123G LaunchPad. En la Figura 4.4 se presenta el diagrama esquemático del módulo receptor óptico.

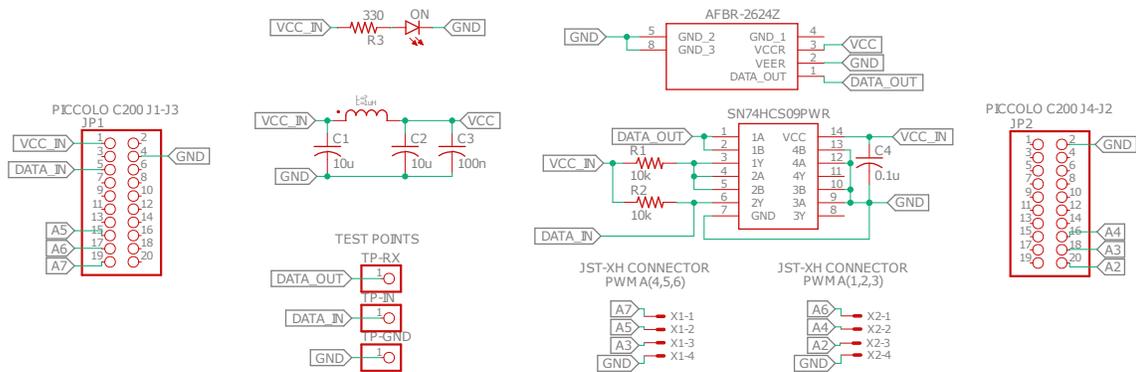
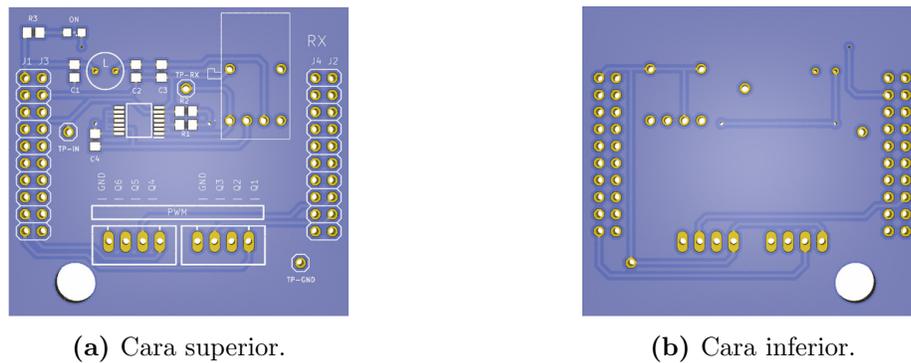


Figura 4.4: Diagrama esquemático del receptor óptico.

La Figura 4.5 muestra el diseño de la placa del módulo receptor óptico. La tarjeta presenta un perforación en la PCB para proporcionar acceso al botón de *reset* que incorpora la tarjeta sobre la cual se incrustará.



(a) Cara superior.

(b) Cara inferior.

Figura 4.5: Diseño de PCB del receptor óptico.

De manera similar, la Figura 4.6 presenta una vista en 3D del módulo receptor, en la que se aprecia la ubicación y disposición de todos los componentes electrónicos integrados.

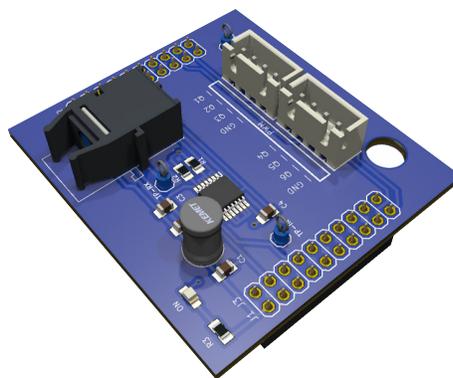


Figura 4.6: Vista en 3D del módulo receptor óptico.

Finalmente, la Tabla 4.2 proporciona un resumen detallado de los componentes electrónicos que forman parte de la placa de circuito impreso.

Tabla 4.2: Componentes del módulo receptor por fibra óptica

Elementos que conforman la placa de circuito impreso				
Nombre	Descripción	Cantidad	Valor	Etiqueta
AFBR-2624Z	Receptor de fibra óptica	1		RX
SN74HCS09	Compuerta AND Schmitt-trigger	1		IC
Resistor	SMD 0805	2	10 k Ω	R1/R2
Resistor	SMD 0805	1	330 Ω	R3
Diodo LED	SMD 0805	1		ON
Inductor	SMD 0805	1	1 μ H	L
Capacitor	SMD 0805	1	0.1 μ F	C4
Capacitor	SMD 0805	2	10 μ F	C1/C2
Capacitor	SMD 0805	1	100 nF	C3
Test Point	Punto de prueba	3		TP-GND/TX/IN
Conector	JST-XH macho 4 pines	2		

4.2. Módulo sensor de corriente

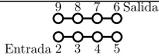
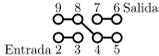
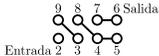
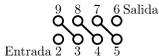
El módulo sensor de corriente está basado en el transductor CKSR 15-NP de la firma LEM. El diseño del hardware incorpora un filtro de alimentación para estabilizar la fuente de voltaje, un regulador de voltaje de 3.3 V que proporciona el valor de referencia al transductor, y un diodo de protección que limita el rango de voltaje aplicado a la tarjeta digital.

El modelo CKSR 15-NP es un transductor de corriente aislado de la serie CKSR-NP, basado en tecnología *fluxgate*, y diseñado para manejar corrientes nominales de 15 A. Este transductor dispone de 4 pines primarios de entrada, lo que ofrece gran flexibilidad para ajustar el rango de corriente nominal según la configuración del circuito de corriente primaria, tal como se detalla en la Tabla 4.3. Adicionalmente, el CKSR 15-NP incluye un pin secundario denominado V_{REF} , al cual se le puede aplicar un voltaje externo para modificar el voltaje de referencia interno. En ausencia de una señal en el pin V_{REF} , el voltaje de referencia se ajusta automáticamente a $V_c/2$ [35].

La sensibilidad del transductor está determinada en función al número de vueltas, como se indica en la ecuación (4.1):

$$Sensibilidad = \frac{(V_{REF} + 0,65) - V_{REF}}{I_{PN}} \quad (4.1)$$

Tabla 4.3: Rangos posibles de corriente nominal

Número de vueltas primarias	Corriente nominal $\pm I_{PN}[A]$	Resistencia primaria $R_P[m\Omega]$	Conexión recomendada
1	15	0.18	
2	7.5	0.72	
3	5	1.8	
4	2.5	2.88	

Sin voltaje de referencia, la sensibilidad del transductor es de $S_n = 41,76 \text{ mV/A}$. En contraste, cuando se aplica un voltaje de referencia de $1,65 \text{ V}$ con una conexión de tres vueltas, la sensibilidad del transductor aumenta a $S_n = 125 \text{ mV/A}$.

El filtro de alimentación se encarga de suavizar el rizado de voltaje en la línea proveniente de la fuente externa, utilizando un arreglo de capacitores. Por otro lado, el regulador de voltaje seleccionado es el circuito integrado TC1015, con un encapsulado SOT-23 de 5 terminales. Este regulador no solo establece el valor de referencia para el transductor mediante un divisor de voltaje compuesto por un resistor fijo y uno variable, con el propósito de obtener una referencia estable de 1.65 V , sino que también alimenta el LED indicador de encendido y al diodo de protección. Este último componente previene la introducción de voltajes superiores a 3.3 V o de voltaje negativos a la tarjeta digital.

El diseño incorpora conectores macho de la serie XH-JST de 2 pines, los cuales están destinados para las salidas de las señales analógicas y fuente de alimentación. El diagrama esquemático del módulo sensor de corriente se basa en los circuitos de aplicación recomendados por los fabricantes de cada CI, tal y como se muestra en la Figura 4.7.

Para el módulo sensor de corriente, el diseño del PCB contempla utilizar la técnica *board cutout* para aislar la parte de baja corriente de la parte de alta corriente (véase la Figura 4.8). Además, se han colocado vías a cada lado de las terminales del lado primario del transductor para permitir las configuraciones especificadas en la Tabla 4.3. En la Figura 4.8b, se observa que en el diseño se ha previsto dejar las pistas en el lado de entrada de corriente completamente expuestas (sin máscara de soldadura). Esto permitirá recubrirlas con una capa de estaño durante la etapa de ensamblaje, lo que incrementará la capacidad de conducción de la corriente eléctrica.

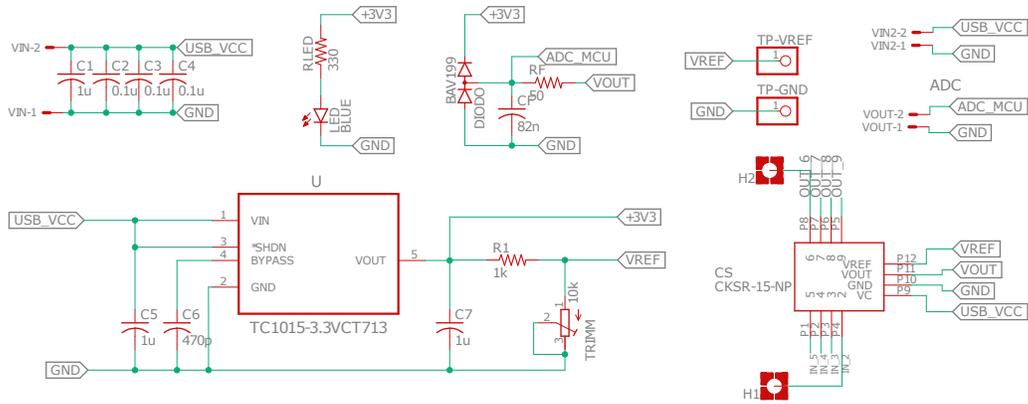
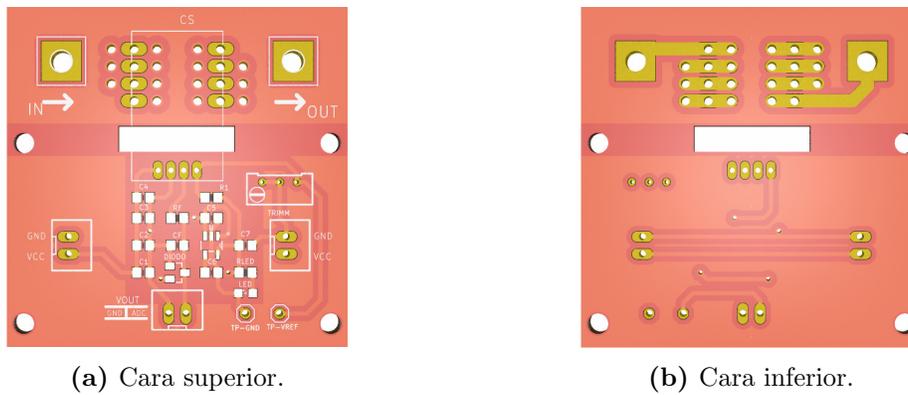


Figura 4.7: Diagrama esquemático del sensor de corriente.



(a) Cara superior.

(b) Cara inferior.

Figura 4.8: Diseño de PCB del sensor de corriente.

La Figura 4.9 ilustra la representación en 3D del módulo sensor de corriente, mostrando a detalle la posición y orientación de los componentes. Por otro lado, la Tabla 4.4 lista los componentes electrónicos que conforman la placa de circuito impreso.

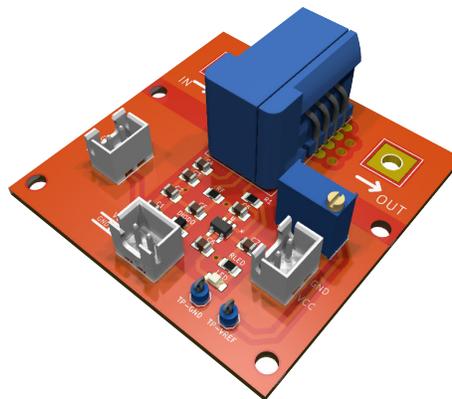


Figura 4.9: Vista en 3D del módulo sensor de corriente.

Tabla 4.4: Componentes del módulo sensor de corriente

Elementos que conforman la placa de circuito impreso				
Nombre	Descripción	Cantidad	Valor	Etiqueta
CKSR 15-NP	Transductor de corriente	1	15 A	CS
BAV199	Diodo	1		DIODO
TC1015	Regulador de voltaje	1		U
Trimpot	Potenciómetro	1	10 k Ω	TRIMM
Resistor	SMD 0805	1	1 k Ω	R1
Resistor	SMD 0805	1	50 Ω	RF
Resistor	SMD 0805	1	330 Ω	RLED
Diodo	SMD 0805	1		LED
Capacitor	SMD 0805	3	1 μ F	C1/C5/C7
Capacitor	SMD 0805	3	0.1 μ F	C2/C3/C4
Capacitor	SMD 0805	1	470 pF	C6
Capacitor	SMD 0805	1	82 nF	CF
Test Point	Punto de prueba	2		TP-GND/VREF
Conector	JST-XH macho 2 pines	3		

4.3. Módulo inversor trifásico

El diseño del módulo inversor se basa en la topología clásica de un inversor trifásico de puente completo. Para los interruptores controlables, se han seleccionado transistores tipo MOSFET, específicamente el IRF250N. Al ser un dispositivo controlado por voltaje, presenta una resistencia estática de encendido drenaje-fuente de 0.075 ohms. Además, soporta voltajes de ruptura drenaje-fuente de 200 V y corrientes de drenaje de hasta 30 A.

El diodo de libre circulación empleado en el diseño es el SURD8530T4G. Entre sus características principales, destaca un tiempo de recuperación inversa (t_{rr}) de 50 ns. En la región de polarización inversa, el diodo puede soportar picos de voltaje de hasta 300 V y picos de corriente inversa de 10 A. Mientras tanto, en la región de polarización directa puede manejar una corriente media de 5 A.

Para el circuito de disparo y bloqueo se implementa el circuito integrado PC923. Este driver utiliza una fuente de voltaje simétrica aislada para proporcionar a la secuencia de conmutación proveniente del circuito de control, los niveles de voltaje y corriente necesarios para disparar y bloquear los semiconductores de potencia. Además, el CI proporciona el aislamiento galvánico necesario para proteger la interfaz de control.

Estas características hacen que cada componente seleccionado sea una opción ideal para cumplir con los requerimientos del sistema. La Figura 4.10 muestra el diagrama esquemático del inversor trifásico clásico.

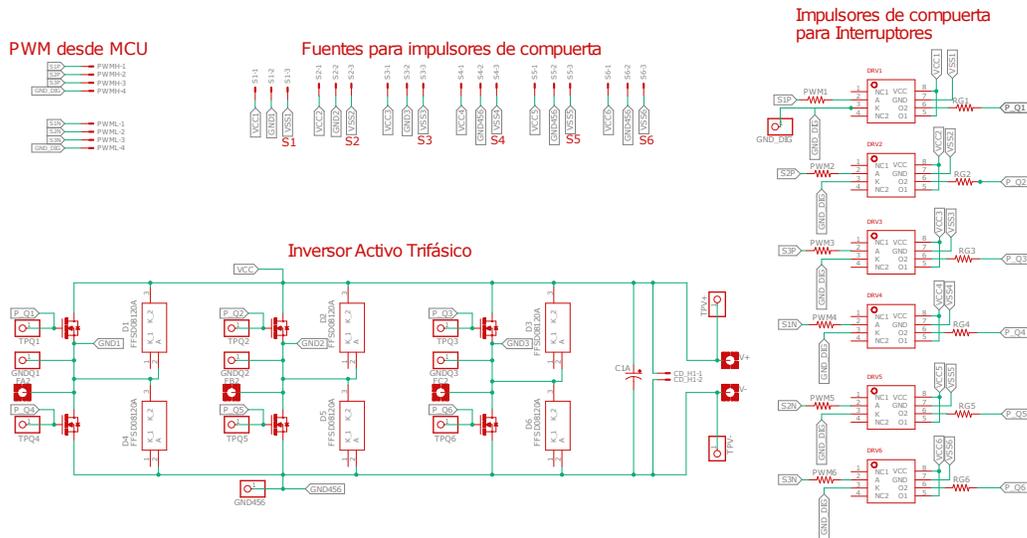
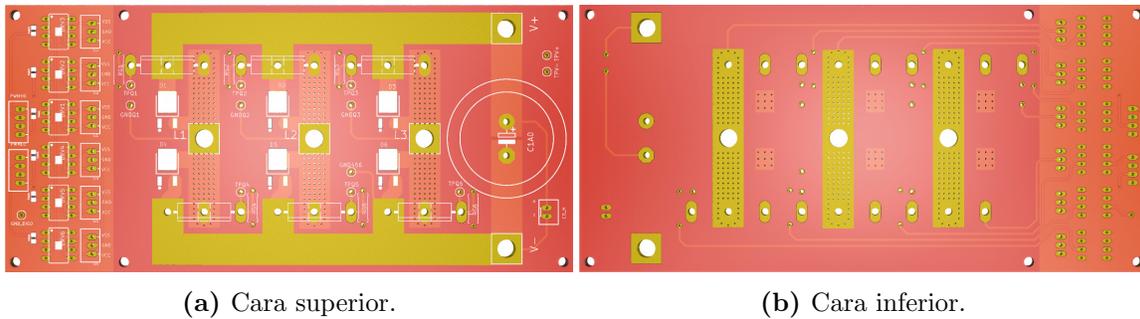


Figura 4.10: Diagrama esquemático del inversor trifásico.

Dado que el circuito inversor opera con voltajes superiores a 50 V, se consideran detalles adicionales en el diseño y enrutamiento de la PCB. El módulo inversor está diseñado para manejar corrientes superiores a 10 A, lo cual se logra mediante el ancho de pista adecuado en el Bus de CD y piernas del inversor. Además, estas pistas se dejan sin capa de soldadura para permitir un incremento en el peso de cobre al soldar barras colectoras de cobre de 0.064 pulgadas de espesor, como se ilustra en la Figura 4.11.



(a) Cara superior.

(b) Cara inferior.

Figura 4.11: Diseño de PCB del inversor trifásico.

La Figura 4.12 muestra una representación en 3D del módulo inversor. Por otro lado, la Tabla 4.5 detalla los componentes electrónicos que integran la placa de circuito impreso.



Figura 4.12: Vista en 3D del módulo inversor trifásico.

Tabla 4.5: Componentes del módulo inversor trifásico

Elementos que conforman la placa de circuito impreso				
Nombre	Descripción	Cantidad	Valor	Etiqueta
IRF250N	Transistor tipo MOSFET	6		Q1-Q6
SURD8530T4G	Diodo	6		DIODO
PC923	Driver	6		DRV1-DRV6
Resistor	SMD 0805	6	220 Ω	PWM1-PWM6
Resistor	Through-hole 1/4 Watt	6	10 Ω	RG1-RG6
Capacitor	Electrolítico	1	2200 μ F	C1A0
Test Point	Punto de prueba	15		
Conector	JST-XH macho 2 pines	1		CD_H
Conector	JST-XH macho 3 pines	6		S1-S6
Conector	JST-XH macho 4 pines	2		PWMH/PWML

En todos los diseños se utilizan tanto componentes de agujero pasante (through-hole) como de montaje superficial (SMD). Los componentes de agujero pasante proporcionan al PCB mayor robustez, facilitan la reparación, además soportan corrientes más altas, entre otros beneficios. En contraste, los componentes SMD nos permiten tener una mayor densidad de elementos, lo que reduce el tamaño de la placa y mejoran el rendimiento en alta frecuencia.

También los diseños incorporan puntos de prueba situados en ubicaciones estratégicas en las placas de circuito impreso. Estos puntos están diseñados para facilitar la conexión temporal de los equipos de medición, como el osciloscopio o multímetro, permitiendo así la evaluación detallada de la integridad de la señal durante el proceso de verificación y depuración. Los puntos de prueba utilizados son componentes pequeños en forma de gancho que permiten una conexión firme y estable con las puntas de prueba, mejorando la estabilidad y precisión de las mediciones.

4.4. Microcontrolador

El trabajo planteado hace uso de dos microcontroladores, cada uno con funciones específicas: uno gestiona el control de corriente, mientras que el otro recibe por puerto serie la secuencia de conmutación para generar las señales de control de los transistores.

Para cumplir con los requisitos del sistema, la selección de los MCUs se basó en varios parámetros clave, como la velocidad de procesamiento, el costo, la fiabilidad de uso, la actualización o modificación del firmware, el consumo de energía, lenguaje y entorno de programación. Además, se evaluaron factores como la arquitectura, memoria, temporizadores/contadores, entradas y salidas analógicas (ADC/PWM) y canales de comunicación como SPI y UART.

4.4.1. Kit de desarrollo LaunchPad F28069M

La LaunchPad F28069M de la serie C2000 de *Texas Instruments* (véase la Figura 4.13) es una plataforma de evaluación y desarrollo de bajo costo, diseñada para facilitar la implementación de sistemas de potencia, con recursos y características tales como [36]:

- CPU de 32 bits a 90 MHz.
- Memoria Flash de 256 kB.
- ADC de 12 bits.
- Interfaz para encoder (eQEP).
- Periféricos I2C, SPI, SCI (UART) y CAN.

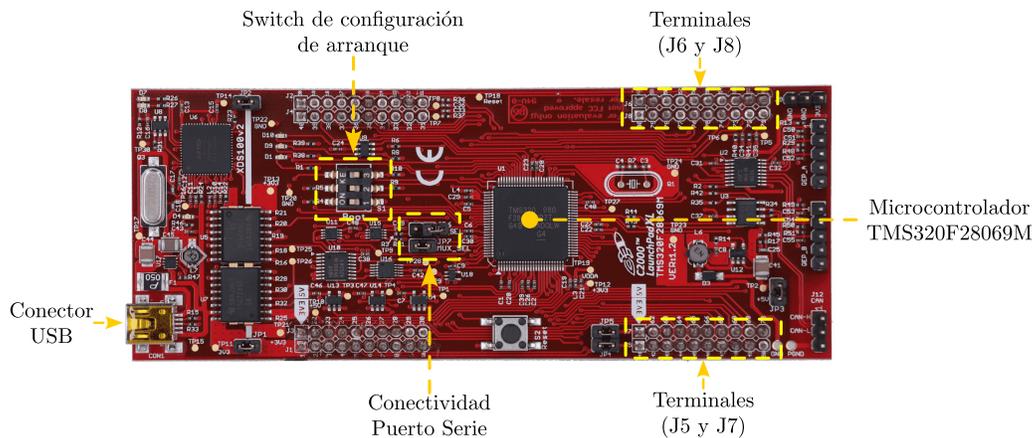


Figura 4.13: LAUNCHXL-F28069M C2000 Piccolo LaunchPad.

La tarjeta incluye un emulador JTAG XDS100v2 aislado, conectado por USB, que facilita la programación y depuración en tiempo real del algoritmo. El entorno de Matlab/Simulink integra la función de modo externo (*External Mode*), que permite la depuración en tiempo real de los algoritmos acelerando el proceso de ajuste de parámetros, especialmente útil para la calibración de sensores. Esta función permite modificar ciertos parámetros mientras el modelo se ejecuta en el hardware destino sin necesidad de detenerlo. Los ajustes realizados en Simulink se actualizan inmediatamente en el hardware, alterando el comportamiento del algoritmo. Estos cambios se pueden monitorear y visualizar en tiempo real desde Simulink mediante Scopes o Displays en el modelo.

Como se observa en la Figura 4.13, la tarjeta incluye los jumpers JP6 (MUX_SEL) y JP7 (CH_SEL) para configurar la conectividad a través del puerto serie. Por otra parte, la tarjeta incorpora una memoria ROM dedicada para realizar comprobaciones básicas de arranque, esto le permiten al dispositivo iniciar de diferentes modos, como el modo emulación o el modo de arranque desde la memoria flash (útil si se están ejecutando aplicaciones de forma autónoma). Estos modos de arranque se configuran mediante el switch S1. Las opciones de configuración para ambos aspectos se pueden consultar en [37].

4.4.2. Kit de evaluación LaunchPad TM4C123G

La tarjeta de desarrollo Tiva C TM4C123G también de la firma *Texas Instruments* (véase la Figura 4.14), es una plataforma de evaluación de bajo costo basada en microcontroladores ARM Cortex-M4F. La tarjeta incorpora el MCU TM4C123GH6PMI, el cual presenta las siguientes características técnicas [38]:

- CPU basada en ARM Cortex-M4F de 80 MHz de 32 bits.
- Memoria Flash de 256 kB, 32 kB de SRAM y 2 kB de EEPROM.
- ADC de 12 bits y 2 MSPS, módulos PWM de control de movimiento.
- Canales de comunicación serial: 8 por UART, 6 por I2C y 4 por SPI.

La CPU que incorpora esta tarjeta permite ejecutar instrucciones a una frecuencia de reloj de 80 MHz, equivalente a un periodo de 12.5 ns. Por otra parte, la interfaz UART da la flexibilidad de recibir datos en los puertos especificados por el fabricante, mediante el uso de un enfoque basado en interrupciones.

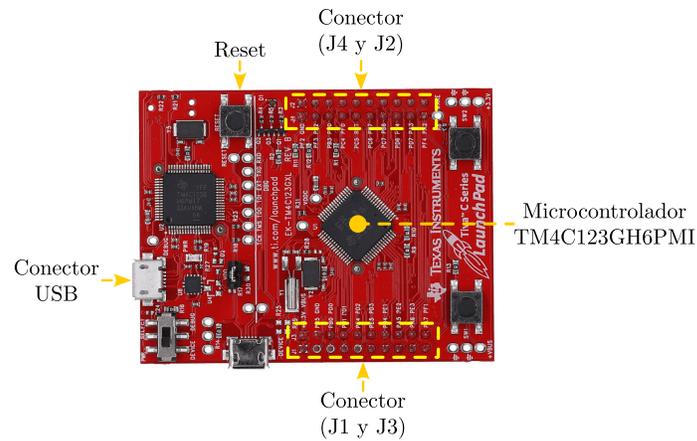


Figura 4.14: EK-TM4C123G Tiva LaunchPad Evaluation Board.

En la actualidad, existe una amplia variedad de tarjetas de desarrollo basadas en MCUs, que facilitan y agilizan el proceso de diseño y pruebas del sistemas embebidos. Un MCU es un circuito integrado capaz de ejecutar secuencias de código programadas por el usuario, utilizando lenguajes de programación específico como C. Un ejemplo de esto es la tarjeta LaunchPad TM4C123G que se programa en C desde el IDE de Code Composer Studio (CCS) para desarrollar y probar aplicaciones embebidas.

Por otro lado, la tarjeta LaunchPad F28069M utiliza un enfoque diferente. Para esta tarjeta se instala un complemento que permite programarla desde el entorno de Matlab/Simulink. Este complemento convierte los modelos desarrollados en Simulink en código en C, facilitando así la implementación y prueba de sistemas en tiempo real de manera más eficiente.

5 Diseño detallado del Software

El componente de software está constituido por el *firmware*, que es el software embebido responsable de controlar los diversos aspectos para el funcionamiento del sistema. Este firmware gestiona el flujo de corriente a través de la carga, facilita la comunicación entre los dispositivos periféricos y coordina la generación de los pulsos de conmutación.

5.1. Configuración del circuito de control

El circuito de control regula el proceso de conversión de la corriente eléctrica mediante un mecanismo de retroalimentación que compara la salida actual de la corriente con la salida deseada. Con base en esta comparación, el circuito genera las señales necesarias para disparar y bloquear los semiconductores de potencia de manera adecuada. La técnica de control vectorial de corriente, descrita en [6] se basa en este esquema, lo que la hace efectiva ya que ofrece una respuesta rápida durante los transitorios y mantiene un bajo error en estado estable.

El control se basa en calcular el error entre la corriente de referencia y la corriente retroalimentada por fase, lo que permite determinar el vector error de corriente $\Delta \mathbf{i}$. A partir de este vector, un vector comparador identifica el sector al que pertenece $\Delta \mathbf{i}$. La Tabla 2.7 muestra cómo se determina el sector correspondiente al vector \mathbf{e} considerando el modo de conmutación actual $\mathbf{v}(\mathbf{k}_1)$ y los signos de las derivadas de los errores de corriente por fase. De manera similar, se determina el vector voltaje $\mathbf{v}(\mathbf{k}_1)$ conociendo las regiones a las que pertenecen los vectores \mathbf{e} y $\Delta \mathbf{i}$.

El modo de conmutación que minimiza el contenido armónico de la corriente se selecciona utilizando la Tabla 2.4. Por otro lado, el modo que optimiza la respuesta rápida de corriente se elige según la Tabla 2.6, basándose en la señal de salida del comparador vectorial. Finalmente, la conmutación entre los modos $\mathbf{v}(\mathbf{k}_1)$ y $\mathbf{v}(\mathbf{k}_2)$ se realiza mediante un comparador de amplitud que compara a $\Delta \mathbf{i}$ con el valor de referencia h .

El comparador de frecuencia de conmutación (f_{sw} y f_{sw}^*) calcula el valor de δ y asegura que la frecuencia media de conmutación se mantenga constante. Además, el filtro paso bajo en el circuito de detección de la región e es eficaz para eliminar los ruidos generados por las derivadas.

5.1.1. Esquema de control

La Figura 5.1 muestra la configuración del circuito de control vectorial de corriente. Este esquema de control no se basa en detectar la longitud y posición exacta del vector espacial dentro del hexágono vectorial, sino en identificar a qué sector pertenece cada una de sus componentes, lo que simplifica el esquema de control.

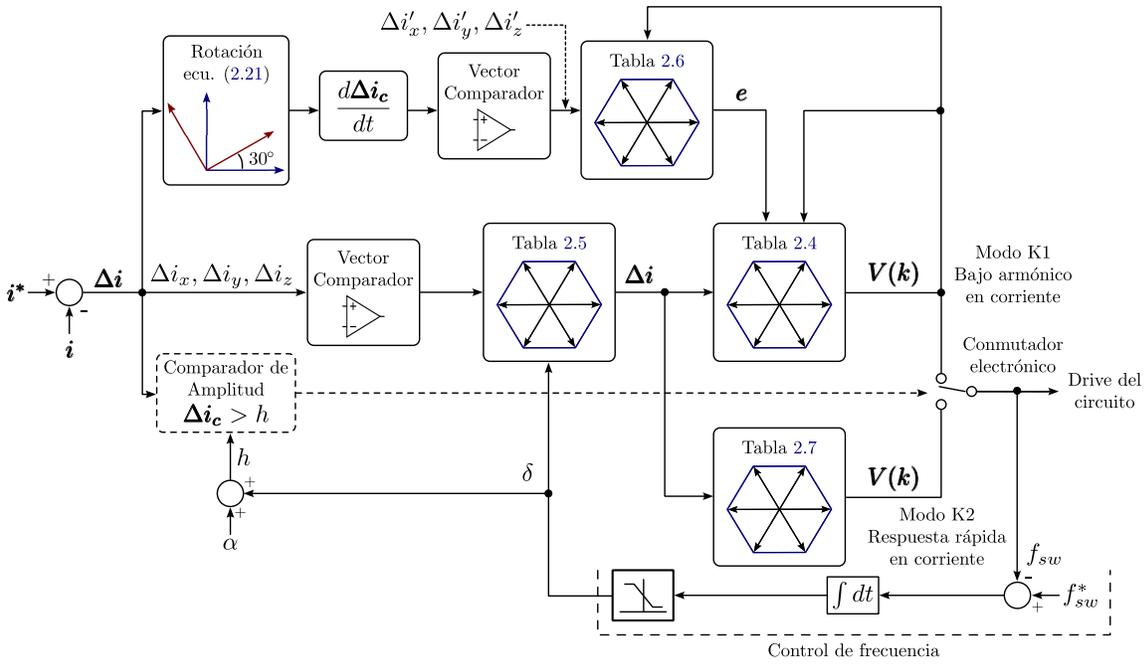


Figura 5.1: Configuración del circuito de control.

5.2. Programación del esquema de control

Con base en el circuito de control presentado en la Figura 5.1, a continuación se describen los bloques que conforman el algoritmo de control vectorial de corriente, según el esquema de programación de Matlab/Simulink®.

5.2.1. Vector error de corriente

El bloque presentado en la Figura 5.2a, determina el vector error de corriente $\Delta \mathbf{i}$ a partir de la diferencia entre las corrientes de referencia y las corrientes retroalimentadas por fase.

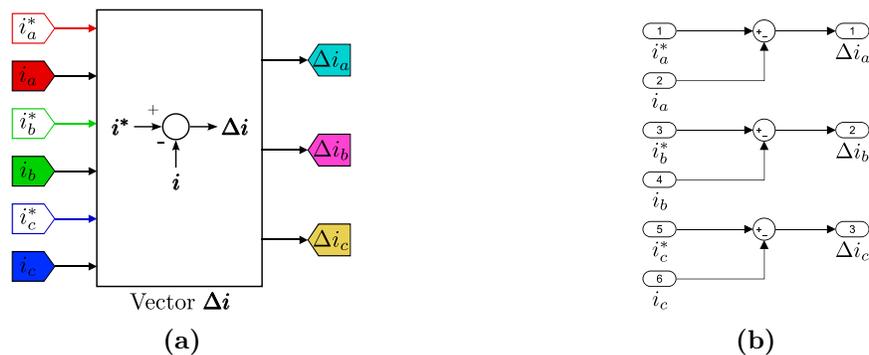


Figura 5.2: Determinación del vector $\Delta \mathbf{i}$.

Las entradas de corriente de referencia se identifican con las etiquetas i_a^* , i_b^* e i_c^* , mientras que i_a , i_b e i_c corresponden a las corrientes retroalimentadas. Las salidas del bloque son los errores de corriente por fase, etiquetadas como Δi_a , Δi_b y Δi_c . La Figura 5.2b muestra el cálculo de las componentes del vector $\Delta \mathbf{i}$ a partir de los bloques del entorno de Simulink.

5.2.2. Detección del vector error de corriente

Ubicar el sector al que pertenece el vector error de corriente $\Delta \mathbf{i}$ dentro del hexágono vectorial requiere de conocer el signo de cada una de las componentes de los errores de fase Δi_a , Δi_b y Δi_c . El bloque Vector Comparador mostrado en la Figura 5.3, se encarga de realizar esta tarea basándose en la Tabla 5.1.

La Tabla 5.1 surge a partir de sustituir las entradas positivas "+" y negativas "-" mostradas en la Tabla 2.5 por estados lógicos, con el fin de identificar la región correspondiente a $\Delta \mathbf{i}$.

Tabla 5.1: Relación entrada/salida para el bloque combinacional Vector Comparador.

$\Delta i_a > 0$	$\Delta i_b > 0$	$\Delta i_c > 0$	Región de Δi
0	0	0	5
0	0	1	5
0	1	0	3
0	1	1	4
1	0	0	1
1	0	1	6
1	1	0	2
1	1	1	2

La implementación de la Tabla 5.1 en el entorno de programación para determinar Δi requiere el uso de operadores relacionales y bloques combinacionales, dispuestos en el orden que muestra la Figura 5.3.

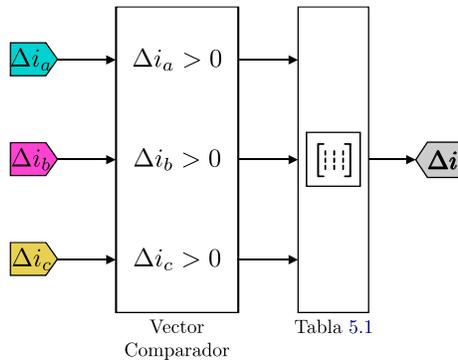


Figura 5.3: Región del vector error de corriente Δi .

El bloque Vector Comparador está compuesto por operadores relacionales. El estado lógico de salida de cada operador se interpreta como “1” cuando la componente vectorial es positiva y “0” en caso contrario. La programación interna del bloque Vector Comparador se muestra en la Figura 5.4a. Se observa que, para determinar el signo de cada componente del vector error de corriente, solo es necesario comparar si son estrictamente mayores que 0. Por otro lado, el bloque combinacional busca los elementos del vector de entrada en la tabla de verdad y muestra la fila correspondiente a la dirección dada por el vector de entrada (ver Figura 5.4b).

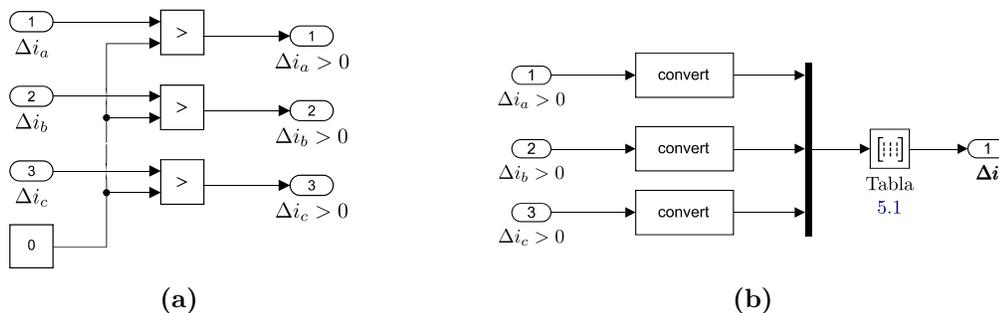


Figura 5.4: Detección del vector Δi .

5.2.3. Detección del vector voltaje de referencia

Detectar la región a la que pertenece el vector voltaje de referencia e es algo más complejo, ya que primero se necesita conocer la región a la que pertenecen Δi y vector de conmutación $v(k)$. Para determinar Δi , es necesario rotar cada fase del error de corriente 30° en sentido contrario a las manecillas del reloj. La rotación de los ejes es necesaria porque que cada fasor de corriente puede quedar entre dos sectores adyacentes, lo que puede causar ambigüedad al seleccionar el sector adecuado. Esta ambigüedad se resuelve al aplicar la ecuación (2.24).

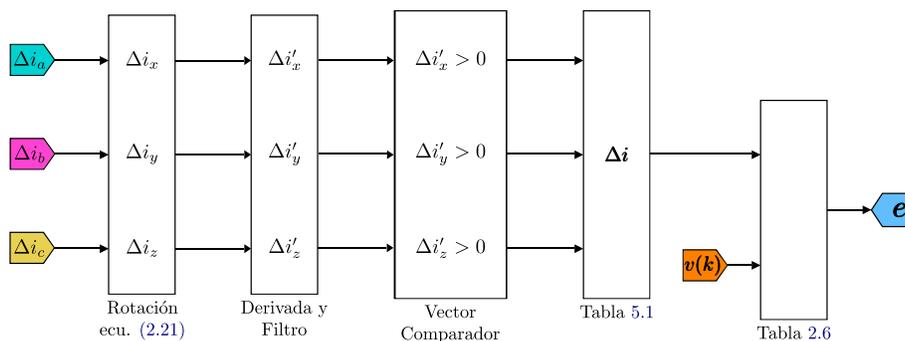


Figura 5.5: Detección del vector e .

La programación interna del bloque Rotación, mostrada en la Figura 5.5 y detallada en la Figura 5.6, corresponde a la aplicación de la matriz de rotación a cada una de las componentes del vector error de corriente. Para distinguir entre las componentes del vector error de corriente antes y después de aplicar la matriz de rotación, se modifican las etiquetas: Δi_a , Δi_b y Δi_c corresponden a las componentes vectoriales sin aplicar la matriz de rotación, mientras que Δi_x , Δi_y y Δi_z corresponden a las componentes vectoriales después de aplicar la matriz de rotación.

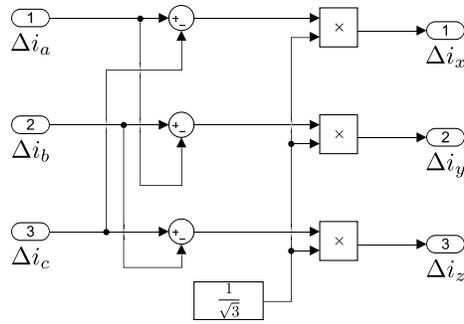


Figura 5.6: Matriz de rotación (ecuación 2.24).

Siguiendo el flujo de datos indicado en la Figura 5.5, el siguiente bloque es el de Derivada y Filtro. La Figura 5.7 muestra los componentes de este bloque. El primer paso consiste en calcular la derivada con respecto al tiempo a cada una de las fases del nuevo eje de referencia, seguido de un filtro para eliminar ruidos de alta frecuencia. El diseño del filtro se detalla en la Figura 5.8.

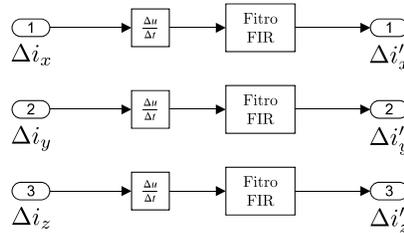


Figura 5.7: Derivada y filtro.

El filtro implementado es un filtro FIR de banda estándar [39]. El diseño del filtro requiere especificar el orden, la frecuencia de Nyquist normalizada, configuración y el tipo de ventana. En este caso, el filtro es de orden 10, está configurado como paso bajo y utiliza una ventana Hamming simétrica de 11 puntos. La frecuencia normalizada es la razón entre la frecuencia de corte y la frecuencia de muestreo.

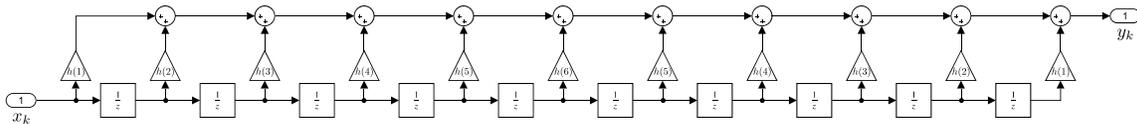


Figura 5.8: Filtro FIR.

La implementación de las tablas requeridas en el control se realizan mediante tablas de búsqueda utilizando bloques de conmutación multipuerto. El primer puerto de entrada especificado en el bloque corresponde al puerto de control. Así, la implementación de la Tabla 2.7, utilizando bloques multipuerto se ilustra en la Figura 5.9.

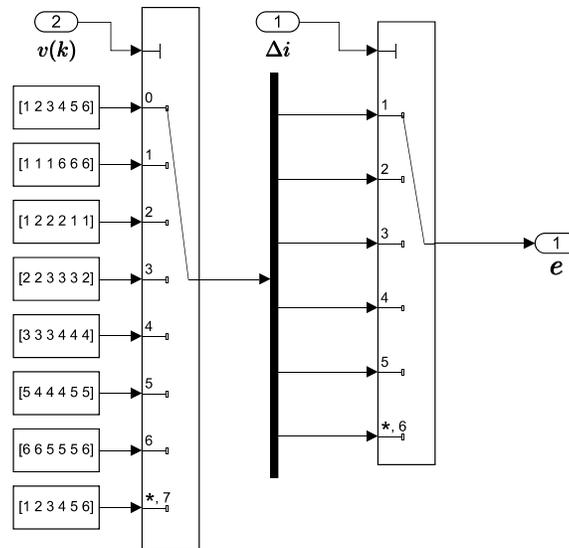


Figura 5.9: Detección de e .

5.2.4. Selección entre el modo de conmutación K1 y K2

El circuito de control presenta dos esquemas de control: uno para minimizar el contenido armónico de la corriente y otro para lograr una respuesta rápida en corriente. La selección entre estos modos de conmutación se basa en la magnitud del vector error de corriente Δi . El circuito del conmutador electrónico correspondiente se muestra en la Figura 5.10.

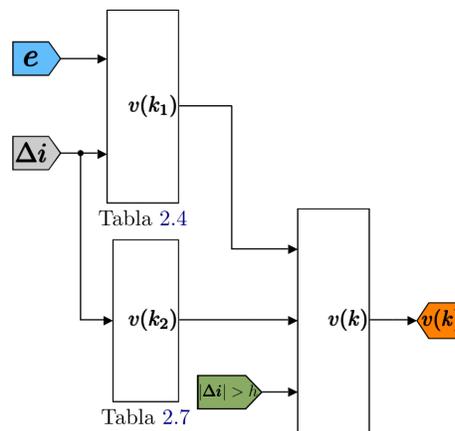


Figura 5.10: Conmutador electrónico.

Los modos de conmutación K1 y K2 corresponde a las Tablas 2.4 y 2.6 respectivamente, analizadas en la sección 2.5.

La Figura 5.11 muestra la implementación de la Tabla 2.4 mediante bloques de conmutación multipuerto. En el primer bloque, el puerto de control es el vector voltaje de referencia \mathbf{e} , mientras que para el segundo bloque, el puerto de control es el vector error de corriente $\Delta \mathbf{i}$. Estos puertos corresponden a las entradas de la tabla para determinar el estado de conmutación $\mathbf{v}(k)$.

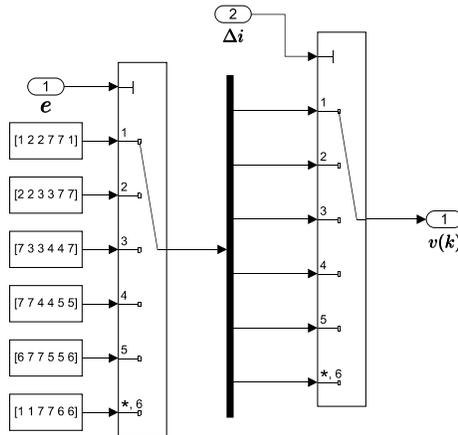


Figura 5.11: Modo bajo contenido armónico de corriente.

La implementación de la Tabla 2.6 requiere únicamente de un bloque de conmutación multipuerto. En este caso, el puerto de control corresponde al vector $\Delta \mathbf{i}$ (ver Figura 5.12).

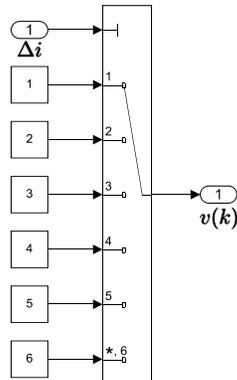


Figura 5.12: Modo repuesta rápida de corriente.

Es crucial evaluar y comparar la magnitud del vector error de corriente antes de seleccionar el estado ideal de conmutación. La relación entre la magnitud de $\Delta \mathbf{i}$ y el valor de h indica si el vector error de corriente está dentro o fuera del hexágono vectorial. En la Figura 5.13 se muestra cómo la salida lógica del comparador de ventana ($|\Delta \mathbf{i}| > h$) determina la elección entre la Tabla 2.4 y la Tabla 2.6, permitiendo seleccionar el estado de conmutación más adecuado en un instante de tiempo dado.

5.2.5. Comparador de amplitud

La Figura 5.15 muestra el circuito correspondiente al cálculo del comparador de amplitud del vector error de corriente. Nótese que h es la suma de α (un valor constante propuesto de 0.001) y δ , que proviene del circuito de control de frecuencia.

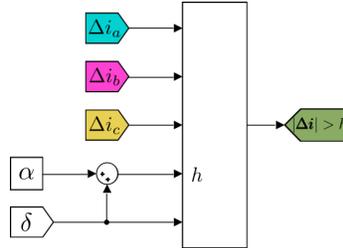


Figura 5.15: Comparador de amplitud.

El subsistema del bloque comparador de amplitud se muestra en la Figura 5.16. Para determinar la relación entre la magnitud del vector error de corriente $|\Delta \mathbf{i}|$ y el valor de h , es necesario calcular dicha magnitud. Esto se realiza mediante un bloque de función disponible en el entorno de programación de Matlab/Simulink, donde la entrada del bloque son las componentes del vector error de corriente.

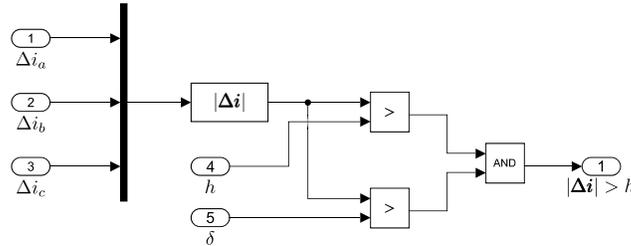


Figura 5.16: Subsistema del bloque comparador de amplitud.

5.3. Comunicación Serial a través de la UART

Una vez que el circuito de control ha seleccionado el modo de conmutación ideal mediante el conmutador electrónico (véase la Figura 5.10), se genera el vector voltaje $\mathbf{v}(\mathbf{k})$ que determina la secuencia de conmutación del inversor. Dado que el sistema incorpora un enlace de comunicación por fibra óptica entre el controlador y el inversor, se ha optado por utilizar la interfaz de comunicación serial (SCI por sus siglas en inglés) para enviar la secuencia de conmutación de manera digital a través de la fibra óptica.

Considerando la sustitución de cada pierna del inversor trifásico por un dígito binario, como se explicó en la sección 2.3, se puede hacer una correspondencia directa entre el estado de conmutación y el número digital a transmitir. De este modo, los bits transmitidos coincidirán con los bits correspondientes a cada pierna del inversor. Por lo tanto, solo es necesario convertir el estado de conmutación, representado por un número binario de tres bits, a su representación decimal, como se resume en la Tabla 5.2.

Tabla 5.2: Representación decimal del vector $\mathbf{v}(\mathbf{k})$

$\mathbf{v}(\mathbf{k})$	Estado de conmutación	Número decimal
0	[000]	0
1	[100]	4
2	[110]	6
3	[010]	2
4	[011]	3
5	[001]	1
6	[101]	5
7	[111]	7

Por ejemplo, si el control determina que $\mathbf{V}(\mathbf{1})$ es el vector óptimo para generar la siguiente secuencia de conmutación, se enviará el número digital 4 a través de la fibra óptica. En representación binaria en tres bits, este número es 100, que corresponde al estado de conmutación que genera el vector $\mathbf{V}(\mathbf{1})$. La Figura 5.17 muestra los bloques del entorno de Simulink utilizados para llevar a cabo la transmisión serial de los vectores $\mathbf{v}(\mathbf{k})$.

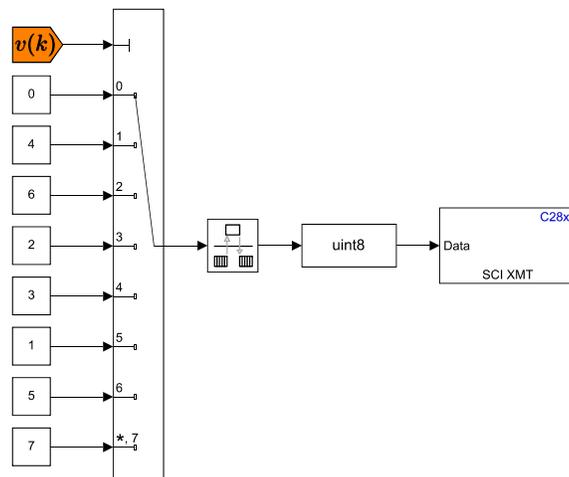


Figura 5.17: Transmisión serial del vector $\mathbf{v}(\mathbf{k})$.

La correspondencia de datos descrita en la Tabla 5.2 se lleva a cabo utilizando un bloque de conmutación multipuerto. En este bloque, el vector $\mathbf{v}(\mathbf{k})$ funciona como puerto de control. Además, se emplea el bloque de transición de velocidad (Rate Transition) para gestionar la transferencia de datos entre los bloques que operan a diferente velocidad, lo que ayuda a prevenir errores de compilación.

Por otro lado, el bloque de transmisión serial (C28x SCI Transmit) envía los datos escalares a través del módulo de hardware SCI especificado. La frecuencia de muestreo y el tipo de datos de este bloque se heredan del puerto de estrada. Por lo tanto, es necesario incorporar un bloque de conversión de tipo de dato (Data Type Conversion) para convertir la señal de entrada en un número entero sin signo de 8 bits.

Los parámetros de configuración del bloque **C28x SCI Transmit** se muestran en la Figura 5.18.

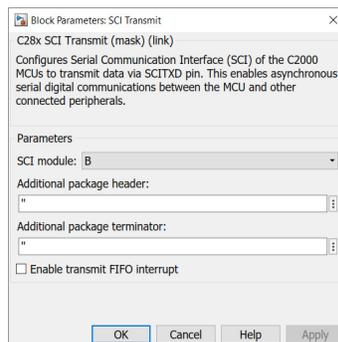


Figura 5.18: Bloque C28x SCI Transmit.

Entre los parámetros se incluye el módulo SCI utilizado para la comunicación. Para la transmisión serial, se emplea el módulo SCI B. Además, es necesario especificar el encabezado y el terminador de los datos a enviar entre comillas. Si se desea especificar un valor nulo (sin encabezado ni terminador de paquete), se deben agregar solo comillas simples.

5.4. Convertidor Analógico a Digital

Los bloques encargados de medir las corrientes que suministrada el inversor trifásico a la carga se muestra en la Figura 5.19. El entorno de Matlab/Simulink permite configurar los bloques ADC directamente desde su interfaz. Dado que cada bloque ADC solo puede leer un canal, en esta aplicación se utilizaron tres bloques ADC para procesar el flujo de datos proveniente de los pines del ADC en el MCU.

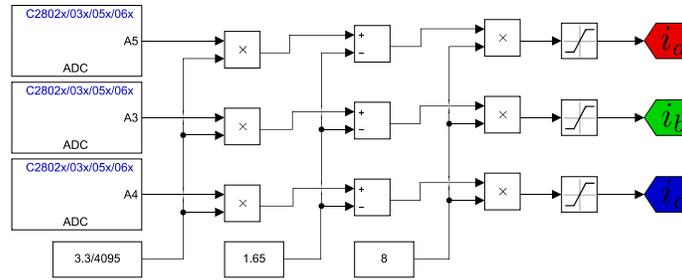


Figura 5.19: Lectura de las corrientes de fase.

Cuando el bloque ADC recibe la muestra de la señal analógica continua, genera su valor digital correspondiente. La precisión de esta conversión depende del número de bits utilizados por el convertidor, ya que cada muestra se asocia con el valor digital más cercano. Por lo tanto, el número de bits (N) y el voltaje máximo (V_{max}) de entrada determinan la resolución del ADC, como se representa en la ecuación (5.1):

$$resolucion = \frac{V_{max}}{2^N - 1} \quad (5.1)$$

Los bloques ADC incorporados en la tarjeta tienen una resolución de 12 bits y son capaces de recibir un voltaje máximo de 3.3 V. Por lo tanto, la resolución del convertidor es de:

$$resolucion = \frac{3,3V}{4095} = 805,86\mu V.$$

Siguiendo el flujo de datos mostrado en la Figura 5.19, el proceso para obtener los datos digitales es el siguiente: primero, se configuran los bloques ADC para capturar las muestras analógicas. Luego, se multiplican los datos por la resolución del ADC para obtener sus representaciones digitales. A continuación, se elimina el offset correspondiente al voltaje de referencia de los sensores de corriente para centrar la señal en cero. Después, los datos se ajustan multiplicándolos por el inverso de la sensibilidad de los sensores de corriente. Finalmente, se incorpora un bloque saturador a cada línea de datos para limitar el rango de los valores de corriente a ± 5 A.

Los parámetros de configuración del bloque **C2802x/C2803x/C2806x/F28M3x AnalogIO Input** se muestran en la Figura 5.20. En este contexto, los parámetros a programar están relacionados con los módulos SOC (*Start of Conversion*) y EOC (*End of Conversion*). El módulo SOC es gestionado por un conjunto de 16 registros que controlan el inicio de conversión, mientras que el módulo EOC se encarga de generar las interrupciones al finalizar la conversión.

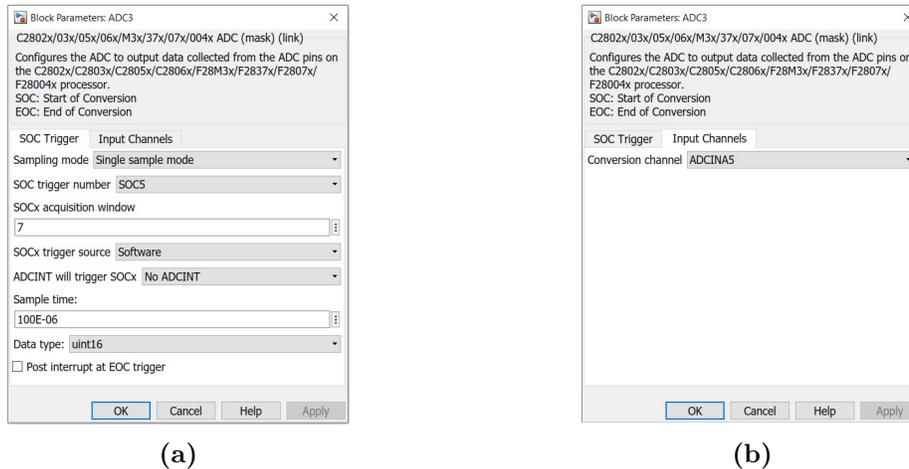


Figura 5.20: Configuración del bloque ADC en Simulink.

En la pestaña de **SOC Trigger**, mostrada en la Figura 5.20a, se configuran los parámetros relacionados con el tipo de muestreo de las señales, el número del disparador de inicio de conversión, la duración del periodo de adquisición de datos en ciclos de reloj, la fuente que desencadena el inicio de la conversión y el tiempo de muestreo. Por otro lado, en la pestaña de **Input Channels**, que se muestra en la Figura 5.20b, se selecciona el canal de entrada al que se aplica la conversión ADC.

5.5. Comunicación Serial por SPI

La interfaz serial periférica (SPI, *Serial Peripheral Interface*) se implementa para manejar un convertidor digital analógico (DAC, *Digital to Analog Converter*) que genera la señal de corriente de referencia para una fase del inversor, en este caso, la fase A. El circuito implementado en el entorno de Matlab/Simulink se muestra en la Figura 5.21.

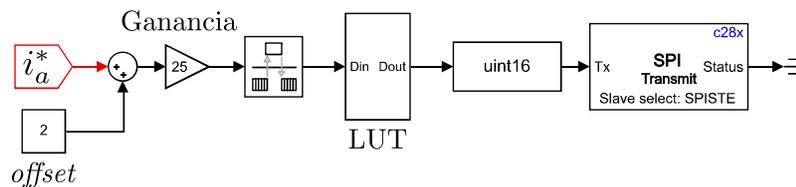


Figura 5.21: Comunicación serial por SPI

Como se observa en la figura anterior, para generar la señal analógica de referencia es necesario utilizar una función que genere una forma de onda senoidal. Esta forma de onda se genera mediante el bloque *Sine Wave*, tal como se muestra en la Figura 5.22.

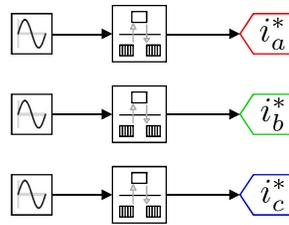
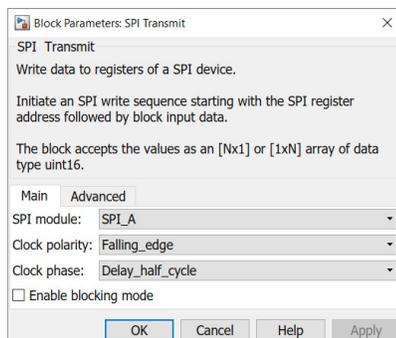


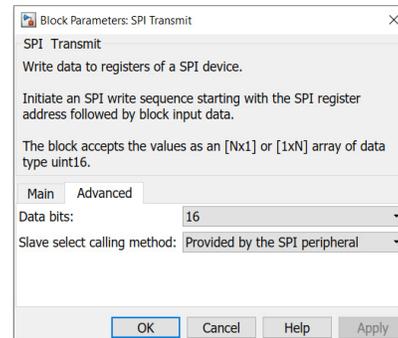
Figura 5.22: Corrientes de referencia.

La Figura 5.22 muestra la generación de corrientes de referencia para el circuito de control vectorial de corriente. En esta figura, la forma de onda senoidal etiquetada como i_a^* representa la corriente de referencia para la fase A del inversor y también sirve como referencia de corriente para el módulo DAC. Esto permite visualizar la evolución de la señal de corriente en el osciloscopio.

En la generación de la señal de referencia, se ha implementado una tabla de búsqueda (LUT, *LookUp Table*) de 100 localidades. Por lo tanto, es necesario montar la señal de corriente de referencia (i_a^*) sobre una señal de CD y multiplicarla por una ganancia para barrer las 100 localidades de la LUT. Además, se utiliza el bloque **C28x SPI Transmit** para transmitir los datos a través la interfaz serial periférica. Las configuraciones del bloque se muestran en la Figura 5.23.



(a)



(b)

Figura 5.23: Configuración del bloque SPI en Simulink.

El módulo DAC implementado utiliza el circuito integrado DAC101S101. Por lo tanto, la configuración del bloque SPI se basa en la hoja de datos del fabricante [40]. En la pestaña **Main**, se selecciona el módulo SPI a utilizar, así como la fase y polaridad de la señal de reloj ya que se configura en modo maestro. En la pestaña **Advance**, se configuran los bits de datos de la trama y el método de selección del dispositivo esclavo.

5.6. Implementación del algoritmo de control

La Figura 5.24 ilustra la integración de los modelos de Simulink para la programación del algoritmo de control vectorial de corriente, así como las interfaces de comunicación serial UART y SPI, implementadas dentro del entorno de desarrollo de MatLab/Simulink.

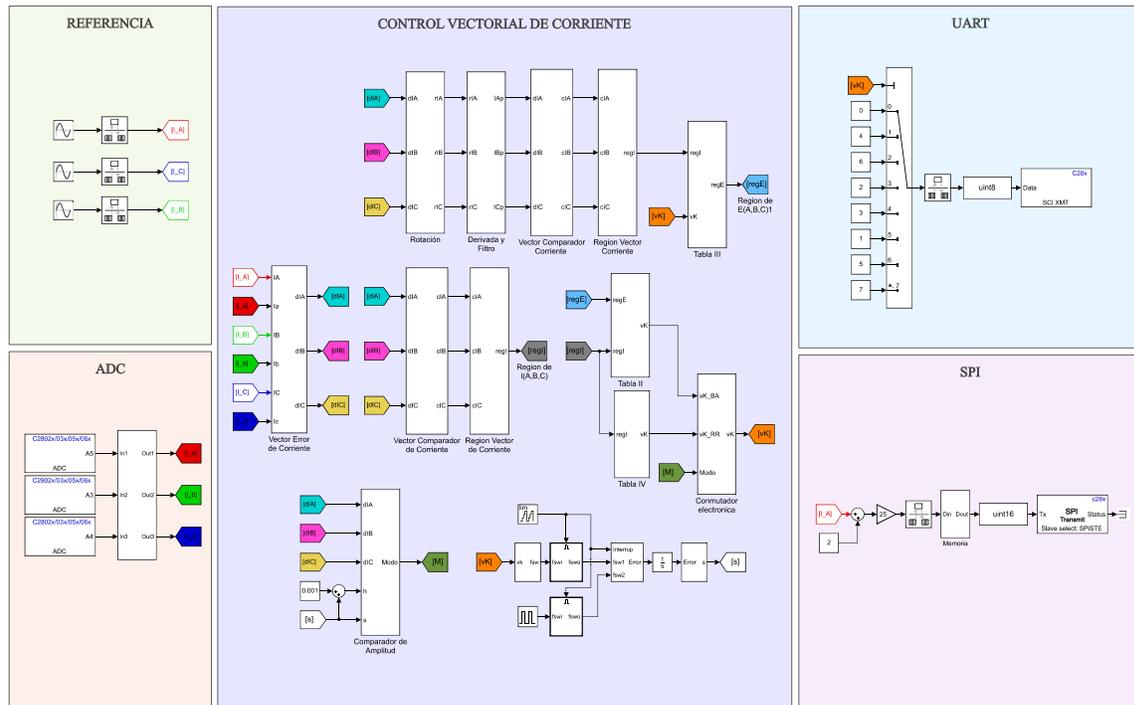


Figura 5.24: Programación del software embebido para el desarrollo del control vectorial de corriente en el entorno de MatLab/Simulink.

5.7. Generador de secuencia de conmutación

En el control de inversores trifásicos, la generación del tiempo muerto en el circuito de control es crucial para evitar cortocircuitos entre las fases durante la conmutación de los interruptores de potencia. En un sistema digital, una forma eficiente y organizada de implementar esta tarea es mediante máquinas de estados finitos (MEF). Las MEF permiten describir el comportamiento de los interruptores de potencia en términos de estados discretos y transiciones entre ellos. Sin embargo, implementar una MEF en un MCU utilizando un lenguaje de programación como C puede resultar complicado, ya que las MEF se basan en la gestión de estados y transiciones, mientras que un diagrama de flujo tiende a representar un flujo más lineal en las operaciones.

Una estrategia efectiva para implementar una MEF en un MCU, es considerar que la MEF se ejecutará de manera constante y periódica en el lazo infinito. En esta configuración, cada iteración del lazo infinito se puede tratar como un ciclo de ejecución de la MEF. Así, durante cada ciclo, se generan las salidas digitales correspondientes según el estado actual de la MEF, y se revisan las entradas para determinar el siguiente estado de operación.

Dada la consideración anterior, es posible modelar la lógica de operación de la MEF de manera más natural en el entorno de programación como C. La Figura 5.25 muestra el comportamiento esperado en la generación del tiempo muerto entre los pulsos digitales.

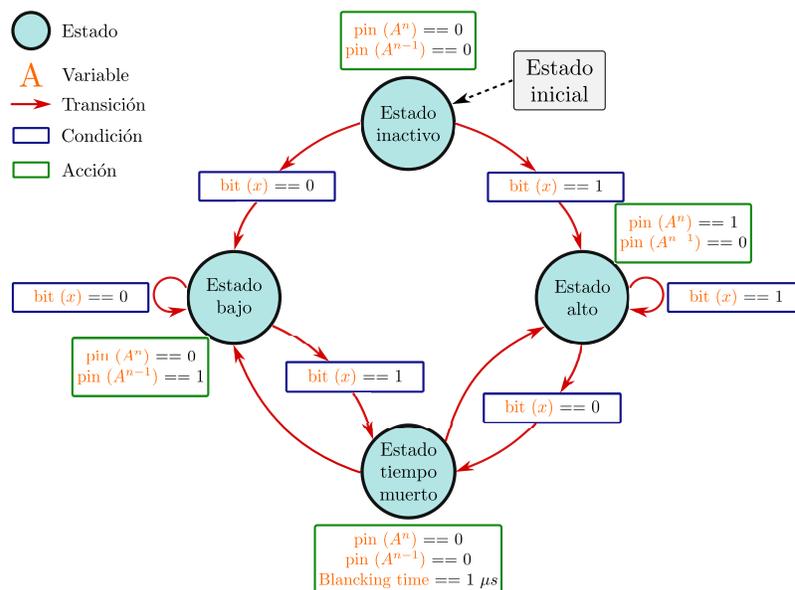


Figura 5.25: Comportamiento del circuito generador de tiempo muerto.

El diagrama de máquina de estados que genera los tiempos muertos y la conmutación en cada una de las ramas del inversor trifásico consta de los siguientes estados:

- **Estado inicial:** El estado “Estado inactivo” representa el estado inicial del sistema, antes de la conmutación de cualquier interruptor. En este estado, los interruptores son llevados a operar en la región de corte.
- **Estado de conmutación:** El estado “Estado tiempo muerto” representa el estado durante la conmutación de los interruptor. La acción que se realiza en este estado es generar el tiempo muerto en la fase correspondiente.
- **Estado de conducción:** Los estados “Estado alto” y “Estado bajo” representan el estado después de la conmutación, donde los interruptores están en una configuración estable (corte o saturación). En los estados de conducción, se activa el interruptor que se desea conmutar y se desactiva el interruptor que estaba conduciendo.

Manejar adecuadamente las transiciones entre los estados de la MEF es crucial para la conmutación y la generación de los tiempos muertos en los interruptores. Una transición de inicio de conmutación se activa cuando se desea conmutar una de las piernas del inversor, mientras que una transición de fin de tiempo muerto ocurre después de que ha transcurrido el intervalo de tiempo muerto especificado.

Como se observa en la Figura 5.25, las variables que controlan la transición entre los estados de la MEF corresponden a los bits del número en binario que representa al vector voltaje $\mathbf{v}(\mathbf{k})$ generado por el control. Una forma efectiva de integrar el enlace de comunicación por fibra óptica con el circuito generador de tiempo muerto y el circuito de control, es utilizar las ISR (*Interrupt Service Routine*) que gestionan las interrupciones por recepción de datos en el puerto serie (UART). Esto se debe a que el vector voltaje $\mathbf{v}(\mathbf{k})$ que controla la secuencia de conmutación del inversor trifásico se transmite de manera serial a través de la fibra óptica.

En la Figura 5.26 se ilustra la presentación de la trama serial en el tiempo.

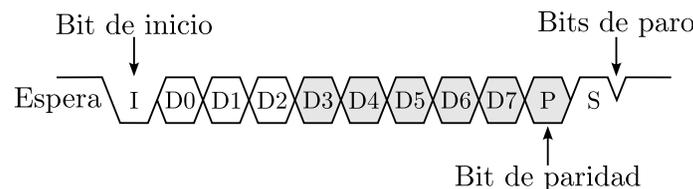


Figura 5.26: Trama serial de datos.

La trama serial que envía el circuito de control está configurada para transmitir 8 bits de datos, ningún bit de paridad y un bit de paro a una velocidad de 256000 bits/s. En consecuencia, la tarjeta receptora debe configurarse con los mismos parámetros para garantizar una comunicación correcta.

Dado que todos los vectores de voltaje $\mathbf{v}(\mathbf{k})$ requieren solo tres bits para su representación binaria, al transmitirse de manera serial, solo se utiliza la parte menos significativa de la trama. Es decir, los tres bits transmitidos corresponden a los datos 0, 1 y 2 dentro de la trama serial.

Por lo tanto, una vez que se atiende a la interrupción de recepción serial, el vector voltaje se almacena en una variable entera sin signo de 8 bits. A partir de este punto, se realizan operaciones a nivel de bits para detectar si el bit que controla cada una de las piernas del inversor ha cambiado de estado respecto al nuevo vector voltaje de entrada.

Por ejemplo, el Dato 2 de la trama serial corresponde al bit que controla la fase A del inversor. Para determinar si el bit a cambiado de estado, se realiza una operación AND entre el Dato 2 y un valor alto (1 lógico). El resultado de la operación lógica se desplaza dos posiciones hacia la derecha para situarlo en la posición menos significativa de la variable que almacena el resultado (1 o 0 en decimal). Si el bit estaba inicialmente en alto y luego cambia a bajo, esto indica que es necesario conmutar la pierna del inversor y generar el tiempo muerto conforme a la MEF presentada en la Figura 5.25.

Esta lógica se aplica de manera similar a los otros datos: el Dato 1 controla la Fase B y el Dato 0 controla la Fase C del inverso trifásico. De esta manera se generan los pulsos de conmutación y un tiempo muerto de 1 micro segundo al conmutar las piernas del inversor en función a cada vector voltaje $\mathbf{v}(\mathbf{k})$ recibido por la UART.

6 Integración de componentes Hardware y Software

La clave en el diseño de sistemas embebidos radica en integrar de manera efectiva el prototipo de hardware con el software embebido. Una vez que se han definido las funciones de cada módulo, se procede a configurar estos módulos para garantizar que los componentes de HW se conecten y coordinen adecuadamente con las rutinas y algoritmos desarrollados en SW. Este proceso asegura que se puedan realizar las siguientes tareas:

- Descargar en la tarjeta Piccolo F28069M el software embebido del algoritmo de control.
- Descargar en la tarjeta Tiva C TM4C123G el software embebido del generador de pulsos PWM.
- Ejecutar pruebas en el enlace de comunicación.
- Ejecutar el algoritmo de control y validar su funcionamiento.

6.1. Plataforma experimental

La Figura 6.1, muestra el entorno en el que se realizaron las pruebas experimentales del sistema. Esta plataforma fue diseñada específicamente para realizar pruebas de funcionalidad y evaluar el desempeño de la técnica de control vectorial, al incorporar el enlace óptico para aislar las señales de control de las interferencias electromagnéticas.

Los componentes de la plataforma experimental incluye:

- **Hardware de Prueba:** Módulo inversor trifásico, módulo sensor de corriente, módulo transmisor óptico, módulo receptor óptico y fibra óptica plástica.
- **Instrumento de Medición:** Osciloscopio Digital Tektronix DPO 3034.
- **Estructura de Montaje:** Tablero a base de material MDF.

- **Dispositivos de Control y Programación:** Kit de desarrollo LaunchPad F28069M y kit de evaluación LaunchPad TM4C123G.
- **Interfaces de comunicación:** Comunicación serial UART para el enlace de comunicación y SPI para el manejo del módulo DAC.
- **Software de Simulación y Diseño:** Matlab/Simulink y Code Composer Studio para programación.

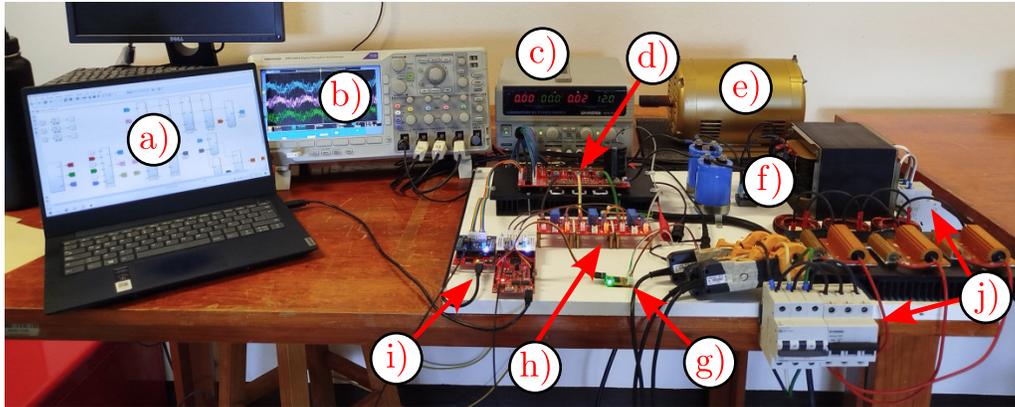


Figura 6.1: Plataforma experimental: a) Computadora, b) Osciloscopio, c) Fuente de alimentación, d) Inversor trifásico, e) Carga trifásica, f) Bus de CD, g) Módulo DAC, h) Sensores de corriente, i) Enlace de comunicación, j) Interruptores termomagnéticos.

6.1.1. Bus de CD

El inversor trifásico emplea un Bus de CD como entrada de potencia, que se obtiene mediante la rectificación del voltaje de red, como se muestra en la Figura 6.2.

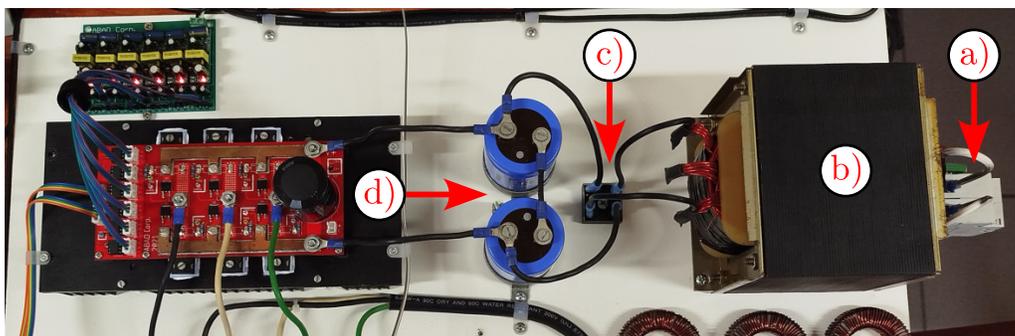


Figura 6.2: Bus de CD: a) Interruptor termomagnético, b) Transformador, c) Puente de diodos, d) Capacitor.

Como se observa en la Figura 6.2, la etapa de conversión incorpora un interruptor termomagnético de 20 A, conectado a la toma monofásica de la red eléctrica. Este interruptor no solo energiza el convertidor CA/CD, sino que también proporciona protección en caso de cortocircuito. El transformador utilizado es un transformador laminado reductor de voltaje. El puente de diodos es un puente rectificador de onda completa con capacidad de conducción de 35 A. Finalmente, se añade un capacitor para suavizar el rizo de voltaje.

6.1.2. Cálculo del capacitor para el puente rectificador

Se sabe que el voltaje en el lado primario del transformador es de $V_{pri} = 127$ Vrms, ya que está directamente conectado a la red eléctrica. En consecuencia, la medición del voltaje en el lado secundario nos da un valor de $V_{sec} \approx 63$ Vrms. Por otro lado, el valor del capacitor se puede calcular utilizando la siguiente fórmula:

$$V_{rizo} = \frac{I_o}{2 * f * C} \quad (6.1)$$

Donde,

- V_{rizo} es la variación del voltaje en el capacitor entre la carga y descarga.
- I_o es la corriente de salida en CD.
- f es la frecuencia de red.
- C el valor de la capacitancia.

A partir del voltaje en valor rms del devanado secundario del transformador, se puede calcular el valor pico del voltaje utilizando la fórmula (2.10):

$$V_{pico} = V_{sec} \sqrt{2} \approx 90 \text{ V}_{cd}$$

Se propone un rizo de voltaje del 5% en relación al voltaje pico de salida, por lo tanto:

$$V_{rizo} = (0,05)(90) = 4,5 \text{ V}$$

Despejando C de la fórmula (6.1) y sustituyendo el valor del rizo de voltaje, así como una corriente de salida de 5 A, obtenemos que el valor mínimo de la capacitancia necesario para mantener el rizo del voltaje por debajo del 5% es de:

$$C = \frac{5 \text{ A}}{2 * (60 \text{ Hz}) * (4,5 \text{ V})} = 9,25 \text{ mF}$$

Se desprecia la caída de voltaje de los diodos rectificadores, ya que, en comparación con el voltaje del Bus de CD, estas caídas son relativamente pequeñas.

6.2. Inversor trifásico

En el análisis del comportamiento de circuito inversor, se asumió que los transistores se comportaban como interruptores ideales. Sin embargo, los dispositivos reales no presentan características ideales, por lo tanto, disipan energía en estado de conducción. Si los componentes disipan demasiada energía, pueden llegar a fallar, dañarse a si mismos o afectar a otros componentes del sistema. Para prevenir estos problemas, el inversor en la plataforma experimenta se montó sobre un disipador de calor, lo que garantiza que los componentes no se sobrecalienten durante su operación, como se observa en la Figura 6.3.

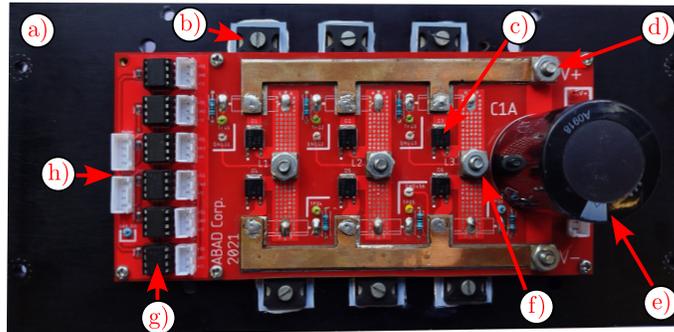


Figura 6.3: Inversor trifásico: a) Disipador de calor, b) Transistores, c) Diodos de libre circulación, d) Barra colectora para el Bus de CD, e) Capacitor, f) Línea de salida, g) Drivers, h) Entrada de PWM.

En las conexiones de los componentes del sistema de potencia, se utilizaron terminales eléctricas debido a que proporcionan conexiones más seguras y confiables, lo que reduce el riesgo de fallos en el sistema. Esto es crucial cuando se maneja alta potencia, ya que una conexión deficiente puede provocar calentamientos o daños a los componentes.

Además, la utilización de terminales facilitó la instalación, permitiendo realizar conexiones de manera rápida y eficiente, así como desconectar los componentes cuando fuera necesario. También se mejoró la seguridad al reducir el riesgo de exposición a partes conductoras expuestas.

6.3. Módulo DAC

La implementación del convertidor digital-analógico (DAC) en la plataforma experimental permite visualizar la corriente de referencia de la fase A del algoritmo de control. Esto facilita el análisis de la corriente que el inversor suministra a la carga en dicha fase, lo que contribuye a una mejor comprensión del comportamiento del sistema.

Por otra parte, la señal generada por el DAC se utiliza para calcular el error de corriente entre la corriente de referencia y la corriente medida. La Figura 6.4 ilustra cómo se integra el módulo DAC en el sistema de control.

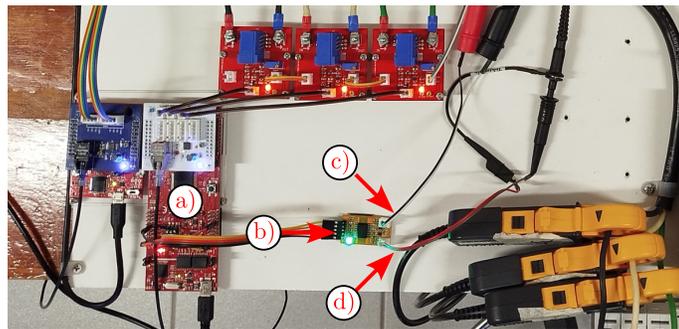


Figura 6.4: Módulo DAC: a) Tarjeta LaunchPad F28069M, b) Módulo DAC, c) Alimentación, d) Salida dato analógico.

A continuación, se detallan los pines utilizados por la interfaz SPI_A de la tarjeta digital Piccolo F28069M cuando el módulo DAC se controla como dispositivo esclavo:

- Señal de salida del maestro y entrada del esclavo (MOSI): GPIO16
- Señal de reloj (CLK): GPIO18
- Señal de selección del esclavo (STE): GPIO19

7 Experimentación

En este capítulo, se reportan los resultados experimentales obtenidos del enlace de comunicación por fibra óptica, así como del control vectorial de corriente. Las pruebas realizadas busca ofrecer una comprensión integral del comportamiento y efectividad de las tecnologías implementadas, así como de su impacto en el desempeño general del sistema.

7.1. Pruebas y resultados en lazo abierto

Después de diseñar e implementar el hardware en el sistema, se procede a realizar las primeras pruebas del enlace de comunicación óptico. Este enlace utiliza el protocolo de comunicación serial asíncrona mediante la UART entre los microcontroladores F28069M y TM4C123G. En este sistema, el MCU F28069M actúa como emisor de datos, configurando el pin GPIO58 para la terminal SCLTX, mientras que el MCU TM4C123G actúa como receptor, configurando el pin GPIO_PB0 para la terminal U1Rx.

7.1.1. Prueba del enlace óptico

Durante las pruebas, se determinó que el periodo mínimo de muestreo alcanzable por la tarjeta LaunchPad F28069M es de $10 \mu\text{s}$. Por lo tanto, una de las pruebas iniciales del enlace de comunicación consistió en transmitir un pulso a través de la fibra óptica utilizando ese periodo de muestreo. En esta configuración, el pin GPIO58 se conmutó entre niveles altos y bajos de manera periódica para obtener así una señal de onda cuadrada a una frecuencia de 50 kHz. Como resultado de la transmisión, el voltaje de salida del módulo receptor oscila entre 3.3 V y 0 V, como se ilustra en la Figura 7.1.

Las señales se capturaron en los puntos de prueba ubicados después del circuito de regeneración de la señal digital, que incluyen los módulos de transmisión y recepción. Por esta razón, en la Figura 7.1 se observa que ambas señales presentan muy poca distorsión.

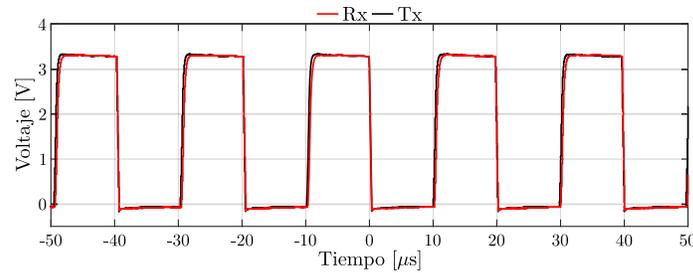


Figura 7.1: Pulso de conmutación a 50 kHz.

7.1.2. Prueba del inversor trifásico

Las pruebas del inversor trifásico en lazo abierto se realizaron con la conmutación de los estados del inversor, siguiendo la secuencia de vectores de voltaje: $V(1)$ - $V(2)$ - $V(3)$ - $V(4)$ - $V(5)$ - $V(6)$. Los vectores de voltaje $V(0)$ y $V(7)$ no se utilizaron en estas pruebas de lazo abierto, ya que corresponden a los vectores nulos.

Como carga, se le acopló al sistema una carga dinámica tipo motor asíncrono de la marca *Baldor* modelo EM3155T. Las principales características de este motor se muestran en la Tabla 7.1, de acuerdo a su hoja de especificaciones.

Tabla 7.1: Datos de placa del motor de inducción EM3155T

Motor de inducción EM3155T	
U_N Voltaje nominal	230/460 V
I_N Corriente nominal	5/2.5 A
P_N Potencia nominal	2 HP
n_N Velocidad nominal	3450 rpm
f Frecuencia	60 Hz

Al operar el inversor utilizando solo los 6 vectores de voltaje activos, en la técnica de modulación por vectores espaciales, corresponde a operar el inversor en sobremodulación. Esto da como resultado corrientes de línea con una mayor distorsión armónica total, como se observa en la Figura 7.2.

En esta prueba, las corrientes tienen una frecuencia de línea de 60 Hz, lo que implica que cada vector de voltaje permanece activo durante $1/(6 \cdot 60 \text{ Hz})$ segundos. Este tiempo es necesario para evitar que un vector de voltaje permanezca activo durante un periodo excesivo de tiempo, lo que podría hacer que los embobinados del motor se comporten como cortocircuitos en corriente continua. Además, se observa que, con esta modulación, las corrientes de línea alcanzan picos máximos de 2.6 A.

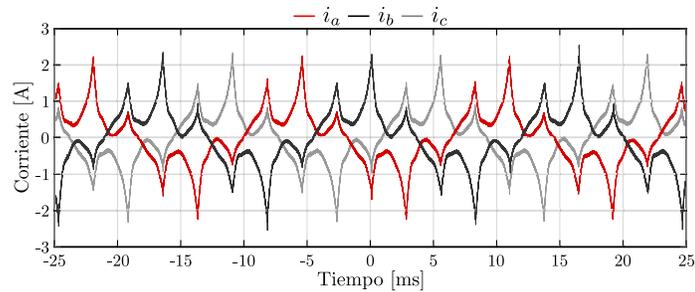


Figura 7.2: Corrientes de fase en lazo abierto.

7.2. Pruebas y resultados en lazo cerrado

7.2.1. Prueba del enlace óptico

A diferencia de la prueba anterior, la Figura 7.3 ilustra el comportamiento de la señal recibida y transmitida a través del enlace de comunicaciones mientras el sistema de potencia está en operación. La transmisión se realiza utilizando el protocolo de comunicación serial bajo los siguientes parámetros:

Tabla 7.2: Parámetros de configuración de la UART

Parámetro	Descripción	Valor
Baud Rate	Velocidad de transmisión de datos	256000 bps
Data Bits	Número de bits de datos en cada carácter	8 bits
Parity	Método de verificación de errores	Sin paridad
Stop Bits	Número de bits de parada	1 bit

Como se observa en la Figura 7.3, el periodo de transferencia de datos de la trama serial es de $100 \mu s$. Este tiempo es necesario para que la tarjeta Piccolo F28069M ejecute todas las tareas relacionadas con el control vectorial de corriente. Los datos fueron obtenidos utilizando sondas diferenciales TEKTRONIX P5200A para evitar causar problemas con bucles de tierra.

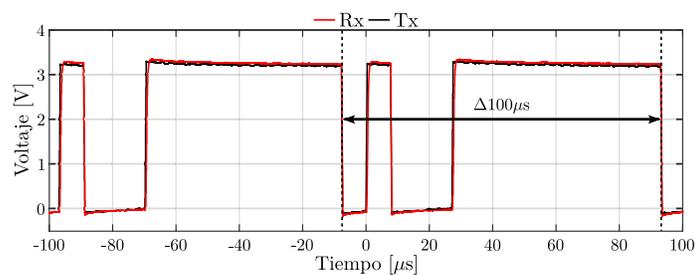


Figura 7.3: Transmisión del vector voltaje $v(k)$.

7.2.2. Prueba del control vectorial de corriente

Las pruebas del esquema de control se realizaron bajo los siguientes parámetros: como carga se empleó un circuito resistivo-inductivo en conexión estrella y motor asíncrono trifásico tipo jaula de ardilla. El bus de corriente continua que alimenta al inversor trifásico opera a 90 V, la frecuencia de conmutación de los MOSFETs es de 10 kHz, y el tiempo de muestreo de 100 micro segundos.

Estas pruebas consistieron en aplicar la estrategia de control vectorial al inversor acoplado tanto a una carga RL estática como a una carga RL dinámica, con el objetivo de regular las corrientes eléctricas a través de sus fases.

Carga estática: circuito resistivo-inductivo

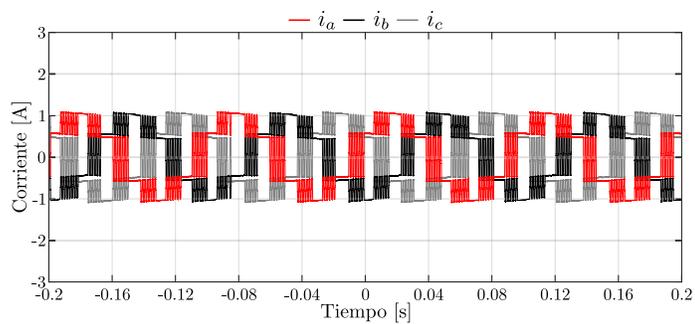
La carga acoplada al inversor trifásico corresponde a un circuito resistivo-inductivo en conexión estrella, con $R = 50 \Omega$ y $L = 5.8 \text{ mH}$. La Figura 7.4 muestra el resultado de aplicar el control vectorial de corriente al circuito RL con una corriente de referencia de 1.2 A.

Como se aprecia, las corrientes trifásicas por fase tienen una calidad senoidal limitada. Esto se debe a que predomina la parte resistiva de la carga acoplada al inversor, lo que obliga al controlador a operar en el modo de respuesta rápida en corriente (modo K2) para compensar la variación de corriente. Como consecuencia, el error en estado estable de la corriente alcanza amplitudes aproximadas de 0.5 A (véase Figura 7.4b).

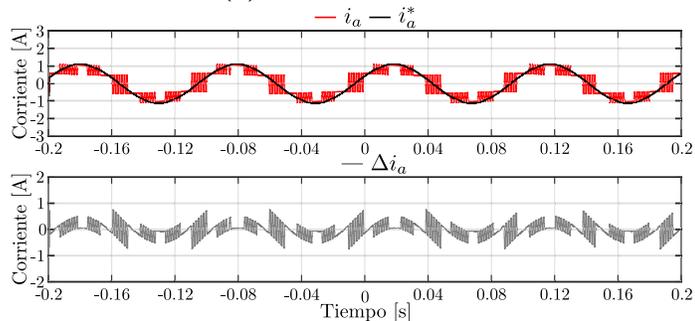
Carga dinámica: motor de inducción

Las pruebas del control vectorial de corriente aplicado al motor asíncrono de inducción trifásico tipo jaula de ardilla se realizaron bajo los siguientes parámetros: las corrientes trifásicas de referencia se establecieron en secuencia de fase positiva con amplitudes pico de 1.5 A, 2 A y 2.5 A.

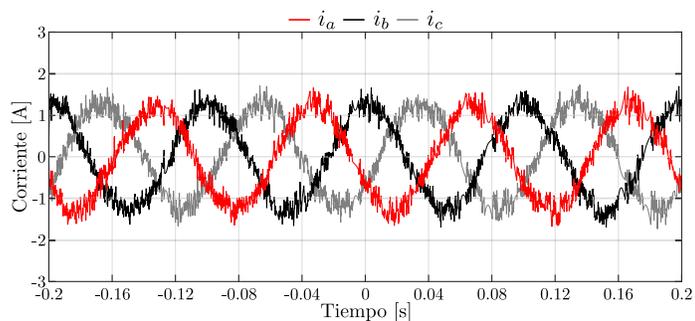
En la Figura 7.5a se muestra el desempeño del control vectorial de corriente aplicado a la carga trifásica balanceada con una corriente de referencia de 1.5 A. A diferencia de la carga RL estática, las corrientes por fase de la carga dinámica presentan una mejor calidad senoidal; sin embargo, aún presentan contenido armónico. Por otro lado, la Figura 7.5b ilustra el error de corriente en la fase A del inversor, calculado a partir de la señal de referencia generada por el DAC y la corriente medida. Se observa que el error de corriente no supera los 0.5 A de amplitud en estado estable.



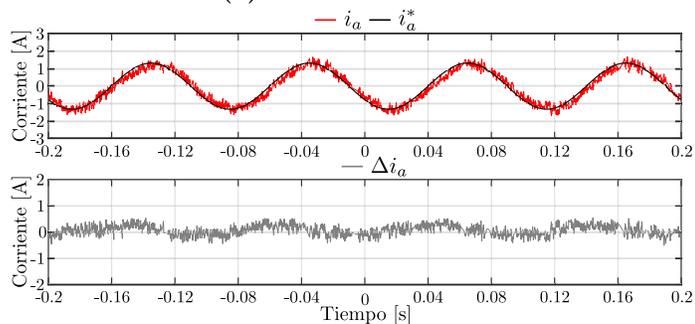
(a) Corrientes de fase.



(b) Error de corriente: Fase A.

Figura 7.4: Corriente de referencia $i^* = 1.2$ A.

(a) Corrientes de fase.

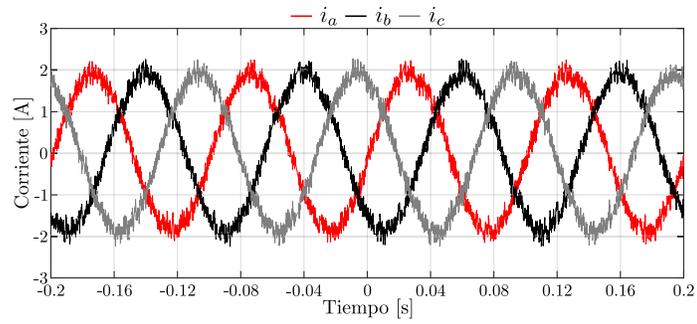
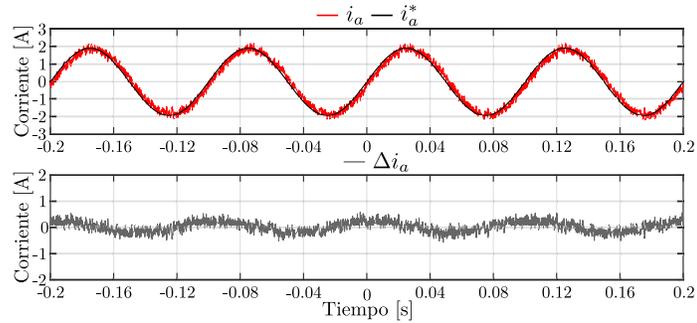
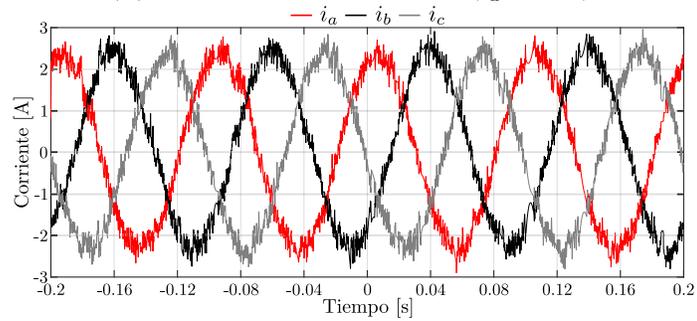
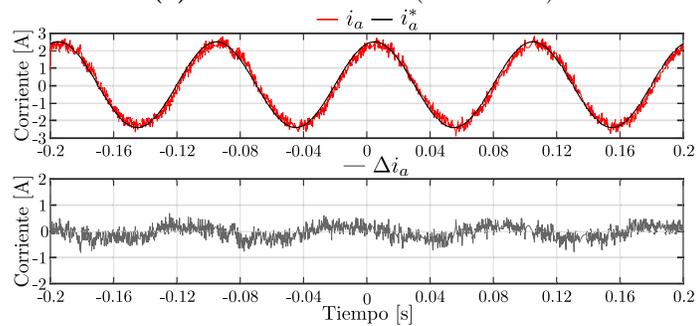


(b) Error de corriente: Fase A.

Figura 7.5: Corriente de referencia $i^* = 1.5$ A.

Finalmente, en la Figura 7.6 se muestra el desempeño del controlador en la regulación del flujo de corriente en la carga para valores de referencia de corriente de 2 A y 2.5 A. Se observa que el controlador ajusta la corriente real del inversor i a la corriente de referencia i^* , reduciendo así la desviación de corriente en estado estable.

Los datos de corriente por fase fueron obtenidos utilizando sensores de pinza HIOKI 9694, que tienen una salida de 10 mV/A. Por lo tanto, fue necesario procesar digitalmente los datos para ajustar las variables a sus valores reales.

(a) Corrientes de fase ($i_a^* = 2$ A)(b) Error de corriente: Fase A ($i_a^* = 2$ A).(c) Corrientes de fase ($i_a^* = 2.5$ A)(d) Error de corriente: Fase A ($i_a^* = 2.5$ A).**Figura 7.6:** Corrientes de fase en la carga dinámica.

8 Conclusiones y trabajos futuros

La aplicación del control vectorial de corriente y el aislamiento óptico en el trabajo de tesis ha demostrado ser útil para controlar el flujo de la corriente a través de una carga estática (circuito RL) y una carga dinámica (motor trifásico de inducción). A partir del trabajo de investigación, diseño, desarrollo y pruebas, se presentan las siguientes conclusiones:

- La implementación del enlace de comunicación óptico, en conjunto con el envío y recepción de datos por la interfaz serial, permitió al controlador conmutar el estado del inversor de forma segura, mejorando así la seguridad en la transmisión de los datos de control. La velocidad de transferencia de datos por fibra óptica determinó la frecuencia de conmutación del inversor trifásico. Para realizar esta tarea a una velocidad mayor, es necesario emplear protocolos de comunicación con mayores tasas de transferencia de datos.
- El uso de ISR para la recepción de datos a través del puerto serie y la gestión de una Máquina de Estados Finita (MEF) en el control del inversor trifásico ofrece ventajas significativas en términos de eficiencia, respuesta en tiempo real, modularidad y sincronización precisa. Esta combinación permitió una gestión precisa de los tiempos muertos y una conmutación segura de los interruptores, garantizando un funcionamiento confiable y eficiente del inversor.
- Los resultados de la transmisión serial por fibra óptica muestran que la distorsión de la trama serial entre los dispositivos es apenas perceptible a simple vista. El circuito de regeneración de la señal cumplió eficazmente su función al eliminar los picos de tensión en el lado del receptor, gracias a la implementación de compuertas AND de alta velocidad. Además, la fibra óptica aisló la señal del ruido eléctrico generado por la planta, demostrando que la interferencia del ruido del sistema de potencia tiene una mínima afectación sobre los datos transmitidos.
- El control vectorial de corriente presentó una excelente respuesta tanto en estado transitorio como en estado permanente. Incluso con cambios en la carga, el control por corriente se muestra robusto al desacoplar los parámetros de la carga.
- El control vectorial funcionó de manera adecuada con las cargas balanceadas; de lo contrario, el control tiende a desestabilizarse, inyectando señales de CD a las corrientes de fase.

- Se comprobó la hipótesis del trabajo de investigación.

Como trabajo futuro, se propone desarrollar el control vectorial de corriente en un dispositivo digital concurrente, como en un FPGA, debido a su superior rendimiento computacional. Aunque el control opera a baja frecuencia de conmutación, la utilización de un FPGA permitirá reducir el tiempo de muestreo, lo que a su vez mejorará la precisión y eficiencia del control.

Además, se sugiere implementar un enlace de comunicación que utilice dos fibras ópticas monomodo, para manejar la transferencia de datos en ambas direcciones. Este enlace mejoraría la gestión del circuito del inversor y permitiría recibir señales provenientes de los sensores, optimizando la comunicación y el desempeño general del sistema.

Bibliografía

- [1] D. W. Hart, *Electronica de Potencia*, 2nd ed. Pearson Education, 2001.
- [2] N. M. T. E. U. W. P. Robbins, *Electrónica de Potencia: Convertidores, Aplicaciones y Diseño*, 3rd ed. McGraw-Hill, 2009.
- [3] M. T. Islam and S. I. Ayon, “Performance analysis of three-phase inverter for minimizing total harmonic distortion using space vector pulse width modulation technique,” in *2020 23rd International Conference on Computer and Information Technology (IC-CIT)*, 2020, pp. 1–4.
- [4] MathWorks. Space vector modulation. [Online]. Available: <https://la.mathworks.com/discovery/space-vector-modulation.html>
- [5] S. M. G. Juan Andres Gualda Gil, *Electrónica de potencia. Componentes, topologías y equipos (Electricidad y Electrónica) (Spanish Edition)*, 1st ed. Ediciones Paraninfo, S.A, 2006.
- [6] A. Nabae, S. Ogasawara, and H. Akagi, “A novel control scheme for current-controlled pwm inverters,” *IEEE Transactions on Industry Applications*, vol. IA-22, no. 4, pp. 697–701, 1986.
- [7] A. Nava-Segura and J. Linares-Flores, “Transient analysis of a vector controlled active filter,” in *Conference Record of the 2000 IEEE Industry Applications Conference. Thirty-Fifth IAS Annual Meeting and World Conference on Industrial Applications of Electrical Energy (Cat. No.00CH37129)*, vol. 4, 2000, pp. 2129–2134 vol.4.
- [8] C. E. Noriega, “Control vectorial de corriente del inversor trifásico con carga rl,” Tesis, Universidad Tecnológica de la Mixteca, Huajuapán de León, Oaxaca, Agosto de 2012.
- [9] S. Ogasawara, T. Sawada, K. Abe, and H. Akagi, “A vector control system using a neutral-point-clamped voltage-source pwm inverter,” *Electrical Engineering in Japan*, vol. 113, no. 5, pp. 93–101, 1993.
- [10] J. Li, S. Bhattacharya, and A. Huang, “Performance comparison of a new current regulator for 3-level npc inverter for sinusoidal and non-sinusoidal current tracking applications,” in *2008 34th Annual Conference of IEEE Industrial Electronics*, 2008, pp. 879–884.
- [11] A. Varatharajan, P. Savio, E. Vizzaccaro, S. Abrate, G. Pellegrino, and V. Curri, “Remotized control of power electronic devices exploiting a plastic optical fiber photonic bus,” in *2018 20th International Conference on Transparent Optical Networks (ICTON)*, 2018, pp. 1–4.

-
- [12] X. Zhang, H. Li, J. A. Brothers, J. Wang, L. Fu, M. Perales, and J. Wu, "A 15 kv sic mosfet gate drive with power over fiber based isolated power supply and comprehensive protection functions," in *2016 IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2016, pp. 1967–1973.
- [13] B. Qiu, Dongyuan;Zhang, *m-Mode SVPWM Technique for Power Converters*, ser. CPSS power electronics series. Springer, 2019.
- [14] A. S. Berger, *Embedded Systems Desing: An Introduction to Processes, Tools, and Techniques*, ser. Embedded Systems. Mcgraw-Hill Professional, 2001.
- [15] W. Kui, G. Shuhua, H. Qian, H. Yuanhong, and W. Qinfang, "Investigation of harmonic distortion and losses in distribution systems with non-linear loads," in *2008 China International Conference on Electricity Distribution*, 2008, pp. 1–6.
- [16] E. F. A. Antonio Abellan Garcia, Jose Manuel Benavent Garcia, *Electrónica de Potencia - Teoría y Aplicaciones*. Alfaomega, 2000.
- [17] F. Marignetti, R. L. Di Stefano, G. Rubino, and R. Giacomobono, "Current source inverter (csi) power converters in photovoltaic systems: A comprehensive review of performance, control, and integration," *Energies*, vol. 16, no. 21, 2023. [Online]. Available: <https://www.mdpi.com/1996-1073/16/21/7319>
- [18] S. N. Manias, "6 - inverters (dc–ac converters)," in *Power Electronics and Motor Drive Systems*, S. N. Manias, Ed. Academic Press, 2017, pp. 271–500. [Online]. Available: <https://www.sciencedirect.com/science/article/pii/B9780128117989000068>
- [19] C. K. A. C. R. C. P. M. N. O. S. E. O. L. Caudana, *Fundamentos de circuitos eléctricos*, 6th ed., 2018.
- [20] S. Chapman, *Máquinas Eléctricas*. McGraw-Hill, 2012.
- [21] R. M. P. Salvador Seguí Chilet, Francisco J. Gimeno Sales and S. O. Grau, "Control vectorial de inversores trifásicos/1," *Control de potencia*, 2003.
- [22] J. GUALDA GIL and S. MARTINEZ GARCIA, *Electrónica de potencia: Componentes, topologías y equipos*. Ediciones Paraninfo, S.A, 2006. [Online]. Available: <https://books.google.com.pa/books?id=izwxn8edxhAC>
- [23] W. D. C. A. D. Helfrick, *Instrumentación Electrónica Moderna y Técnicas de Medición - 3ª Edición*. PEARSON, 2011.
- [24] G. P. Agrawal, *Fiber-Optic Communication Systems - 3ª Edición*, ser. Wiley series in microwave and optical engineering. Wiley-Interscience, 2002.
- [25] E. Hecht, *Óptica*, 3rd ed. ADDISON WESLEY, 1999.
- [26] *Polymer Optical Fiber (POF)*.
- [27] C.-C. Chen, J.-L. Dong, Y.-T. Chang, C.-K. Chen, C.-W. Hsue, and S. Ikami, "A study of pcb emi measurement and simulation," in *2010 Asia-Pacific International Symposium on Electromagnetic Compatibility*, 2010, pp. 736–739.

-
- [28] R. S. Khandpur, *Printed Circuit Boards: Desing, Fabrication, Assembly and Testing*. McGraw-Hill, 2005.
- [29] “Cumplimiento de las normas ipc para el diseño de pcb.” [Online]. Available: <https://resources.altium.com/es/p/complying-with-ipc-standards-for-pcb-design>
- [30] “pcbs con circuitos de alta tensión.” [Online]. Available: <https://resources.altium.com/es/p/pcbs-with-high-voltage-circuits>
- [31] “Tabla de anchos de pistas de una pcb en función de la corriente para diseños de alta potencia.” [Online]. Available: <https://resources.altium.com/es/p/pcb-trace-width-vs-current-table-high-voltage-design>
- [32] “Guide to pcb busbar and design it on pcb.” [Online]. Available: <https://www.pcbonline.com/blog/pcb-busbar.html>
- [33] *AFBR-16xx and AFBR-26x4Z*. [Online]. Available: <https://docs.broadcom.com/doc/AV02-4369EN>
- [34] *SN74HCS09 Quadruple 2-Input AND Gates with Open-Drain Outputs and SchmittTrigger Inputs*. [Online]. Available: <https://www.ti.com/lit/ds/symlink/sn74hcs09.pdf>
- [35] *Current transducer CKSR xx-NP*. [Online]. Available: https://www.lem.com/sites/default/files/products_datasheets/cksr_xx_np_v14.pdf
- [36] *TMS320x2806x Microcontrollers Technical Reference Manual*. [Online]. Available: <https://www.ti.com/lit/ug/spruh18i/spruh18i.pdf>
- [37] *LAUNCHXL-F28069M Overview*. [Online]. Available: <https://www.ti.com/lit/ug/sprui11b/sprui11b.pdf>
- [38] *Tiva C Series TM4C123GH6PM Microcontroller Data Sheet*. [Online]. Available: <https://www.ti.com/lit/ds/symlink/tm4c123gh6pm.pdf>
- [39] MathWorks. Fir filter design. [Online]. Available: <https://la.mathworks.com/help/signal/ug/fir-filter-design.html>
- [40] *DAC101S101 and DAC101S101Q-1 10-Bit Micro Power, RRO Digital-to-Analog Converter*. [Online]. Available: <https://www.ti.com/lit/ds/symlink/dac101s101.pdf>