



UNIVERSIDAD TECNOLÓGICA DE LA MIXTECA

“Diseño de un sistema de propósito general para la gestión de recursos remotos mediante el Sistema Global para las Comunicaciones Móviles”

T E S I S

QUE PARA OBTENER EL GRADO DE
INGENIERO EN ELECTRÓNICA

PRESENTA

Luis Ángel Rosario Díaz

DIRECTOR: DR. ENRIQUE GUZMÁN RAMÍREZ

Huajuapán de León, Oaxaca

JUNIO, 2010

Resumen

En el presente trabajo de tesis se realiza el diseño e implementación de un sistema de propósito general para la gestión de recursos remotos, mediante el Sistema Global para las Comunicaciones Móviles, el cual se desarrolla utilizando la metodología de sistemas empotrados. Este sistema se divide en 5 subsistemas, los cuales son: Procesador central, subsistema de interfaz de usuario, subsistema de interfaz con la red GSM, subsistema de memoria, subsistema de entrada/salida. El procesador central fungirá como administrador del sistema y se ha elegido utilizar un microcontrolador de la subfamilia de microcontroladores ATmega de la familia AVR de la compañía ATMEL. El subsistema de interfaz de usuario tendrá como funciones: mostrar el estado del sistema así como permitir la configuración del mismo. El subsistema de interfaz con la red GSM, tiene como función la de interactuar con la red GSM, para el desarrollo de este subsistema se utilizó el MODEM g24 de la compañía Motorola, el cual se comunica con el procesador central a través de la interfaz USART utilizando comandos AT. El subsistema de memoria será el encargado de almacenar datos que serán utilizados a conveniencia del sistema. El subsistema de entrada salida, está compuesto por convertidores analógico-digital, digital-analógico, entradas y salidas digitales. Los cuales son los encargados de acoplar los sensores de parámetros físicos con el procesador central, así como del control de actuadores. Una vez que se han desarrollado estos subsistemas e integrado el sistema final, siguiendo la metodología de desarrollo de sistemas empotrados, se implementa el sistema desarrollado en una aplicación de propósito específico, la cual consiste en sustituir el control remoto por radio frecuencia de un robot móvil por un control remoto a través de la red GSM.

Abstract

This thesis describes the design of a general purpose system to negotiate remote resources through the Global system for Mobile communications. In this thesis study the design of a general purpose system to negotiate remote resources through the Global system for Mobile communications. It was developed using the embedded system methodology. The system was divided in 5 sub-systems: central processor, user interface subsystem, GSM interface sub-system, memory sub-system, and input/output sub-system. The central processor is the manager of the system, and the microcontroller was chosen from the Atmega sub-family of the AVR family belonging to ATMEL. The user interface carries out the following functions: it shows the state of the system and the configuration setting. The GSM interface sub-system carries out the interaction between the GSM and the system. The MODEM g24 was used to develop this subsystem, it carries out the communication with the central processor through the USART interface, using AT commands. The memory subsystem allows it to store information to be used for the system's convenience. The input/output subsystem is composed of ADC and DAC converters, and digital input and output, and carries out the control of actuators and connects the sensors of acquisition of physical parameters with the central processor. After all these subsystems have been developed and integrated using the embedded methodology, the system is implemented in a specific application, which consists of changing a remote control of radio frequency to a mobile robot for a remote control through the GSM.

Agradecimientos

A mis padres que con su esfuerzo, me apoyaron para concluir mi carrera y este trabajo de tesis.

A mis compañeros de trabajo y amigos, Omar y Mario que con su apoyo hicieron posible la realización de este trabajo de tesis.

A todas aquellas personas que de alguna u otra manera aportaron sus experiencias para poder concluir mi carrera.

A mi director de tesis por compartirme sus conocimientos, pero sobre todo su amistad.

A mis sinodales por su valiosa aportación a este trabajo de tesis.

A mi gran amiga Aleyda, por soportarme y apoyarme durante gran parte de la carrera, por escucharme y darme aliento en los momentos difíciles de mi vida personal y en mi vida universitaria, pero sobre todo por mostrarme que siempre habrá alguien dispuesto a ayudar.

Dedicatoria

Con mucho cariño y admiración para mis padres, Eliseo y Magdalena.

Índice

Resumen	III
Abstract.....	V
Agradecimientos	VII
Dedicatoria.....	IX
Índice	XI
Índice de figuras	XV
Índice de tablas	XIX
Capítulo 1.....	1
Introducción	1
1.1 PLANTEAMIENTO	1
1.2 JUSTIFICACIÓN	2
1.3 OBJETIVO GENERAL.....	2
1.3.1 Objetivos secundarios	2
1.4 METODOLOGÍA DEL DESARROLLO.....	3
Capítulo 2.....	5
Bases teóricas del Sistema Global para las Comunicaciones Móviles.	5
2.1 INTRODUCCIÓN	5
2.2 SISTEMA GLOBAL PARA LAS COMUNICACIONES MÓVILES.....	6
2.3 ARQUITECTURA DEL GSM.....	7

2.3.1 Transmisor y receptor	7
2.3.1.1 La estación móvil (MS).....	8
2.3.2 Estación fija.....	8
2.3.2.1 Subsistema estación base (BSS)	9
2.3.2.2 Subsistema de red (NSS).....	10
2.3.2.2.1 Centro de conmutación móvil (MSC).....	10
2.3.2.2.2 El registro de localización del visitante (VLR).....	10
2.3.2.2.3 El registro de localización local (HLR)	11
2.3.2.3 El subsistema de operación (OSS)	11
2.3.2.3.1 Centro de Operación y Mantenimiento (OMC)	12
2.3.2.3.2 Centro de manejo de red (NMC).....	12
2.3.2.3.3 Centro de administración (ADC)	13
2.4 SERVICIOS DEL GSM.....	13
2.4.1 Teleservicios	13
2.4.2 Servicios portadores	13
2.4.3 Servicios adicionales.....	14
2.5 ESTADO DEL ARTE.....	14
Capítulo 3.....	17
Implementación del sistema.....	17
3.1 DISEÑO DEL SISTEMA	17
3.1.1 Especificaciones del producto.....	19
3.1.2 Selección del procesador.....	20
3.1.2.1 Arquitectura AVR	22
3.1.2.1.1 Sistema de memoria	23
3.1.2.1.2 Registro de estado (SREG)	26
3.1.2.1.3 PILA.....	26
3.1.2.1.4 Tiempos de ejecución de instrucción	27
3.1.2.1.5 Interfaz con memoria SRAM externa	28
3.1.2.1.6 Familias AVR® 8-Bit RISC	28
3.1.3 Definición de los componentes de HW/SW	29
3.1.3.1 Definición de los Componentes de hardware	30
3.1.3.1.1 Subsistema de interfaz con la red GSM	30
3.1.3.1.1.1 GSM/GPRS “G24” Modelo F6413QAE.....	30
3.1.3.1.1.2 Decodificador de tonos	32
3.1.3.1.2 Subsistema de interfaz de usuario	33
3.1.3.1.2.1 Pantalla de cristal líquido	33
3.1.3.1.2.2 Decodificador de teclado	34
3.1.3.1.3 Subsistema de entrada/salida	35
3.1.3.1.3.1 Convertidor Digital Analógico, TLV5628.....	35
3.1.3.1.3.2 Convertidor Analógico Digital, TLV0838.....	36
3.1.3.1.4 Subsistema de memoria	37
3.1.3.1.5 Subsistema de expansión	39
3.1.3.2 Definición de los componentes de software	39
3.1.4 Sistema de evaluación.....	40
3.1.5 Diseño detallado de HW y SW	40
3.1.5.1 Componentes de hardware	40
3.1.5.1.1 Diseño del subsistema de interfaz con la red GSM	40

3.1.5.1.2 Diseño del subsistema de interfaz de usuario	42
3.1.5.1.3 Diseño del subsistema de entrada/salida.....	44
3.1.5.1.4 Diseño del subsistema de memoria.....	47
3.1.5.2 Componentes de software.....	49
3.1.5.2.1 Subsistema de interfaz con la red GSM.....	50
3.1.5.2.2 Subsistema de interfaz con el usuario.....	54
Capítulo 4.....	57
Resultados.....	57
4.1 ESPECIFICACIONES DEL PRODUCTO	57
4.2 SELECCIÓN DEL PROCESADOR.....	58
4.3 DEFINICIÓN DE LOS COMPONENTES DE HW/SW	58
4.3.1 Definición de los componentes de HW	59
4.3.1.1 Subsistema de control de motores	59
4.3.2 Definición de los componentes de SW	60
4.3.3 División y diseño paralelo del HW y SW.....	61
4.3.3.1 Componentes de hardware.....	61
4.3.3.2 Componentes de Software	62
4.3.3.2.1 Implementación del software del subsistema de interfaz con la red GSM...62	
4.3.3.2.2 Implementación del Software del subsistema con la interfaz con el usuario.	64
4.3.3.2.3 Software del subsistema de control de motores.....	65
4.4 INTEGRACIÓN DE LOS COMPONENTES SOFTWARE Y HARDWARE.....	66
4.5 PRUEBA Y VERIFICACIÓN DEL PRODUCTO.....	70
4.5.1 Resultados de la manipulación del sistema a través de llamada de voz	71
4.5.2 Resultados de la manipulación del sistema a través de mensajes de texto.....	71
Capítulo 5.....	73
Conclusiones y perspectivas	73
5.1 CONCLUSIONES	73
5.2 PERSPECTIVAS	74
Apéndice A	75
Descripción de pines del MODEM G24.....	75
Apéndice B	77
Acrónimos.....	77
Referencias	81

Índice de figuras

Figura 1.1. Ciclo de desarrollo de un sistema empotrado [6].	3
Figura 1.2. Diagrama de bloques del problema planteado.	4
Figura 2.1. Diagrama de bloques para un sistema de comunicaciones electrónicas.	6
Figura 2.2. Diagrama de bloques para una comunicación a través de la red GSM.	7
Figura 2.3. Subsistemas del GSM.	8
Figura 2.4. Subsistema de estación base.	9
Figura 2.5. Subsistema de red.	10
Figura 2.6. Muestra la diferencia entre teleservicio y servicios portadores.	15
Figura 3.1. Etapas de desarrollo de un sistema empotrado.	18
Figura 3.2. Diagramas de bloques de un sistema empotrado basado en (a) microprocesador y (b) microcontrolador.	20
Figura 3.3. Arquitectura AVR.	22
Figura 3.4. Mapa de memoria AVR.	23
Figura 3.5. Registros de propósito general (archivo de registros).	25
Figura 3.6. Registros de propósito específico (espacio de entrada/salida).	25
Figura 3.7. Banderas del SREG.	26
Figura 3.8. Apuntador de la pila de un ATmega 8.	27

Figura 3.9. Segmentación en la ejecución de una instrucción.	27
Figura 3.10. Ciclo de operación de la ALU.	27
Figura 3.11. Conexión de un microcontroladores AVR con SRAM externa.	28
Figura 3.12. Diagrama de tiempos para el acceso a SRAM externa por parte de un microcontrolador AVR.	28
Figura 3.13. Familias de microcontroladores de AVR [3].	29
Figura 3.14. Diagrama a bloques de los componentes primarios del MODEM G24.	31
Figura 3.15. Configuración de pines del decodificador de tonos CM8870.	32
Figura 3.16. Pantalla de LCD de 16*2 líneas.	33
Figura 3.17. Configuración de pines del decodificador de teclado MM74C923.	34
Figura 3.18. Configuración de pines del DAC TLV5628.	36
Figura 3.19. Configuración de pines del ADC TLV0838.	37
Figura 3.20. Configuración de pines de la memoria KM62256C.	38
Figura 3.21. Configuración de pines de la memoria 23A256.	39
Figura 3.22. Diagrama de tiempos del decodificador de tonos CM8870.	41
Figura 3.23. Conexiones entre el microcontrolador AVR y el subsistema de interfaz con la red GSM.	41
Figura 3.24. Diagrama de tiempos del decodificador de teclado MM74C923.	42
Figura 3.25. Diagrama de tiempos para la escritura del LCD.	43
Figura 3.26. Conexiones entre el microcontrolador AVR y el subsistema de interfaz de usuario	43 44
Figura 3.27. Descripción de la secuencia de operación del ADC.	45
Figura 3.28. Señal LOAD puesta en bajo, se transmite el dato al DAC seleccionado.	46
Figura 3.29. El dato es transferido después de que la señal LDAC es puesta en bajo.	46
Figura 3.30. Conexiones entre el microcontrolador AVR y el subsistema de entrada/salida.	46
Figura 3.31. Ciclo de lectura de la memoria KM62256C.	47
Figura 3.32. Segundo ciclo de escritura de la memoria RAM.	48
Figura 3.33. Diagrama de tiempos para la escritura/lectura del microcontrolador AVR.	49
Figura 3.34. Conexiones entre el microcontrolador AVR y el subsistema de memoria.	49
Figura 3.35. Procedimiento para comprobar que existe comunicación entre el MODEM y el procesador central.	51
Figura 3.36. Procedimiento para comprobar que existe comunicación entre el Modem y el SIM.	52
Figura 3.37. Procedimiento para entablar o no comunicación con la red GSM.	53

Figura 3.38. Procedimiento para detectar tonos válidos y corte de comunicación.	54
Figura 3.39. Procedimiento para verificar la coherencia del subsistema de interfaz de usuario.	55
Figura 4.1. Diagrama de bloques del puente H L293B.	60
Figura 4.2. Conexión entre el microcontrolador y el subsistema de control de motores.	61
Figura 4.3 Diagrama de flujo de la manipulación del sistema a través de llamada de voz.	63
Figura 4.4 Diagrama de flujo de la manipulación del sistema a través de mensajes SMS.....	64
Figura 4.5. Diagrama de flujo de la implementación del subsistema de interfaz de usuario.	65
Figura 4.6. Diagrama de flujo para la implementación del subsistema de control de motores.	66
Figura 4.7. Tarjeta principal del sistema.	67
Figura 4.8. Esquemático del sistema central.	67
Figura 4.9. Tarjeta que contiene parte del subsistema con la red GSM.	68
Figura 4.10. Esquemático del subsistema con la red GSM.	68
Figura 4.11. Tarjeta del subsistema de control de motores.	69
Figura 4.12. Esquemático del subsistema de control de motores.	69
Figura 4.13. Sistema de control remoto a través de la red GSM.....	70

Índice de tablas

Tabla 3.1. Análisis comparativo de las características generales de diferentes tipos de familias de microcontroladores.	21
Tabla 3.2. Análisis comparativo de la disponibilidad y equipo de desarrollo para los diferentes tipos de familias de microcontroladores.	21
Tabla 3.3. Descripción de los pines del CM8870	33
Tabla 3.4. Descripción de los pines de la pantalla de LCD.	34
Tabla 3.5. Descripción de pines del decodificador de teclado MM74C923.....	35
Tabla 3.6 Descripción de pines del DAC TLV5628.....	36
Tabla 3.7. Descripción de pines del ADC TLV0838.....	37
Tabla 3.8. Descripción de pines de la memoria KM62256C.....	38
Tabla 3.9. Descripción de pines de la memoria 23A256	39
Tabla 3.10. Descripción de las señales del CM8870.	41
Tabla 3.11. Descripción de las señales del MM74C923.....	42
Tabla 3.12. Descripción de las señales para el ciclo de escritura del LCD.	43
Tabla 3.13. Descripción de las señales SGL,ODD y SELECT bit 1 y 0.	44
Tabla 3.14. Tabla del modo de operación de la memoria KM62256C.....	47
Tabla 3.15. Tiempos para el ciclo de lectura de la memoria KM62256C.	47
Tabla 3.16. Descripción de tiempos para el ciclo de escritura de la memoria KM62256C.	48

Tabla 3.17. Trama de dígitos del comando ATZ en formato hexadecimal.....	50
Tabla 3.18. Respuesta del MODEM al comando ATZ en formato hexadecimal.	51
Tabla 3.19. Trama de dígitos del comando AT+CNUM en formato hexadecimal.....	51
Tabla 3.20. Respuesta recibida al comando AT+CNUM en formato hexadecimal.....	52
Tabla 3.21. Trama de dígitos en hexadecimal para el comando AT+CLIP.....	52
Tabla 3.22. Trama de dígitos en hexadecimal recibida, cuando hay una llamada entrante.	53
Tabla 3.23. Trama de dígitos en formato hexadecimal cuando la comunicación es cortada. ...	54
Tabla 4.1. Funciones realizadas por el sistema al recibir una instrucción.	58
Tabla 4.2. Configuración de pines del puente H (L293B).	59
Tabla 4.3. Tabla de verdad del L293B.	60
Tabla 4.4. Características eléctricas del L293B.	60
Tabla 4.5. Resultados obtenidos con la manipulación a través de mensajes de texto y llamada de voz.	71

Capítulo 1

Introducción

El presente trabajo expone el diseño de un sistema de propósito general para la gestión de recursos remotos mediante el Sistema Global para las Comunicaciones Móviles (GSM, *Global System for Mobile communications*); el sistema propuesto puede ser accedido remotamente desde cualquier teléfono celular o dispositivo que tenga conexión con el GSM y está dotado de recursos que permiten monitorear o controlar eventos. Se diseña un sistema de propósito general, el cual con pequeñas modificaciones, dependiendo de la aplicación, puede ser utilizado en una amplia gama de áreas donde se requiera control y monitoreo de eventos y magnitudes físicas en una forma autónoma, como por ejemplo: seguridad, automatización a distancia, domótica, robótica, etc. El usuario puede adecuar la gestión de los recursos de una manera simple mediante la modificación de la estructura del programa del elemento central del sistema.

1.1 Planteamiento

El contar con un sistema de propósito general que permita implementar en una forma sencilla y eficiente un sistema de propósito específico que gestione recursos de control y adquisición de eventos o parámetros físicos, se ha convertido en una necesidad cada día más requerida debido al crecimiento de áreas que solicitan un sistema de este tipo, como la automatización, domótica, seguridad, robótica, etc.

Con la finalidad de presentar una solución al problema, el presente trabajo propone el diseño e implementación de un sistema de propósito general para la gestión de recursos remotos mediante el GSM; el sistema propuesto podrá ser accedido desde cualquier teléfono celular o

dispositivo que tenga conexión con el GSM y estará dotado de recursos que permitan monitorear y/o controlar eventos.

1.2 Justificación

El GSM es el estándar más popular para telefonía móvil usado en el mundo. La Asociación GSM (GSMA, *GSM Association*, asociación comercial global que representa a más de 700 operadores telefónicos móviles GSM en más de 215 países en el mundo; además, más de 180 fabricantes y proveedores apoyan las iniciativas de la Asociación) estima que el 82 % del mercado móvil global usa este estándar [URL12]. El GSM es usado por más de 3 billones de personas en más de 212 países [URL13],[URL19]. Además, el uso de la telefonía móvil no se limita únicamente a establecer una comunicación de voz punto a punto, sino que presta otros servicios adicionales; dentro de los servicios más conocidos está el de los juegos de azar, los mensajes a correos electrónicos, los envíos de mensajes a concursos televisivos, etc.

Por último, el GSM presenta una amplia cobertura, según un estudio de la GSMA en el año 2006 la cobertura de telefonía móvil cubría el 80% del territorio mundial y para el año 2010 la cobertura será del 90% [12]. Con la intención de tomar ventaja de estos hechos y considerando que la red GSM es un medio ideal para ser usado como plataforma en el desarrollo de nuevas aplicaciones, este medio de comunicaciones fue el elegido para el sistema propuesto.

Por otro lado, la utilización de una familia de microcontroladores, AVR de la compañía ATMEL, en el diseño e implementación de este trabajo de tesis permite al usuario la posibilidad de adaptar el sistema propuesto en una amplia gama de aplicaciones. Dichas aplicaciones se podrán implementar con cualquier microcontrolador de la familia AVR dependiendo de los recursos del microcontrolador que se demanden en las especificaciones del sistema.

1.3 Objetivo General

Diseño de un sistema de propósito general para la gestión de recursos remotos mediante el Sistema Global para las Comunicaciones Móviles.

1.3.1 Objetivos secundarios

Desarrollo de una tarjeta de interfaz con la red GSM compuesta por el MODEM G24 de la compañía Motorola, que permita la interacción entre la red GSM y el procesador central.

Diseñar una interfaz entre el subsistema de memoria y el procesador central que permitirá el almacenamiento de datos, para el uso del sistema planteado.

Desarrollar el subsistema de control de motores el cual permitirá mostrar una aplicación del sistema propuesto en este trabajo de tesis.

Realizar el subsistema de interfaz con el usuario que permitirá visualizar el estado del programa, así como permitir al usuario llevar a cabo la configuración del mismo a través de un teclado matricial.

Diseñar la interfaz entre el procesador central y los convertidores analógico-digital y digital-analógico, los cuales permitirán la interacción entre el procesador central y sensores o actuadores.

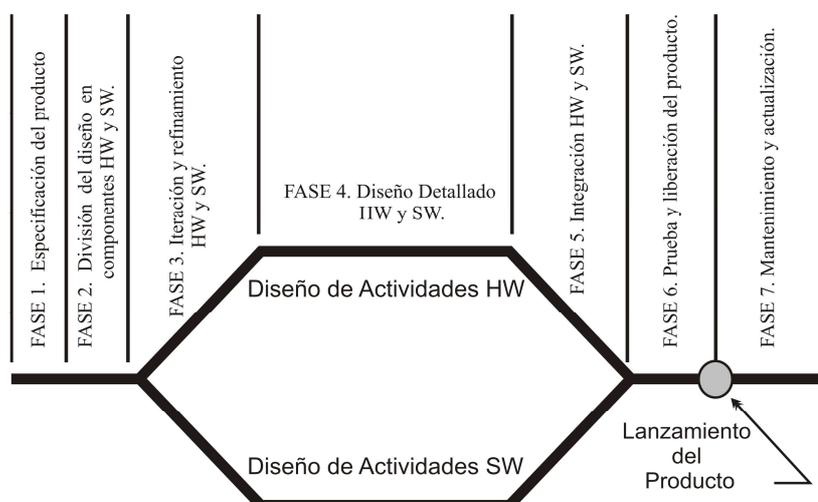


Figura 1.1. Ciclo de desarrollo de un sistema empotrado [6].

1.4 Metodología del desarrollo

Considerando que la implementación del sistema propuesto en este trabajo de tesis estará basada en un microcontrolador, se plantea seguir la metodología de diseño de un sistema empotrado para su elaboración.

Un sistema empotrado, también llamado sistema embebido, es una combinación de hardware, software y, eventualmente, componentes mecánicos diseñados para realizar una función determinada [5].

La figura 1.1 muestra una representación del ciclo de desarrollo de un sistema empotrado, mismo que será utilizado para la implementación del presente trabajo.

El diagrama de bloques del sistema propuesto para la solución del problema planteado, puede ser apreciado en la figura 1.2, el sistema está formado por 5 subsistemas, los cuales son descritos a continuación.

- **Procesador central:** El procesador central, también denominado administrador del sistema, es el elemento principal del sistema y será un microcontrolador de la familia AVR de la compañía ATMEL. Las funciones principales de este elemento son: la configuración general del sistema, el control y gestión del enlace solicitado por un usuario y la gestión del acceso a los elementos de adquisición y control del sistema.
- **Subsistema de interfaz de usuario:** El subsistema de interfaz de usuario estará formado por una pantalla de LCD y un teclado matricial, las funciones principales de este subsistema serán las siguientes: captura de la configuración del sistema, mostrar resultados del procesamiento sobre algún parámetro, guiar al usuario a través del sistema.
- **Subsistema de interfaz con la red GSM:** La función del subsistema de interfaz con la red GSM es permitir al procesador central interactuar con el GSM para el envío y recepción de información con un teléfono celular o cualquier dispositivo que tenga acceso a dicho sistema de comunicaciones. este subsistema estará compuesto por un dispositivo móvil (MODEM) de la compañía Motorola el cual será accesado por el procesador central haciendo uso de comandos AT [27].

- **Subsistema de memoria:** El subsistema de memoria estará formado por memoria RAM (*Random Access Memory*) y la función que desempeñará será fungir como espacio de almacenamiento de la información adquirida.
- **Subsistema de entrada/salida:** El subsistema de entrada/salida permitirá al sistema adquirir muestras de diversas magnitudes físicas (dispositivos que integrarán a este bloque del sistema son: ADC, entradas digitales y entradas analógicas) y/o controlar eventos externos (dispositivos que integrarán a este bloque del sistema son: DAC y salidas digitales).

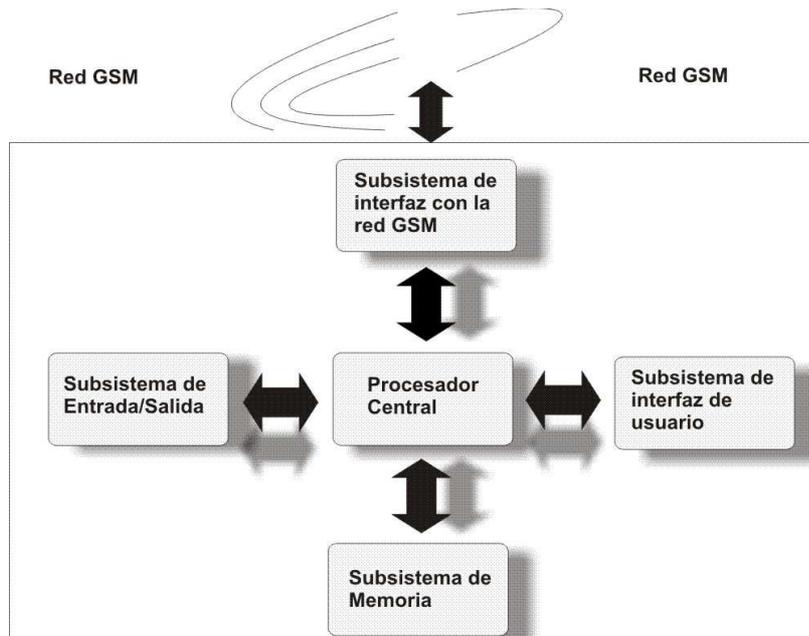


Figura 1.2. Diagrama de bloques del problema planteado.

Capítulo 2

Bases teóricas del Sistema Global para las Comunicaciones Móviles.

Como se ha mencionado, el sistema propuesto en este trabajo de tesis plantea el desarrollo de un sistema de propósito general para la gestión de recursos remotos mediante el Sistema Global para las Comunicaciones Móviles. Este sistema tiene como elemento central a un microcontrolador, el cual hace uso del módulo G24 de la compañía Motorola para conectarse a la red GSM. Este módulo es un MODEM, el cual está diseñado con base en un DSP NEPTUNE [URL5], el cual implementa el protocolo necesario para conectarse a la red GSM; además, incluye protocolos como el PSI, RS232 y USB, que facilitan su interfaz con el controlador principal; este hecho, evita el tener que diseñar un sistema que permita conectarse a la red GSM y por consiguiente conocer aspectos técnicos de la misma, sin embargo, es necesario mencionar en forma breve los aspectos más importantes del GSM. Este capítulo cumple con tal propósito.

2.1 Introducción

Antes de iniciar con la descripción del GSM, es necesario mencionar algunos aspectos generales de los sistemas de comunicaciones electrónicas.

Una comunicación electrónica es básicamente la transmisión, recepción y procesamiento de la información utilizando circuitos electrónicos. La información es la señal de origen y puede estar representada en forma analógica tal como la voz, o en forma digital.



Figura 2.1. Diagrama de bloques para un sistema de comunicaciones electrónicas.

toda la información debe convertirse a energía electromagnética, antes de que pueda propagarse por un sistema de radiocomunicaciones [28].

Un sistema de comunicaciones electrónicas está compuesto por los siguientes elementos básicos: la fuente de información, el transmisor, el medio de transmisión, el receptor y el destino de la información, aunque frecuentemente estos elementos son resumidos únicamente en 3 de ellos, el transmisor, un medio de transmisión y el receptor, los cuales pueden ser apreciados en el diagrama de bloques de la figura 2.1 [28].

El transmisor es el encargado de convertir la información original en una forma más adecuada para su transmisión, el medio de transmisión proporciona un medio de conexión entre el transmisor y el receptor (cable coaxial, cable metálico, o espacio libre), y el receptor es el encargado de convertir la información recibida a su forma original y transferirla a su destino.

Las comunicaciones digitales abarcan un área extensa de técnicas de comunicaciones, algunas de ellas son la transmisión digital y la radio digital. En la transmisión digital el medio de transporte de datos es un medio físico tales como: cable coaxial, fibra óptica, etc., la transmisión digital es la transmisión de pulsos digitales entre los elementos de una red o entre dos puntos. En la radio digital el medio de transmisión es la atmosfera terrestre. El radio digital es la transmisión de portadoras analógicas moduladas en forma digital, entre dos puntos o entre una red [28].

2.2 Sistema Global para las Comunicaciones Móviles

A principios de la década de los 80, después de que el NMT (*Nordic Mobile Telephone*) [13], sistema de telefonía móvil analógico de cobertura escandinava, funcionara con éxito, fue obvio para varios países europeos que los sistemas analógicos existentes tenían limitaciones [10]. Primero, la potencial demanda de servicios móviles fue mayor de la capacidad que las existentes redes analógicas podían soportar. Segundo, las diferentes formas de operación no ofrecían compatibilidad para los usuarios de móviles: una terminal bajo el sistema TACS (*Total Access Communication System*, servicio de telefonía móvil analógico puesto en funcionamiento en el Reino Unido en 1985 [13]) no podía acceder dentro de una red NMT, y viceversa. Además, el diseño de un nuevo sistema de telefonía celular requería tal cantidad de investigación que ningún país europeo podía afrontarlo de forma individual. Todas estas circunstancias apuntaron hacia el diseño de un nuevo sistema, hecho en común entre varios países.

El principal requisito previo para un sistema de radio común, es el ancho de banda de radio. Esta condición había sido ya prevista unos pocos años antes, en 1978, cuando se decidió reservar la banda de frecuencia de 900 ± 25 MHz para comunicaciones móviles en Europa.

Este problema fue el mayor obstáculo solucionado. Quedaba organizar el trabajo. El mundo de la telecomunicación en Europa, siempre había estado regido por la estandarización. El CEPT (*Conférence Européenne des Postes et Télécommunications* [URL6]) es una organización para la estandarización presente en más de 20 países europeos. Todos estos factores, llevaron a la

creación en 1982 de un nuevo cuerpo de estandarización dentro del CEPT, cuya tarea era especificar un único sistema de radiocomunicaciones para Europa a 900 MHz. El recién Nacido Grupo Especial Móvil (GSM, *Groupe Spécial Mobile*) tuvo su primer encuentro en Diciembre de 1982 en Estocolmo, bajo la presidencia de Thomas Haug de la administración sueca. Treinta y una personas de once países estuvieron presentes en este primer encuentro, como resultado se obtuvo el primer estándar nombrado con el mismo nombre del grupo que lo creó.

En 1990, por requerimiento del Reino Unido, se añadió al grupo de estandarización la especificación de una versión de GSM a la banda de frecuencia de 1800 ± 75 MHz. A esta variante se le llamó DCS1800 (*Digital Cellular System 1800*) y se convirtió en un estándar internacional llamado Sistema Global para las Comunicaciones Móviles (GSM, *Global System for Mobile Communications*), cambiando de esta forma el significado actual de las siglas GSM.

2.3 Arquitectura del GSM

El estándar GSM es el sistema digital celular de segunda generación. Se trata de un estándar internacional para las comunicaciones radio digitales creado por el Instituto Europeo de Estándares de Telecomunicaciones (ETSI, *European Telecommunications Standards Institute* [URL9]); el ETSI fue creado por el CEPT en 1988.

El estándar GSM ha sido desarrollado para permitir las comunicaciones móviles en todos los mercados y empezó a utilizarse en el año 1991. En Europa se aplica en dos bandas de frecuencia, a 900 MHz y a 1800 MHz (GSM 900 y GSM 1800 respectivamente), mientras que en EUA se aplica en la banda de 1900 MHz (GSM 1900) y en el Sureste Asiático y Japón a 850 MHz (GSM 850) [14].

Actualmente, el estándar GSM ocupa más del 85 % del mercado de las telecomunicaciones inalámbricas [URL21], [URL15].

En una red GSM, una estación fija (transmisor y receptor) maneja las comunicaciones para todos los móviles localizados en su área. En la figura 1.1 se representa con cada hexágono el área de cobertura de una estación fija. Para zonas rurales, el número de estaciones fijas es mínimo ya que el número de usuarios es menor que en una zona urbana.

En una red GSM se distinguen 3 bloques principales: Transmisor, Estación fija y Receptor. En la figura 2.2 se muestra un diagrama de bloques general de un sistema de comunicaciones a través de la red GSM.

2.3.1 Transmisor y receptor

En el GSM el trasmisor y receptor es también llamado estación móvil, el cual será el encargado de convertir la información de la fuente de información (voz, datos, video, etc.), en una forma adecuada para su transmisión y/o recepción.



Figura 2.2. Diagrama de bloques para una comunicación a través de la red GSM.

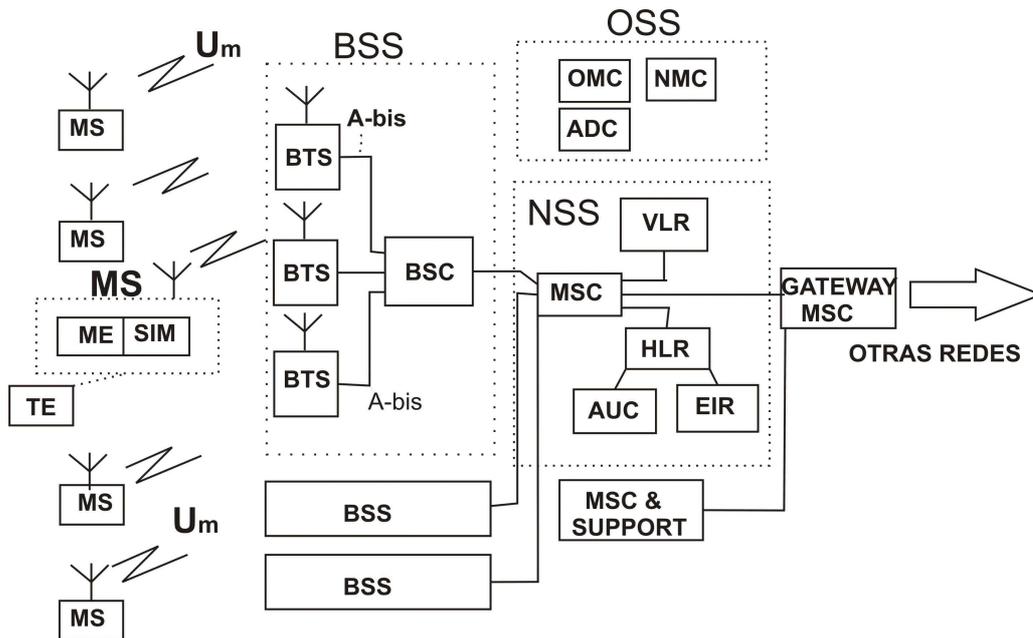


Figura 2.3. Subsistemas del GSM.

2.3.1.1 La estación móvil (MS)

En una red GSM, la estación móvil es utilizada para realizar y recibir llamadas, además brindará al usuario una interfaz la cual puede incluir micrófono, pantalla, teclado, etc. y/o también una interfaz para otro dispositivo tal como una computadora o un PDA. La estación móvil está compuesta por dos módulos los cuales son: El módulo de identidad del suscriptor (SIM, *Subscriber Identity Module*) el cual es una tarjeta inteligente que contiene toda la información acerca del suscriptor, y el equipo móvil (ME, *Mobile Equipment*) que contiene todas las herramientas básicas para acceder a la red.

En la figura 2.3 se muestra que cada estación móvil puede ser conectada a un dispositivo externo llamado equipo terminal (TE, *Terminal Equipment*), este equipo terminal puede ser una computadora o un PDA. El equipo terminal no procesa funciones que son específicas para el GSM, sino funciones para un servicio en particular.

2.3.2 Estación fija

En el sistema GSM, entre el transmisor y receptor existe un bloque llamado estación fija, el cual es el encargado de lograr que la comunicación entre dos o más puntos se lleve a cabo de la manera adecuada, este bloque está formado por tres subsistemas [7]:

- El subsistema de estación base (BSS, *Base Station Sub-System*).
- El subsistema de red (NSS, *Network Sub-System*).
- El subsistema de operación (OSS, *Operation Sub-System*).

En la figura 2.3 se muestra el diagrama a bloques del sistema de comunicaciones a través de la red GSM.

2.3.2.1 Subsistema de estación base (BSS)

La función del subsistema de estación base es controlar las estaciones fijas (transmisoras/receptoras) y darle servicio a los dispositivos móviles para mantener la comunicación entre los usuarios. Este subsistema se compone de dos módulos:

- La estación base transmisora/receptora (BTS, *Base Transceiver Station*). La BTS implementa la interfaz de comunicación de todas las estaciones móviles que se localizan dentro de su área de cobertura. Esto incluye la modulación/demodulación de señales, la sincronización de las mismas y la codificación de errores.
- Controlador de las estaciones base (BSC, *Base Station Controller*). El BSC constituye un conjunto de disposiciones para manejar las conexiones de las BTS's que están bajo su control, normalmente un BSC controla alrededor de 70 bases transmisoras/receptoras [7].

En la figura 2.3 se puede apreciar como una MS se comunica con una estación base transmisora/receptora a través de la interfaz Um. Las BTS's son las encargadas de la transmisión, recepción y procesamiento de las señales de radio, una BTS puede ser comparada con un radio MODEM, la cual toma una señal proveniente de la MS la procesa y envía a su destino. El GSM utiliza las BTS's para formar las células de cobertura, mostradas en la figura 2.4. Cada BTS representa una célula de cobertura, en las áreas urbanas las células son más densas debido a que cada BTS puede dar servicio a un número determinado de usuarios; en las zonas rurales el número de usuarios es menor, debido a esto son necesarias un número menor de BTS's.

Las BTS's son controladas por las BSC's, las cuales deciden cuándo el envío de la información es necesaria, cuál es la BTS más adecuada y controla la potencia de transmisión de la MS para asegurar que la comunicación sea concluida satisfactoriamente. Las BSC's típicamente pueden controlar hasta 70 BTS's. La interfaz entre las BTS's y la BSC es llamada A-bis, la interfaz está definida por una especificación abierta o pública, lo cual permite tener al operador de red la libertad de elegir entre equipos de diferentes manufacturas.

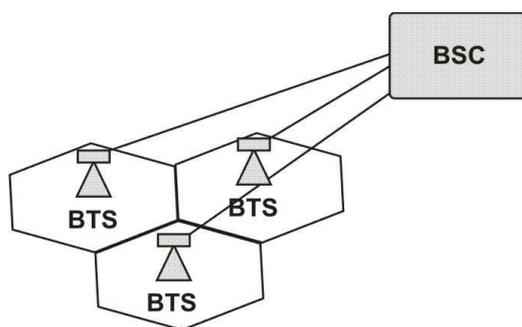


Figura 2.4. Subsistema de estación base.

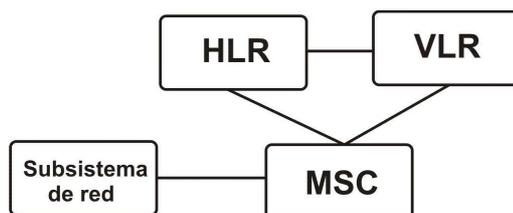


Figura 2.5. Subsistema de red.

2.3.2.2 Subsistema de red (NSS)

La función del subsistema de red es verificar la ubicación de las llamadas, desde que equipo móvil son realizadas y el encaminamiento de ellas; este subsistema está compuesto por 3 módulos:

- El centro de conmutación móvil (MSC, *Mobile Switching Centre*).
- El registro de localización del visitante (VLR, *Visitor Location Register*)
- El registro de localización local (HLR, *Home Location Register*).

2.3.2.2.1 Centro de conmutación móvil (MSC)

Un grupo de BSC es controlado por un MSC, Las funciones del MSC son: el encaminamiento de llamadas hacia las redes externas públicas o privadas de telefonía o datos, controlar los servicios suplementarios y recopilar la información necesaria para tarificación.

Otro término importante que manejan las especificaciones del GSM es el concepto MSC; el MSC cubre una cierta área que incluye a un conjunto de BSC's con sus respectivas BTS's. El MSC sirve como interfaz entre los BSS y el NSS y es conocida como *interfaz A*. El operador de la red tiene la libertad de elegir entre las diferentes MSC's y BSC's que conforman a la BSS, las cuales pueden ser de diferentes manufacturas; la interfaz entre diferentes MSC's es llamada *interfaz E*.

Además, el operador de red puede seleccionar una o un número de MSC's para actuar como puerta de enlace MSC's (GMSC, *Gateway MSC's*). La GMSC proporciona la interfaz entre la red móvil terrestre pública (PLMN, *Public Land Mobile Network*) y redes externas. Cuando una llamada entra desde otra red, la GMSC se comunica con la base de datos de red pertinente para asegurar que la llamada sea canalizada a la MS apropiada [23]. En la figura 2.5 podemos apreciar los componentes del subsistema de red.

2.3.2.2.2 El registro de localización del visitante (VLR)

Una base de datos importante que se utiliza en el GSM es el registro de localización del visitante VLR, que contiene la información dinámica de los usuarios (los usuarios que están registrados dentro del área de un MSC); al área cuya información está contenida en un VLR en particular es conocida como área VLR. La función principal que desempeña el VLR es la de dar una copia local de la información del usuario para manejar llamadas. Esto eliminará la necesidad de estar accediendo continuamente al HLR. La VLR también puede ser usada para encontrar a un usuario en particular cuando hay una llamada entrante. En la red GSM este sistema es muy importante ya que los usuarios pueden utilizar redes en diferentes lugares en el mundo que no sea su red local. La VLR contiene la información que permite a la red encontrar a un usuario en particular cuando hay una llamada entrante.

El proceso de localización de un suscriptor es facilitado mediante la división del área de cobertura de red en un número de sub-áreas de localización, cada una de éstas consiste de una o un número de células o sectores. La VLR contendrá los detalles del área de localización en la cual cada suscriptor está registrado. Cuando una llamada está entrando, una MS será llamada en cada una de las células dentro de su área de localización, esto significa que la MS podría moverse libremente entre las células de un área de localización sin tener que informar a la red. Sin embargo, cuando una MS se mueve entre células que pertenecen a diferentes áreas de localización, debe de registrarse en la nueva área utilizando el procedimiento de renovación de localización. Cuando un suscriptor se mueve dentro de diferentes áreas de localización controladas por diferentes VLR's, sus detalles son copiados desde el HLR al nuevo VLR. El HLR también asegurará que los detalles del suscriptor sean removidos del VLR viejo. La interfaz entre el HLR y la VLR es llamada *interfaz D* y la interfaz entre una MSC y sus asociadas VLR es llamada *interfaz B*; existe también una interfaz entre VLR's diferentes la cual es nombrada *interfaz G* [23]. Con la introducción del SIM en el sistema GSM se logra que se localice el equipo que contiene el SIM independientemente de la manufactura de la terminal, por lo que la información del usuario es portable por medio del SIM.

2.3.2.3 El registro de localización local (HLR)

El registro de localización local, HLR, es el encargado de almacenar información específica de cada suscriptor, además, este registro contendrá detalles del área MSC en la cual el usuario está registrado y los servicios a los cuales tiene acceso; una HLR tiene la capacidad para manejar la información de cientos de miles de usuarios. La información que está contenida en el HLR debe ser accesada utilizando la identidad de suscriptor móvil internacional (IMSI, *International Mobile Subscriber Identity*) o desde el número de estación móvil internacional ISDN (MSISDN, *Mobile Station Inter ISDN*), el cual es esencialmente el número telefónico del usuario. Cada usuario tendrá que acceder al HLR de su red local, la interfaz entre el HLR y la MSC es llamada *interfaz C*. Por razones de seguridad, rara vez es transmitido el IMSI a través de la interfaz aérea y éste es sólo conocido dentro de la red GSM.

Otra base de datos GSM que está asociada con la HLR es el centro de autenticación (AuC, *Authentication Centre*), mostrado en la figura 2.3. El AuC es únicamente utilizado para almacenar información concerniente a las características de seguridad del GSM, es decir, la autenticación de usuario y la codificación de la ruta de radio, entre esta información se encuentra la contraseña secreta del suscriptor (Ki, *Subscribers Secret Key*) y los algoritmos de seguridad A3 y A8. El AuC únicamente tiene comunicación con la HLR y la hace a través de la una interfaz denominada interfaz H.

2.3.2.3 El subsistema de operación (OSS)

La figura 2.3 muestra los componentes de un subsistema de operación, el cual es muy importante para el operador de red para identificar problemas en la red en una etapa temprana y corregir el problema rápida y eficientemente. Esto además es importante para el operador de red para ser capaz de hacer cambios en la configuración de red con un mínimo de esfuerzo y sin afectar el servicio que provee a sus suscriptores.

Los bloques funcionales asociados con el subsistema de operación del GSM son:

- Centro de operación y mantenimiento (OMC, *Operations and Maintenance Centre*).
- Centro de manejo de red (NMC, *Network Management Centre*).
- Centro de administración (ADC, *Administration Centre*). [23]

2.3.2.3.1 Centro de Operación y Mantenimiento (OMC)

El objetivo del OMC es brindar al cliente un soporte rentable para el funcionamiento local y regional; además, contempla las actividades de mantenimiento para el buen funcionamiento de la red GSM.

El propósito principal del OMC es el de llevar a cabo todas las operaciones y funciones de mantenimiento en los elementos de la red pública de comunicaciones GSM (GSM PLMN, *GSM Public Land Mobile Network*). El OMC utiliza un administrador de red de telecomunicaciones (TMN, *Telecommunications Management Network*) por separado para comunicarse con los diferentes componentes del GSM; esto es realizado a través de las líneas dedicadas en el conmutador de red de telefonía pública (PSTN, *Public Switched Telephone Network*), o cualquier otra línea fija. Los mensajes y datos transferidos pueden también ser enviados a través de los protocolos SS7 o X.25.

En resumen, las funciones de red llevadas a cabo por el OMC son:

- Soporte para el mantenimiento.
- Interfaz X.25.
- Manipulación de alarma.
- Administrador de errores.
- Administrador de rendimiento.
- Versión de software y control de configuración.
- Estado de la red.
- Colección de tráfico de la red

El OMC provee funciones de manipulación de alarmas para reportar y registrar alarmas generadas por las otras entidades de la red. El personal de mantenimiento en la OMC puede definir que tan crítica es la alarma. Las funciones de mantenimiento cubren ambas acciones tanto la del área técnica como la de administración para mantener y corregir el sistema de operación, o para restaurar el sistema después de una falla en el menor tiempo posible. Las funciones del administrador de errores del OMC permiten a los dispositivos de la red ser manual o automáticamente removidos o reinstaurados al servicio. Las funciones del administrador de rendimiento incluyen las estadísticas de la colección del tráfico de las entidades de la red GSM y guarda éstas en archivos para su posterior análisis. Debido a su potencial para recaudar una gran cantidad de datos existentes, el personal de mantenimiento puede seleccionar cuál de los detalles estadísticos deben de ser recolectados con base en intereses personales y experiencias pasadas. Como resultado de un análisis de rendimiento, una alarma puede ser activada remotamente.

EL OMC también permite hacer cambios al sistema con la finalidad de hacer una revisión del software y poder realizar modificaciones a la configuración de las bases de datos en las entidades de la red. El software puede ser cargado a la OMC o desde ésta a otra entidad de red. La OMC también mantiene los registros de las diferentes versiones de software que se ejecutan en los diferentes subsistemas del GSM.

2.3.2.3.2 Centro de manejo de red (NMC)

El NMC provee un control global y centralizado sobre las operaciones y mantenimiento de las redes. Estas tareas son soportadas por los OMC's haciéndolos responsables de la administración

de la red regional mediante las sub-tareas de administración comercial, administración de seguridad de las instalaciones, sistema de control de cambio y mantenimiento físico. El NMC es generalmente conectado al subsistema PLMN a través de líneas dedicadas vía los PSTN. Las características del NMC son las siguientes:

- Una NMC por red
- Provee administración de tráfico para toda la red
- Monitoreo de alarmas de fallas o sobrecargas en nodos.
- Lleva a cabo las tareas de un OMC cuando no se encuentra provisto.
- Contiene planificadores de red con datos esenciales para el rendimiento de la red.

El OMC es el administrador central regional mientras que el NMC es el administrador central global. El OMC es usado para monitorear y controlar las actividades diarias del sistema de operaciones, mientras que el NMC es para un periodo más prolongado de planificación. El OMC es utilizado por operadores, mientras que el NMC es utilizado por administradores y planificadores de la red.

2.3.2.3.3 Centro de administración (ADC)

El ADC es el encargado de las funciones administrativas de la red, tales como: la cuenta del usuario y el cobro de las llamadas.

2.4 Servicios del GSM

Los servicios que brinda el sistema GSM se agrupan en tres categorías [16]:

- Teleservicios.
- Servicios portadores.
- Servicios adicionales.

2.4.1 Teleservicios

Los teleservicios cubren la telefonía regular, llamadas de emergencia y mensajes de voz. El servicio más importante que provee el GSM es la telefonía. Este servicio posibilita llamadas en forma bidireccional entre usuarios de la red GSM y cualquier suscriptor de teléfono que esté disponible a través de la red general de telefonía: los subscriptores de teléfonos fijos alrededor del mundo y los subscriptores de la red móvil u otro suscriptor de alguna red específica que pueda conectarse a la red de telefonía pública pueden estar disponibles; las llamadas de emergencia representan un servicio especial derivado de la telefonía, esto consiste en que el usuario puede marcar a través de un número abreviado a alguna corporación de emergencia.

Otro servicio derivado de la telefonía es el mensaje de voz, este servicio posibilita que un mensaje de voz pueda ser guardado y posteriormente recuperado por el destinatario.

2.4.2 Servicios portadores

Los servicios portadores deben de ser proporcionados a través de un hardware adicional. Cuando algún usuario quiere hacer uso de un servicio portador deberá conectar un hardware adicional a la estación móvil en cada una de las estaciones móviles en uso; este hardware adicional puede ser una PC o un PDA. A la unión de la estación móvil y hardware se le conoce como equipo terminal de datos (DTE, *Data Terminal Equipment*).

En la figura 2.6 se muestra, en forma gráfica, la diferencia entre los teleservicios y los servicios portadores. Los teleservicios conectan directamente con las estaciones móviles, mientras que los servicios portadores tienen una PC conectada a cada estación móvil. Los servicios portadores proveen sus propios protocolos de comunicaciones y el GSM solo provee el método de transporte.

2.4.3 Servicios adicionales

Los servicios adicionales reciben este nombre debido a que se trata de características adicionales al servicio de transportes y teleservicios. Los principales servicios adicionales son: llamada restringida, desvío de llamadas y la identificación de una llamada entrante.

2.5 Estado del arte

Con la finalidad de establecer un marco de referencia, esta sección contiene una discusión referente a trabajos relacionados con el desarrollado en este trabajo de tesis.

En [1] Arnold Ivan describe el sistema de evaluación de sistemas ambientales en el sur de Florida U.S.A, el cual consiste en redes de recolección de datos fundamentales para el reconocimiento, diagnóstico, y la solución de problemas ambientales, así como para evaluar el éxito de los programas de reforestación. El administrador de agua del distrito del sur de la Florida (SFWMD, *The South Florida Water Management District*), opera extensas redes para coleccionar parámetros meteorológicos, hidrológicos, hidrogeológicos y de la calidad de agua, utilizando para esto técnicas avanzadas para medir, transmitir, procesar, almacenar datos. Esto incluye medidores de velocidad ultrasónicos, registradores electrónicos de datos. El sistema cuenta con un sistema automático de adquisición de datos remotos (ARDAMS, *Automatic Remote Data Acquisition Monitoring System*) y un sistema de supervisión de control y adquisición de datos (SCADA, *Supervisory Control and Data Acquisition System*), que permiten la adquisición de datos en tiempo real, operaciones a control remoto de las estructuras de control de agua así como instrumentos para recibir y transmitir datos a lugares remotos. Los datos son almacenados en una base de datos ambiental con acceso directo vía MODEM o internet. La base de datos está conectada internamente a varios programas de computadora incluyendo el sistema de información Geográfica ARCinfo, modelos hidrológicos e hidrogeológicos, para la utilización de la información en su rápida evaluación.

En [17] se propone un proyecto de monitoreo y control de los parámetros del suministro de agua en la ciudad de Craiova, Rumania. Este sistema está compuesto por estaciones locales de distribución de agua y un sistema central, cada estación local estará compuesta por un equipo de adquisición de datos (PLC) asociado a una PC. Cada estación local será la encargada de la adquisición automática de los parámetros especificados, mostrar los datos localmente, emitir mensajes en caso de que se sobrepasen los límites de un parámetro y la comunicación con un nivel superior. El sistema central será el encargado de la supervisión del sistema completo, el procesamiento de los datos en un nivel superior, mostrar el esquema del sistema, mostrar el esquema de la supervisión de cada uno de las estaciones locales en tiempo real, elaborar el informe general del monitoreo, entre otras. La comunicación entre el sistema central y las estaciones locales se realizará a través de MODEMS telefónicos o radio, los parámetros que se supervisarán son: Presión, estado de las bombas, estado de los filtros, etc.

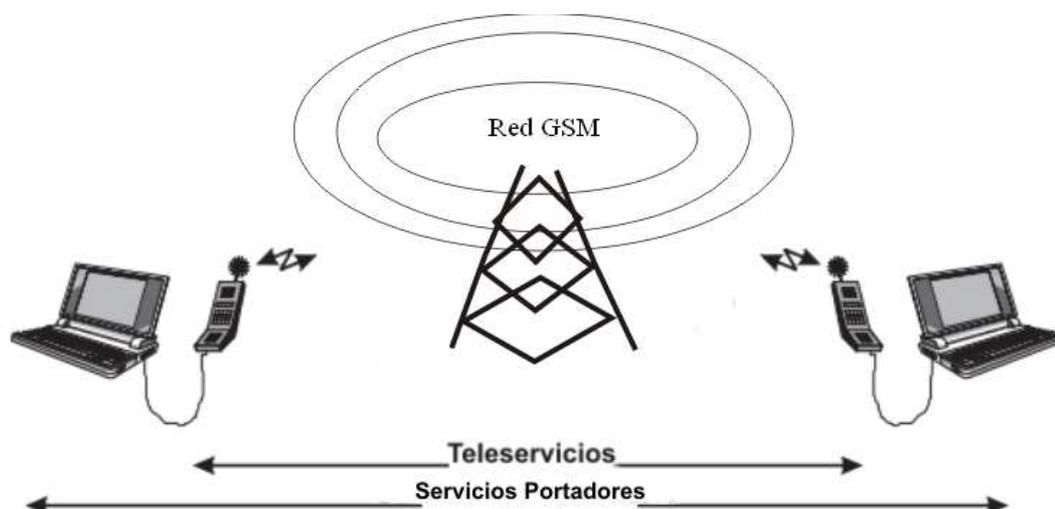


Figura 2.6. Muestra la diferencia entre teleservicio y servicios portadores.

En [25] se presenta una aplicación GSM que utiliza los mensajes SMS para transferir la información de la anulación de multas desde un parquímetro a un centro de control. En este caso, cuando el usuario paga el importe para que se le realice la anulación de la multa, la máquina le pide que introduzca la matrícula del vehículo en un teclado disponible en el parquímetro. El microprocesador incorporado en el sistema captura la matrícula y seguidamente envía un SMS al centro de control con un formato prefijado, que el servidor del otro extremo es capaz de interpretar. Para ello el microprocesador de control del parquímetro está conectado al MODEM GSM a través de un puerto serie RS-232 y lo gobierna a través de comandos AT. En el centro servidor, el MODEM está configurado de forma similar, de modo que cuando se recibe un mensaje este pueda ser procesado por el ordenador central.

En [8] se describe un sistema en el observatorio BOOTES (*Burst Observer and Optical Transient Exploring System*) localizado en España, en el cual se introduce un control remoto automático, basado en llamadas telefónicas y mensajes de texto SMS. El módulo dispone de un MODEM GSM y una PC que se comunican por medio de comandos AT, a través del protocolo RS232, este sistema permite controlar y monitorear en tiempo real de manera remota el estado de las cúpulas gracias a la información recibida a través de mensajes SMS de los siguientes parámetros: humedad relativa, temperatura, precipitaciones; así como también si se presentase alguna eventualidad tal como: cortes de luz, caducidad de la tarjeta SIM, errores en las comunicaciones con otros subsistemas, etc.

En [24] se presenta un sistema de control de bombeo de agua, compuesto por varios autómatas, cada autómata está conectado a un MODEM GSM, el cual permite la comunicación entre el centro de control y sistemas de telefonía móvil, en caso de detectarse una incidencia el sistema enviará mensajes de texto o voz a los números telefónicos prefijados en una base de datos. Estos mensajes especificarán la incidencia; también es posible enviar instrucciones a los autómatas a través de mensajes de texto, el autómata deberá reconocer los mensajes provenientes de los números telefónicos almacenados en su base de datos, y rechazará los que provengan de números desconocidos.

En [URL25] se diseña un sistema domótico para monitorizar y controlar de manera remota equipos electrónicos en observatorios astronómicos situados en la estación de sondeos atmosféricos (INTA, *Instituto Nacional de Técnica Aeroespacial*) y en la estación experimental la Mayora (CSIC, *Consejo Superior de Investigaciones Científicas*). Este sistema se compone de una computadora y un terminal móvil (MODEM) que se comunican a través del protocolo RS-232. Para la comunicación con el GSM, el MODEM hace uso de comandos AT y del sistema de mensajes cortos (SMS). Además se incorpora una DAQ (*Data Acquisition*) al sistema para la adquisición de datos analógicos de sensores meteorológicos y para el control de motores trifásicos. El sistema adquiere parámetros a través de sensores de posición, relés de estados e instrumentos meteorológicos, evalúa de manera automática las condiciones del entorno, tomando decisiones para activar y desactivar equipos y envía mensajes de texto a los usuarios registrados en la base de datos del sistema con la siguiente información: reportes diarios sobre el estado del observatorio, estado de las cúpulas, datos meteorológicos, información sobre la terminal GSM (saldo restante, almacenamiento de mensajes), avisos sobre posibles fallos del sistema o condiciones de alarma, error en la apertura o cierre de la cúpula, condiciones meteorológicas adversas durante la observación (lluvia), caída del sistema (cortes de luz, corte de comunicaciones), monitorización mediante el envío de imágenes de cámara web a un servidor FTP.

El sistema desarrollado en [URL17], consiste en la supervisión de una instalación de cámaras de conservación de fruta, se desarrolla haciendo uso del entorno de LABVIEW y tiene las siguientes funciones: adquirir las diferentes magnitudes analógicas que definen el proceso de conservación, monitoreo del estado de los diferentes actuadores tanto analógicos como digitales, supervisar y administrar el sistema de regulación de CO₂ en las cámaras, presentar de forma intuitiva el estado de la instalación en cada momento, registrar la evolución de todas las magnitudes a lo largo del tiempo, detectar comportamientos anómalos, implementar un sistema de gestión de la cantidad de fruta en cámara, transmitir todos estos datos a terminales remotas. Cualquier anomalía ocurrida en el sistema será comunicada al responsable de la planta a través de mensajes de texto (SMS) mediante un MODEM GSM.

En [URL18] se describe el sistema llamado SIRAM desarrollado por IRIS CONTROL SYSTEMS, el cual consiste en un sistema de reconocimiento automático de matrículas. La configuración básica de este sistema consiste en una base de datos en donde se pueden almacenar varias imágenes de cada vehículo, su matrícula, su tasa de fiabilidad, matrícula alternativa (por la similitud de topologías con la de otros países), fecha, hora, etc., permitiendo enlazar con cualquier sistema de control mediante TCP/IP y actuar en este caso como un elemento más de identificación de un control de accesos. El sistema también permite el envío de información y alarmas mediante un MODEM de comunicaciones GSM en formato SMS.

En [URL24] se describe el sistema para la adquisición y transmisión de datos para el monitoreo remoto de puentes y estructuras. El sistema obtiene los datos de diferentes sensores e instrumentos montados en las estructuras. Los datos se enviarán a una estación central a través de un teléfono estándar, radiofrecuencia, red de comunicaciones globales. Para mostrar las condiciones del sistema en tiempo real, la programación del sistema se realizó en Lab-View y la comunicación con el MODEM GSM se realiza a través de los puertos PXI-8422/4 RS232. El sistema cuenta con tres modos de comunicación (GSM, PSTN, y RF), el usuario podrá cambiar fácilmente entre cualquier modo de comunicación si fuese necesario, el sistema enviará mensajes de texto SMS al usuario de las alarmas que el usuario configure como importantes.

Capítulo 3

Implementación del sistema

El objetivo de este trabajo de tesis es el diseño e implementación de un sistema de propósito general para la gestión de recursos remotos mediante el Sistema Global para las Comunicaciones Móviles. En este capítulo se detalla el diseño de dicho sistema. Considerando que un microcontrolador fungirá como administrador de los subsistemas y recursos que componen al sistema propuesto, para el diseño de este sistema se sigue la metodología de diseño de un sistema empotrado.

3.1 Diseño del sistema

En el diseño del sistema propuesto en este trabajo de tesis, se utilizará un microcontrolador como administrador general del funcionamiento del sistema y de los subsistemas que lo integrarán. Con base en esta declaración, se propone la realización del sistema siguiendo la metodología de diseño de un sistema empotrado. Un sistema empotrado, también llamado embebido, es un elemento utilizado en el procesamiento de información, incluido en un producto que resuelve una aplicación específica. También se considera sistema empotrado a una combinación de hardware, software y, eventualmente, componentes mecánicos diseñados para realizar una función determinada [11].

Los sistemas embebidos frecuentemente son conectados al ambiente a través de sensores, adquiriendo información del entorno y permitiendo implementar el control de actuadores, de tal forma, los sistemas empotrados son ampliamente utilizados en el control y/o monitoreo de procesos; entre estos procesos se incluyen dispositivos electrónicos de consumo (videoconsolas,

reproductores de audio/vídeo), procesos para la automoción (control de bolsas de aire en automóviles, climatizador), procesos industriales (control de procesos, robótica), en las comunicaciones (teléfonos móviles, MODEM), etc.

El seguir una metodología en el desarrollo de un sistema empotrado presenta las siguientes ventajas [21]:

- El analizar un problema de desarrollo de software empotrado, expresarlo y adaptarlo de manera precisa y concisa a un sistema hardware.
- Permite diseñar la estructura Hardware/Software que solucione el problema y la evaluación de diferentes alternativas.
- Implementar un sistema de forma que aproveche de manera óptima los recursos disponibles.
- Trabajar en equipo, colaborando en todos los aspectos del desarrollo de software/hardware.
- Apreciar los aspectos de ingeniería en el desarrollo de software, como el trabajo con recursos limitados, la mantenibilidad, y la dependencia o la división del trabajo.

La metodología de diseño de un sistema empotrado incluye desde el análisis de la aplicación que hará uso del sistema hasta su implementación; la figura 3.1 muestra el ciclo de desarrollo de un sistema empotrado el cual consta de 7 etapas, descritas a continuación [4]:

- **Etapa 1. Especificación del producto:** La primer parte de un proceso de diseño de un sistema empotrado consiste en recursivamente desarrollar, verificar y refinar un conjunto de especificaciones hasta que éstas detallan un sistema al grado de permitir iniciar su implementación. En esta fase de debe hacer una descripción de los requerimientos técnicos y funcionales del sistema que se va a implementar; entre otros aspectos, en esta fase se determinan cuáles serán sus entradas y salidas del sistema, se especifica la interfaz de interacción del sistema con el usuario, el tipo de información que procesará, etc.



Figura 3.1. Etapas de desarrollo de un sistema empotrado.

- **Etapa 2. Selección del procesador:** En esta fase de desarrollo del sistema se debe hacer un análisis comparativo entre diversos procesadores que, considerando sus características y los requerimientos especificados en la fase 1, puedan satisfacer las necesidades de la aplicación. Aspectos a contemplar en este análisis son: precio del procesador, disponibilidad en el mercado, herramientas de desarrollo, recursos con los que cuentan, etc. Finalmente, con base en este análisis se debe elegir el procesador que represente la mejor opción.
- **Etapa 3. Definición HW y SW:** Durante esta fase se debe definir el hardware que complementa al sistema, considerando que sus características resuelvan el problema planteado en las especificaciones. Para el caso de la definición o especificación del software, este incluye a la declaración de requisitos basados en la definición del hardware, las especificaciones de ingeniería y la definición general de los requerimientos del sistema.
- **Etapa 4. Sistema de evaluación:** En esta etapa los componentes de hardware y software son evaluados con herramientas especializadas tales como: emuladores o simuladores (herramientas EDA, *Electronic Design Automation*) con la finalidad de predecir su funcionamiento dentro del sistema final y con esto tener la posibilidad de corregir posibles fallos o modificar parte de ellos para su correcto comportamiento dentro del sistema final.
- **Etapa 5. Diseño detallado de HW y SW.** Dentro de esta fase son implementados en forma paralela todos los componentes de software y hardware que fueron especificados en las fases anteriores; esta implementación requiere una constante interacción entre los equipos que desarrollan el software y el hardware con la finalidad de mantener la coherencia entre estos para su posterior unión en el producto final.
- **Etapa 6. Integración de componentes de software y hardware.** En esta fase del desarrollo del sistema empotrado se integran los componentes desarrollados en la fase anterior verificando que la interacción entre ellos sea la correcta.
- **Etapa 7. Prueba y verificación del producto.** Finalmente, en esta fase del desarrollo, se realizan las pruebas necesarias al producto resultante para constatar su correcto funcionamiento, y si es preciso, se realizan modificaciones y/o correcciones para adaptar el producto a las necesidades del usuario y posteriormente entregarlo como un producto terminado.

A continuación se detalla el diseño e implementación del sistema propuesto en este trabajo de tesis siguiendo cada una de las fases de la metodología de un sistema empotrado.

3.1.1 Especificaciones del producto

Las especificaciones iniciales del sistema propuesto en este trabajo de tesis, un sistema de propósito general para la gestión de recursos remotos mediante el Sistema Global para las Comunicaciones Móviles, son las siguientes:

- El sistema deberá ser autónomo, es decir, debe ser capaz de operar y resolver problemas que se presenten durante su operación sin necesidad de ser supervisado por un usuario; además, administrar la operación de cada uno de los subsistemas que lo forman para su correcto funcionamiento.

- El sistema deberá poder adquirir, procesar, almacenar y transmitir información de parámetros físicos.
- El sistema debe tener un subsistema de interfaz de usuario que permita realizar funciones como: la configuración del sistema, mostrar resultados del procesamiento sobre algún parámetro, establecer una comunicación y enviar o recibir información a un dispositivo conectado al GSM.
- El sistema podrá ser enlazado a través de la red GSM, es decir contar con un subsistema de interfaz con la red GSM que le permitirá intercambiar información con un teléfono celular o cualquier dispositivo que tenga acceso a dicho sistema de comunicaciones. El intercambio de información podrá ser realizado mediante dos métodos: el servicio SMS y la decodificación de tonos.
- El sistema debe tener un subsistema de memoria que sirva como buffer de almacenamiento temporal de datos.
- El sistema debe incluir un subsistema de entrada/salida formado por elementos de control, los cuales permitirán al sistema controlar eventos externos, y elementos de adquisición, que permitirán al sistema la toma de muestras de magnitudes físicas.

3.1.2 Selección del procesador

Un sistema empotrado puede ser representado por la interconexión de un microprocesador y periféricos; por otra parte, un microcontrolador por si solo constituye un sistema empotrado debido a que contiene a los periféricos y al CPU (*Central Process Unit*) en el mismo circuito integrado [6]. La figura 3.2 muestra los esquemas de un sistema empotrado basados en un microprocesador y en un microcontrolador.

En este trabajo de tesis el elemento que administrará la operación del sistema y a los diferentes subsistemas que lo compondrán será un sistema empotrado basado en un microcontrolador.

Algunas de las ventajas que se consiguen al trabajar con un microcontrolador son las siguientes: un menor costo, ya que en una sola pieza se encuentra todo integrado, se trata de un procesador optimizado para operar en funciones de control, posee una arquitectura RISC, el proceso de diseño es más simple comparado con un microprocesador, etc.

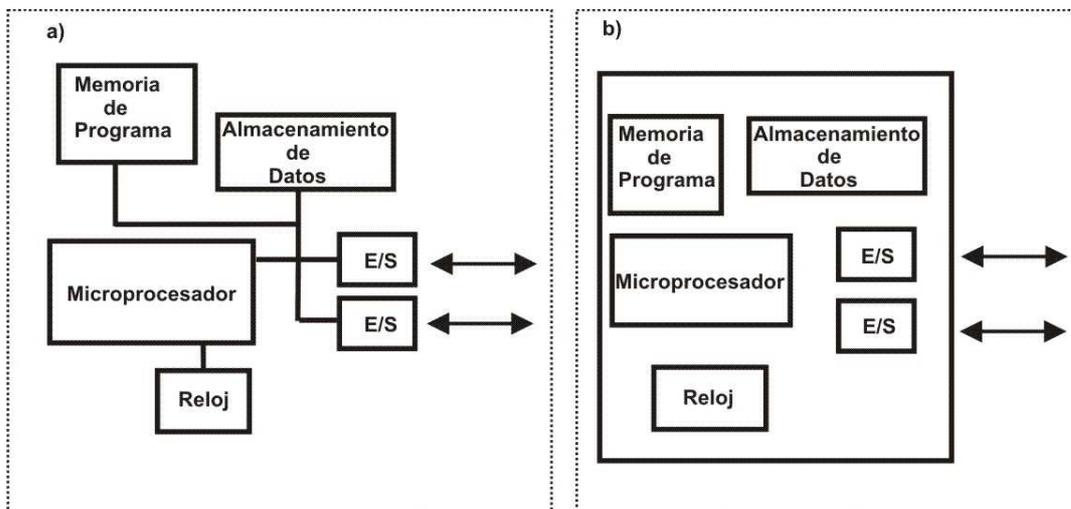


Figura 3.2. Diagramas de bloques de un sistema empotrado basado en (a) microprocesador y (b) microcontrolador.

Tabla 3.1. Análisis comparativo de las características generales de diferentes tipos de familias de microcontroladores.

Parámetros	Familias		
	MEGA(ATMEL)	PIC18(MICROCHIP)	Z8(Zilog)
Memoria de Código	4-256 Kbytes Flash	4-128 Kbytes	.5-32 KB ROM
EEPROM	.25-4 Kbytes	128-1024 bytes	---
SRAM	256 Bytes- 8 Kbytes	256-3968 bytes	61-237 bytes
Pines I/O	23-86	15-70	14-32
Frecuencia Máxima	16-20 Mhz	40-64 Mhz	5-33 Mhz
Vcc	1.8-5.5 Volts	1.8-5.5	2-5.5 Volts
Timers 16 Bits	1-4	2-3	---
Timers 8 Bits	1-2	1-2	1-3
Interrupciones externas	2-32	4	4
Interrupciones	16-57	5	5
SPI	Si	si	si
PWM	3-16	3	--
USART/UART	1-4	1-2	1

Con la finalidad de elegir un microcontrolador que represente una solución para el sistema especificado en la fase anterior, en este apartado se presenta un análisis comparativo entre diversos microcontroladores. Las tablas 3.1 y 3.2 muestran el resumen del análisis mencionado. La tabla 3.1 incluye las características generales de las familias de microcontroladores evaluadas [URL20], [URL3], [URL26]; la tabla 3.2 muestra un comparativo de la disponibilidad de estos circuitos en el mercado mexicano, del precio y de las herramientas de desarrollo disponibles para cada uno de ellos [URL1], [URL10], [URL11].

Observando el contenido de estas tablas es fácil determinar que las características de la familia MEGA (AVR) y PIC18 (MICROCHIP) son muy similares en cuanto a funcionamiento, precio, herramientas de desarrollo, y fácil adquisición en el mercado mexicano, por tanto, para el desarrollo del sistema cualquiera de estas 2 familias podría cumplir con las especificaciones listadas.

De acuerdo al estudio realizado, y considerando únicamente las familias MEGA y PIC18, se determinó que la arquitectura AVR resulta más eficiente que la PIC18, la característica más representativa que fundamenta esta aseveración es el ciclo de máquina de estos dispositivos, mientras que para un miembro de la familia PIC18 el ciclo de máquina está formado por cuatro ciclos de reloj, el de uno de la familia MEGA es integrado por un solo ciclo de reloj, lo cual indica que teniendo una misma frecuencia de operación, la familia MEGA realizará 4 veces más instrucciones por segundo que la familia PIC18.

Tabla 3.2. Análisis comparativo de la disponibilidad y equipo de desarrollo para los diferentes tipos de familias de microcontroladores.

Parámetros	Familias		
	MEGA(ATMEL)	PIC18(MICROCHIP)	Z8(Zilog)
Empresa de comercialización	Agelectrónica	Agelectrónica	Futureelectronics
Ubicación	México	México	USA
Precio	33.046-226.953 Pesos	69.56-172.178 Pesos	1.85-6.02 USD
Software libre para el desarrollo	Avrstudio	Mplab	Zilog Developer Studio
Herramientas de programación	Ponyprog2000	Ponyprog2000	Z8fmc16100 Motor control Ddevelopment kit
Precio del hardware (diseño)	Gratuito	Gratuito	199.95 USD

Con base en el análisis realizado y en lo mencionado en el párrafo anterior, se ha elegido a la subfamilia de microcontroladores ATmega de la familia AVR de la compañía Atmel, como el elemento central del sistema de propósito general para la gestión de recursos remotos mediante el Sistema Global para las Comunicaciones Móviles propuesto en este trabajo de tesis.

Aunado a lo anteriormente expuesto, cabe mencionar que existe una amplia variedad de información referente a la familia ATmega, como son las hojas de datos técnicos [2], notas de aplicación [URL2],[URL7],[URL8], libros [18],[10], foros web, etc.; además una amplia variedad de herramientas de software (gratis la mayoría de ellas) y de hardware (fácilmente adquiribles, destacando gran variedad de programadores de económica construcción [URL23]).

A continuación, se exponen detalles relevantes de la arquitectura AVR, elemento central de familia del microcontroladores seleccionada.

3.1.2.1 Arquitectura AVR

La compañía Atmel cuenta con la línea de microcontroladores denominada AVR® 8-Bit RISC, esta línea de microcontroladores está formada por varias familias, entre las cuales se encuentra la ATmega; la diferencia entre estas familias, e incluso entre miembros de una misma familia, radica en que para cada una de ellas puede variar el número y tipo de periféricos que incluyen y la cantidad de memoria de programa y de datos [10].

La característica que tienen en común las familias pertenecientes a la línea AVR® 8-Bit RISC es que están basadas en la arquitectura AVR, mostrada en la figura 3.3, y descrita a continuación.

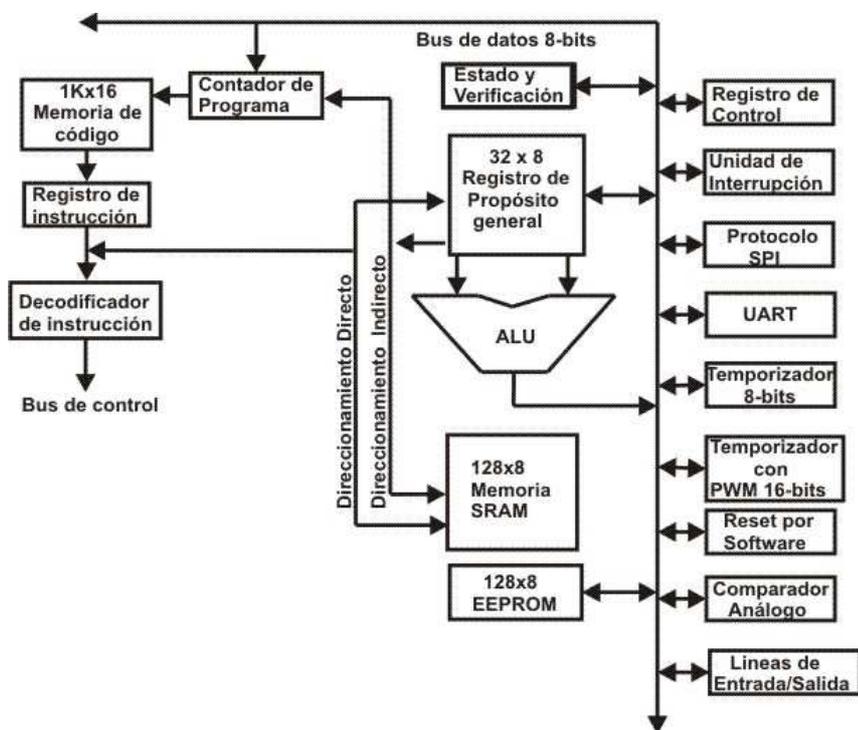


Figura 3.3. Arquitectura AVR.

Los AVR son una familia de microcontroladores RISC (*Reduced Instruction Set Computer*) con una arquitectura Harvard, la arquitectura Harvard se refiere a que la unidad central de proceso tiene por separado la memoria de programa y la memoria de datos. La arquitectura AVR fue concebida por los estudiantes Alf Egil Bogen y Vegard Wollan en el *Norwegian Institute of Technology*, y posteriormente refinada y desarrollada en ATMEL Norway en 1995 [15]. El núcleo del AVR cuenta con 32 registros de propósito general, todos estos registros son conectados directamente a la unidad lógico-aritmética (ALU, *Arithmetic Logic Unit*), permitiendo que dos registros puedan ser accedidos en una sola instrucción (en un ciclo de reloj), y que el resultado de la operación sea almacenado en uno de estos registros, esto permitirá una mejor eficiencia en el código y un mejor rendimiento, comparado con los microprocesadores convencionales CISC [10]. El núcleo AVR cuenta con memoria de programa tipo flash (*On-chip Flash Program Memory*), lo que significa que no se necesita una memoria externa para contener el código del programa. La memoria de programa puede ser programada de dos modos: en modo serial y en modo paralelo. En la mayoría de los dispositivos que incluyen un núcleo AVR, la memoria de datos está formada por una memoria EEPROM y una memoria RAM (SRAM). La mayoría de las instrucciones se realiza en un ciclo de reloj. Los procesadores AVR cuentan con diferentes modos de operación, como el modo *Sleep* y *Power down*, para ahorrar energía cuando el procesador esté detenido. Los procesadores AVR también contienen interrupciones internas y externas. Contiene un reset por software (*wachdog timer*) con oscilador independiente, el cual es utilizado para su recuperación cuando suceda un problema de software, o también puede ser utilizado en algunas otras aplicaciones.

La mayoría de instrucciones son de 16 bits (2 bytes) de longitud en su código de operación (opcode) [2] y toman una localidad de la memoria de programa. Muchas de las instrucciones se ejecutan en un ciclo de reloj, y algunas pocas toman 2 o más ciclos. La arquitectura Harvard utiliza una estructura segmentada la cual permite la ejecución de una instrucción y la captura de la siguiente en cada ciclo de reloj.

3.1.2.1.1 Sistema de memoria

En la figura 3.4 se muestra el mapa de memoria para la familia de microcontroladores AVR, como la mayoría de los microcontroladores, está formada por una memoria de código y una memoria de datos.

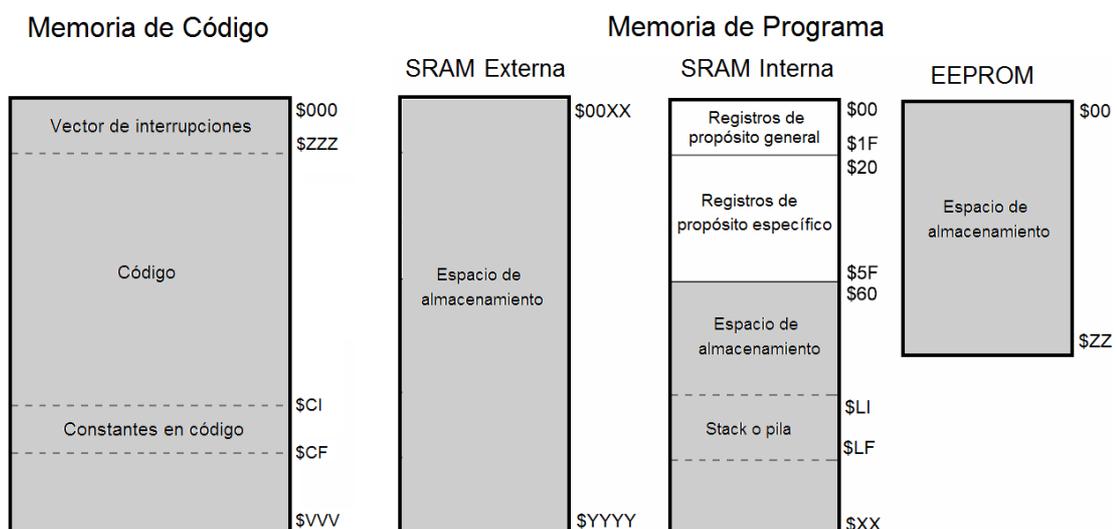


Figura 3.4. Mapa de memoria AVR.

- Memoria de código o programa. La memoria de código que un microcontrolador AVR de la subfamilia MEGA puede contener varía entre los 4 kbytes y 256 kbytes y está organizada como localidades de 16 bits, es direccionada por el contador de programa (PC, *Program Counter*) y tiene por función principal albergar las instrucciones que el microcontrolador debe ejecutar para realizar una tarea específica. Como funciones alternativas, este espacio de memoria contiene al vector de interrupciones, se pueden declarar constantes en él y algunos microcontroladores AVR tienen un espacio que permite el auto-programado.
- Memoria de datos. La memoria de datos tiene por función principal fungir como un espacio de almacenamiento temporal. La memoria de datos agrupa a tres bloques: SRAM interna, SRAM externa y EEPROM.
 - SRAM interna. La SRAM interna está disponible para la mayoría de microcontroladores AVR, excepto para la línea base de procesadores tales como el AT90S1200. Se trata de un espacio de memoria volátil y la cantidad de SRAM que un microcontrolador AVR de la subfamilia MEGA puede contener varía entre los 256 bytes y 8 kbytes. La SRAM interna además de fungir como un espacio de almacenamiento temporal cumple con algunas funciones específicas tales como contener la pila, a los registros de propósito específico y a los registros de propósito general. Este espacio de memoria comprende de la localidad \$000 a la \$XXX, donde \$XXX depende del microcontrolador que se esté empleando.
 - Registros de propósito general, también conocido como archivo de registro, formado por 32 registros, cada uno de ellos de 8 bits, denominados de propósito general debido a que son empleados por la mayor parte de las instrucciones del microcontrolador; el archivo de registros se encuentra en el espacio \$000-\$01F de la SRAM interna. Además, contiene a 3 registros de 16 bits, registros X, Y y Z, que pueden ser utilizados como apuntadores al espacio de código o al espacio de datos; al registro X le corresponden las localidades \$1B(R27):\$1A(R26) registro al Y las localidades \$1D(R29):\$1C(R28) y al registro Z las localidades \$1F(R31):\$1E(R30). La figura 3.5 muestra la estructura del archivo de registros.
 - Registros de propósito específico, también conocido como espacio de entrada/salida, formado por 64 registros de 8-bit cada uno. Este espacio de memoria contiene todos los registros que son utilizados para conocer el estado y/o controlar los diferentes periféricos que están incluidos en el microcontrolador. Al ser parte de la SRAM interna, estos registros pueden ser accedidos usando direccionamiento directo o indirecto a datos a través de las localidades \$20 - \$5F, además, alternativamente puede ser accedido usando direccionamiento al espacio de entrada/salida con las direcciones \$00 - \$3F. La figura 3.6 muestra la estructura del espacio de entrada/salida.
 - Espacio de almacenamiento temporal. Finalmente, el espacio comprendido entre la localidad \$060 y la \$XXX puede ser utilizada como un espacio de almacenamiento temporal. Cuando la aplicación requiere hacer uso de la pila, este espacio de la SRAM interna es el encargado de albergarla.

- SRAM externa. Se trata de un espacio de almacenamiento temporal externo, disponible solo en algunos microcontroladores AVR. La memoria SRAM externa es considerada como una extensión de la SRAM interna, debido a esto, las localidades que le corresponden están comprendidas entre \$XXX y \$FFFF.
- EEPROM. Es considerado un espacio de memoria de datos independiente a la SRAM y se encuentra disponible en la mayoría de los microcontroladores AVR. La EEPROM en vista como un periférico incluido en el encapsulado del microcontrolador debido a que su acceso se hace a través del espacio de entrada/salida. La dirección inicial de la EEPROM es siempre \$0000, dependiendo del microcontrolador AVR el tamaño de este espacio de datos está entre los 64 bytes y 4 kbytes.

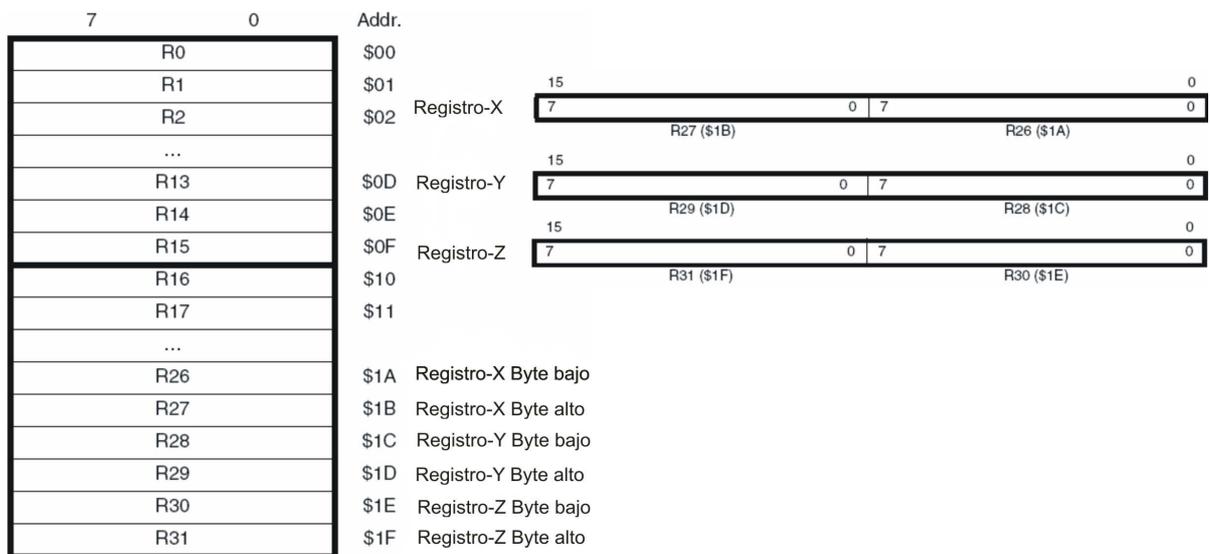


Figura 3.5. Registros de propósito general (archivo de registros).

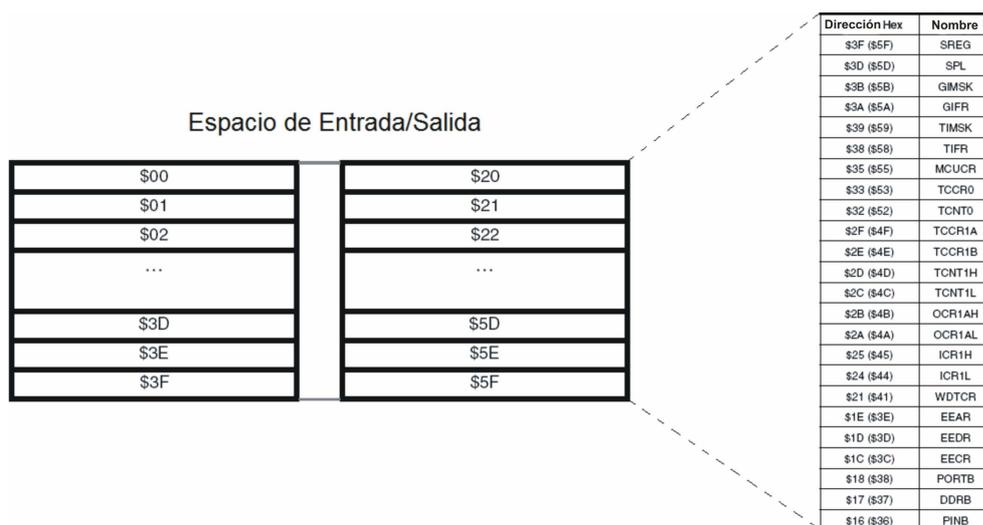


Figura 3.6. Registros de propósito específico (espacio de entrada/salida).

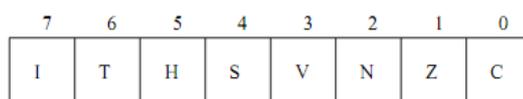


Figura 3.7. Banderas del SREG.

3.1.2.1.2 Registro de estado (SREG)

El registro de estado, SREG, contiene banderas de control y estado que permite activar características específicas del microcontrolador y conocer el estado actual del mismo después de la ejecución de alguna instrucción. Esta información puede ser utilizada para alterar el flujo del programa; además, debe considerarse que el SREG no es almacenado por el procesador durante el servicio a una rutina de interrupción, esto significa que el SREG puede ser modificado durante la ejecución de la rutina. En la figura 3.7 se muestra la definición del SREG de la familia AVR.

La descripción de cada una de las banderas del SREG se da a continuación:

- Bit7 - I: Bandera que permite habilitar en forma global a todas las interrupciones. Cuando I=0 las interrupciones están deshabilitadas en forma global; cuando I=1 las interrupciones se habilitan en forma global.
- Bit6 - T: Esta bandera sirve como un espacio booleano de almacenamiento temporal, es decir, puede ser usado para respaldar el valor de un bit de un registro, con la instrucción BLD para recuperar y BST para almacenamiento.
- Bit5 - H: Bandera de acarreo auxiliar. H=1 si existe acarreo en el nibble menos significativo después de algunas operaciones aritméticas, si no existe el acarreo, entonces H=0.
- Bit4 - S: Bit de signo. Es siempre el resultado de una or exclusiva entre las banderas N y V.
- Bit3 - V: Bandera de sobreflujo en complemento a 2. V=1 si después de una operación aritmética o lógica el resultado en complemento a 2 tiene sobreflujo.
- Bit2 - N: Esta bandera indica cuándo el resultado de una operación aritmética o lógica da como resultado un número negativo.
- Bit1 - Z: Este bit indica cuándo una operación aritmética u operación lógica da como resultado cero.
- Bit0 - C: Esta bandera indica si después de una operación aritmética o lógica existió acarreo, si es así entonces C=1.

3.1.2.1.3 PILA

La pila es un espacio de almacenamiento temporal que tiene como principal función albergar la dirección de retorno una vez que una interrupción o una subrutina ha concluido; además, la pila puede ser empleada para almacenar temporalmente variables locales mediante la instrucción PUSH.

En los microcontroladores AVR la pila es implementada en 2 formas y depende si el microcontrolador tiene o no memoria SRAM interna.

En los microcontroladores que carecen de memoria SRAM interna, existe una pila de tamaño predefinido que únicamente puede ser empleada para almacenar el contenido del contador del programa cuando ocurre una interrupción o se hace el llamado a una subrutina; este espacio no

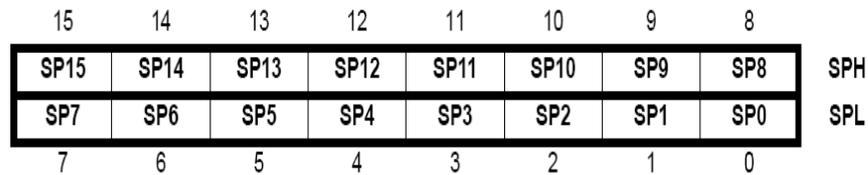


Figura 3.8. Apuntador de la pila de un ATmega 8.

puede ser utilizado por el usuario para almacenar datos. Un microcontrolador AVR con esta configuración es el AT1200, el cual tiene una pila de 3 niveles, es decir únicamente puede tener 3 interrupciones y/o llamados a subrutinas anidados.

Para los microcontroladores AVR que tienen SRAM interna, la pila es contenida en este espacio de memoria limitando el tamaño al número de localidades del espacio de almacenamiento temporal de la SRAM, esto también implica consideraciones adicionales por parte del usuario para evitar un traslape entre el espacio para almacenar variables y el espacio destinado a la pila. En esta configuración, cuando la aplicación de usuario hace uso de interrupciones, subrutinas o de la instrucción PUSH, la pila debe ser inicializada en la SRAM mediante el registro conocido como apuntador a pila (SP, *Stack Pointer*). Un microcontrolador AVR con esta configuración es el ATmega8, al tener 512×8 localidades, el SP es de 16 bits y definido por dos registros de 8 bits SPH:SPL (figura 3.8).

3.1.2.1.4 Tiempos de ejecución de instrucción

El procesador AVR es manejado por un sistema de reloj, el cual puede ser proporcionado en forma externa o interna. Este sistema de reloj sincroniza casi todos los eventos dentro del procesador. La arquitectura Harvard de los procesadores AVR utiliza el concepto básico de la segmentación la cual consiste en el paralelismo entre las operaciones que realiza el CPU para la ejecución de las instrucciones garantizando de esta forma que no existan ciclos de máquina ociosos. Además, esta arquitectura permite que la mayor parte de las instrucciones del microcontrolador sean ejecutadas en un ciclo de máquina, donde un ciclo de máquina equivale a un ciclo del reloj al que está operando el microcontrolador, figuras 3.9 y 3.10.

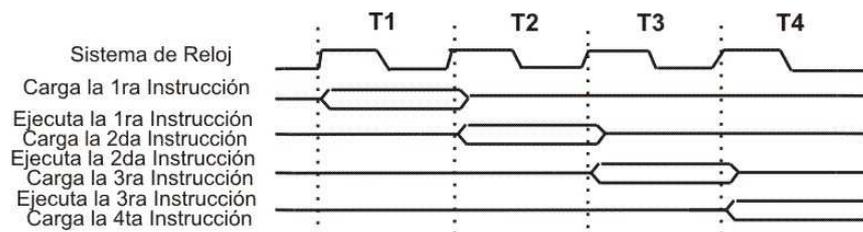


Figura 3.9. Segmentación en la ejecución de una instrucción.

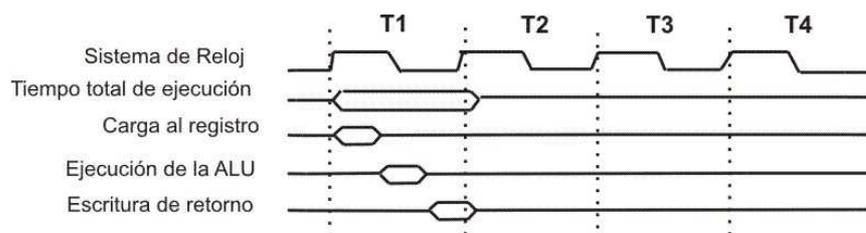


Figura 3.10. Ciclo de operación de la ALU.

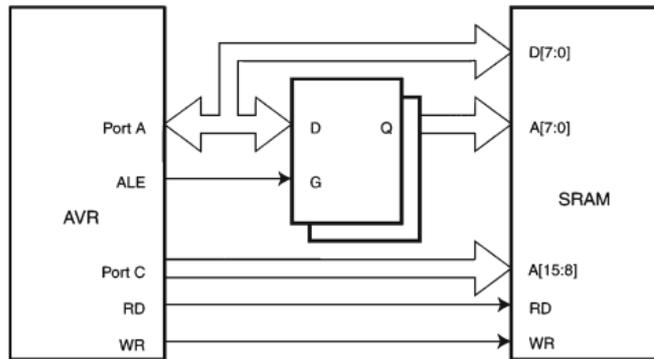


Figura 3.11. Conexión de un microcontroladores AVR con SRAM externa.

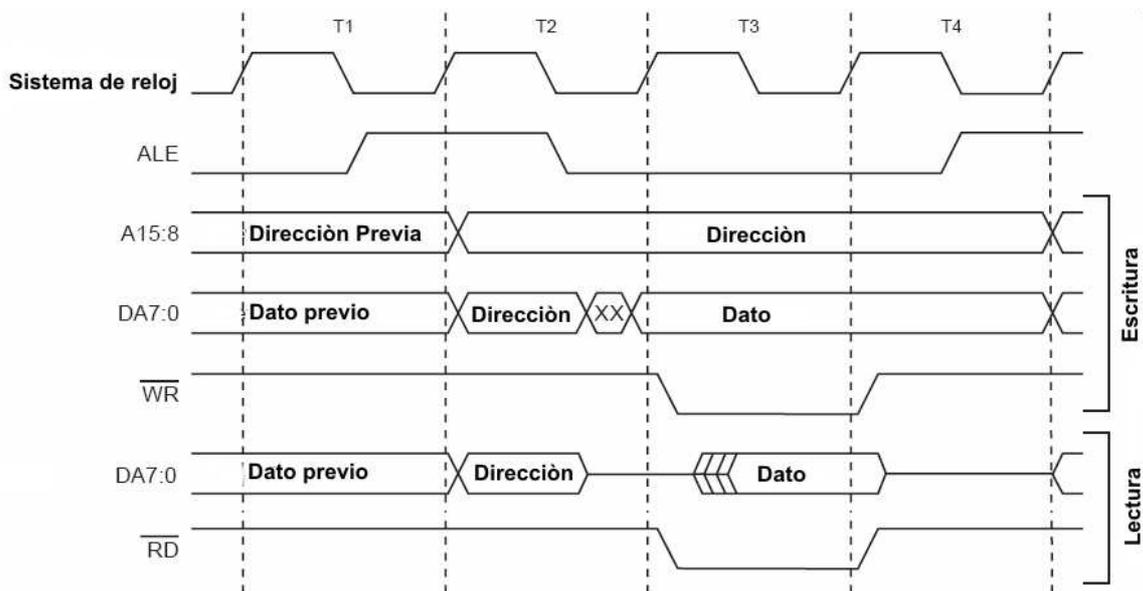


Figura 3.12. Diagrama de tiempos para el acceso a SRAM externa por parte de un microcontrolador AVR.

3.1.2.1.5 Interfaz con memoria SRAM externa

En muchos microcontroladores AVR, es posible conectar una memoria SRAM externa, la figura 3.11 muestra como habilitar la memoria externa, para esta configuración algunos puertos del microcontrolador tienen funciones alternativas, las cuales son fungir como bus de datos, bus de direcciones y bus de control, este último incluye a las señales usadas en la demultiplexación de los buses de datos y direcciones (ALE, *Address Lacth Enable*), la lectura y escritura de la SRAM externa (RD y WR respectivamente). La figura 3.12 muestra el diagrama de tiempos del acceso a la SRAM externa por parte del microcontrolador.

3.1.2.1.6 Familias AVR® 8-Bit RISC

Las familias que componen a los microcontroladores de 8-bit de la compañía AVR son: tinyAVR, megaAVR y la familia AVR XMEGA que tiene dispositivos de 8/16 bits [URL4] y las cuales se muestran en la figura 3.13.

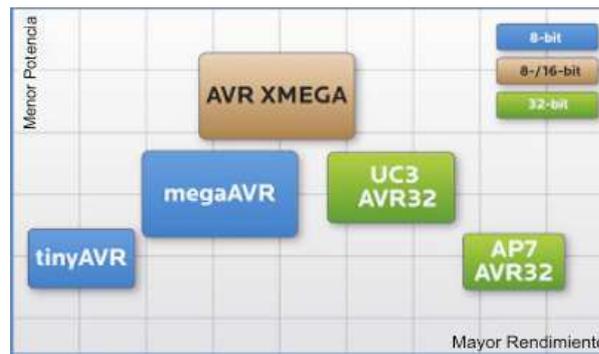


Figura 3.13. Familias de microcontroladores de AVR [3].

Con base en lo expuesto en este apartado, se puede resumir que para el diseño del sistema propuesto en este trabajo de tesis no se ha optado por un microcontrolador específico, en cambio se ha decidido hacer el diseño del sistema con base en una familia completa de microcontroladores, la AVR® 8-Bits RISC de la compañía Atmel; con esto se brinda al usuario que decida utilizar este sistema, la flexibilidad de optar por un microcontrolador determinado que se ajuste a la aplicación y donde no exista desperdicio de recursos en la implementación del sistema final o insuficiencia de los mismos.

3.1.3 Definición de los componentes de HW/SW

Considerando las especificaciones definidas en la sección 3.1.1, un esquema general del sistema de propósito general para la gestión de recursos remotos mediante el Sistema Global para las Comunicaciones Móviles puede ser formado (figura 1.4). Este esquema será utilizado en la definición de los componentes de hardware y software.

Los elementos que integran al sistema son los siguientes:

- **Procesador central.** Es el elemento central del sistema definido en la sección 3.1.2 y se trata de un microcontrolador de la familia AVR® 8-Bits RISC de la compañía Atmel; este elemento es el encargado de administrar los recursos del sistema, algunas de las funciones que realiza son: la configuración general del sistema, el control del enlace solicitado por un usuario y la gestión del acceso a los elementos de adquisición y control del sistema.
- **Subsistema de interfaz de usuario.** Este subsistema estará formado por los siguientes dispositivos: teclado matricial y una pantalla de cristal líquido (LCD, *Liquid Crystal Display*), que servirán como una interfaz con el usuario y le permitirán realizar funciones como: la configuración del sistema, mostrar resultados del procesamiento sobre algún parámetro, establecer una comunicación y enviar o recibir información a un dispositivo conectado al GSM.
- **Subsistema de interfaz con la red GSM.** Este subsistema conferirá al sistema la posibilidad de conectarse al GSM y le permitirá intercambiar información con un teléfono celular o cualquier dispositivo que tenga acceso a dicho sistema de comunicaciones. El intercambio de información podrá ser realizado mediante dos métodos: el servicio de mensajes cortos (SMS, *Short Message Service*) [26], para un intercambio intermitente de información, y la decodificación de tonos, llevada a cabo durante una llamada de voz y será utilizada para un intercambio continuo de información. Para este segundo método es necesaria la inclusión de un circuito decodificador de tonos.

- Subsistema de entrada/salida. Este subsistema estará compuesto por: elementos de control y elementos de adquisición.
 - Elementos de control. Estos elementos permitirán al sistema controlar eventos externos, como pueden ser la velocidad y dirección de un motor, el encendido y apagado de luces, el movimiento de un brazo robótico, el desplazamiento de un móvil, etc. Dispositivos que integran a este bloque del sistema son: convertidor digital-analógico (DAC, *Digital to Analog Converter*) y salidas digitales (utilizadas en la interfaz con periféricos externos, generación de señales PWM, etc.).
 - Elementos de adquisición. Estos elementos permitirán al sistema la toma de muestras de la magnitud física que se desea sea procesada por el elemento central. Dispositivos que integran a este bloque del sistema son: convertidor analógico-digital (ADC, *Analog to Digital Converter*), entradas digitales (utilizadas para interfaz con periféricos externos, señales de interrupción, etc.) y entradas analógicas (comparadores analógicos).
- Subsistema de memoria. La función que desempeñará este subsistema será fungir como espacio de almacenamiento temporal de la información adquirida.
- Subsistema de expansión. Este subsistema está compuesto por conectores que contienen las señales necesarias para conectar al microcontrolador periféricos no contemplados en el diseño del sistema final

3.1.3.1 Definición de los Componentes de hardware

Con base en el esquema general del sistema, figura 1.4, se puede determinar y hacer la definición de los componentes que integrarán a cada uno de los subsistemas que formarán al sistema propuesto.

3.1.3.1.1 Subsistema de interfaz con la red GSM

Para el envío/recepción de datos a través de la red GSM se ha seleccionado un MODEM GSM/GPRS “G24” Modelo F6413QAE de la compañía Motorola. Este subsistema también incluirá un decodificador de tonos DTMF (CM8870) el cual será el encargado de decodificar el tono recibido durante la llamada de voz, poniendo los datos decodificados a disposición del procesador central.

3.1.3.1.1.1. GSM/GPRS “G24” Modelo F6413QAE

Un diagrama de bloques del MODEM G24 se muestra en la figura 3.14, donde pueden apreciarse los componentes primarios de este elemento; algunas de las características principales del G24 son las siguientes:

- Sistemas de operación:
 - GSM 850/GSM 900
 - DCS 1800/PCS 1900
- Voltaje de alimentación 3.3 - 4.2 Volts
- Consumo de corriente 2.5 mA (sleep mode).
- Máxima potencia en la salida del transmisor.
 - (GSM 850/GSM 900) 33+- 2 dBm.
 - (DCS 1800/PCS 1900) 30 +- 2 dBm.

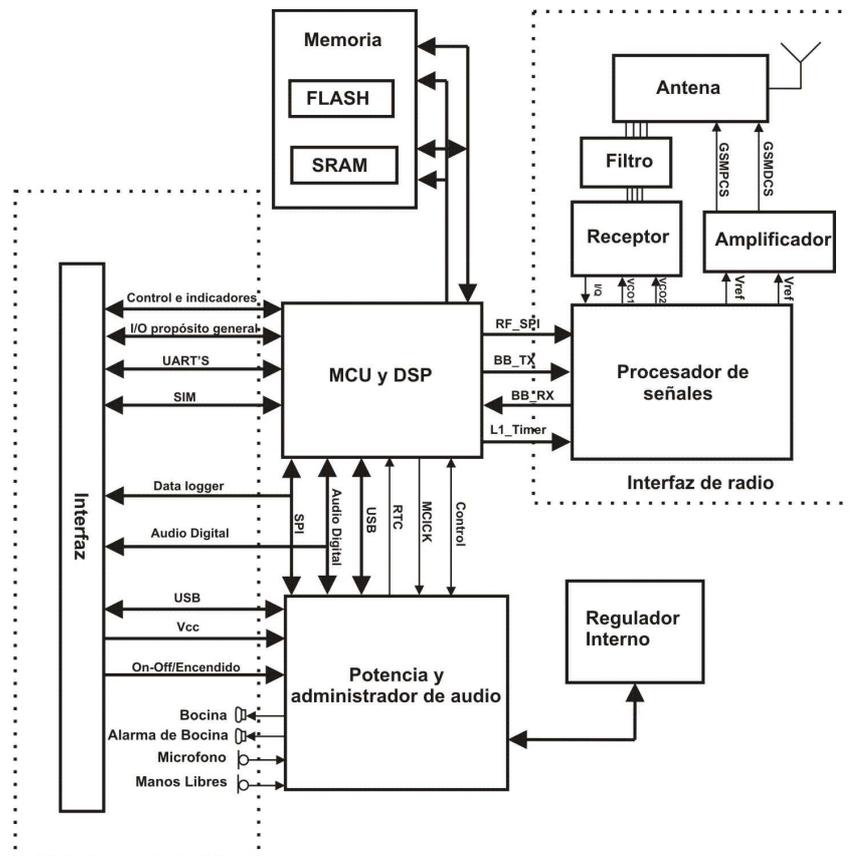


Figura 3.14. Diagrama a bloques de los componentes primarios del MODEM G24.

- Interfaces:
 - Conector de 70 pines, a través del cual se pueden administrar todas las interfaces y aplicaciones.
 - Conector externo para SIM.
- Puertos seriales
 - UART.
 - Baud rate de 300 bps a 460800 bps.
 - Auto baud rate de 300 bps a 57600 bps.
 - USB
- Servicios de datos
 - Servicio de paquetes vía radio (GPRS, *General Packet Radio Service*)
 - Transmisión de datos a través de un canal de voz (CSD, *Circuit Switched Data*)
Max BR 14.4 kbps
 - SMS
 - FAX clase 1
- Servicios de Voz
 - Telefonía

- Audio digital
- Codificadores de voz: EFR/HR/FR/AMR
- Soporte de tonos DTMF
- Control de audio: supresión de ruido, control de ganancia.
- GSM servicios suplementarios
 - Servicio de datos desestructurado suplementario fase II (USSD, *Unstructured Supplementary Services Data*).
 - Desvío de llamadas
 - Llamada de espera
 - Desvío de llamadas
 - Indicador de llamadas perdidas
 - Aviso de la carga (AOC, *Advice of Charge*)
 - Bloqueo de llamadas

La interfaz con el MODEM G24 se realiza a través de las señales distribuidas en el “Conector de Interfaz”, la descripción de estas señales se muestra en el apéndice A.

3.1.3.1.1.2. Decodificador de tonos

Para manipular el sistema a través de una llamada de voz, se integra al subsistema de interfaz con la red GSM un decodificador de tonos DTMF, este elemento tiene por función interpretar el tono recibido y codificarlo en formato digital de 4 bits. El dispositivo utilizado para cumplir con este propósito es el decodificador de tonos CM8870 el cual tiene las siguientes características:

- Voltaje de alimentación 6 Volts máximo.
- Consumo de potencia 35 mW máxima.
- Cuenta con una señal STD la cual indica la presencia de un tono válido.
- Habilitación del bus de datos de salida a través de un control de tercer estado OE.
- Tono codificado en 4 bits.

En la figura 3.15 se muestra la configuración de pines del decodificador de tonos CM8870 y la tabla 3.3 se hace una descripción detallada de la función de cada uno de estos pines.

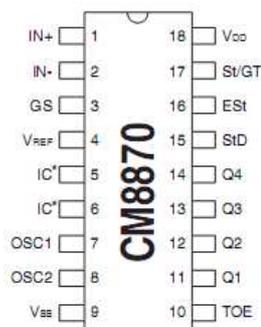


Figura 3.15. Configuración de pines del decodificador de tonos CM8870.

Tabla 3.3. Descripción de los pines del CM8870

PIN	Nombre	Descripción
1	IN+	Entrada no invertida del amplificador
2	IN-	Entrada invertida del amplificador
3	GS	Selección de ganancia
4	Vref	Voltaje de referencia
5	INH	Evita la detección de tonos
6	PD	Un estado alto apaga el dispositivo
7,8	OSC 1,2	Deberá ser colocado un oscilador de 3.5795 MHz
9	Vss	Fuente de voltaje negativa, normalmente 0V
10	TOE	Control de 3er estado.
11,12,13,14	Q1,Q2,Q3,Q4	Salida de los datos, cuando es activado el 3er estado, proveerá el ultimo tono DTMF recibido
15	StD	Indicará la presencia de un tono valido con un Estado alto.
16	Est	Estado alto cuando se reconoce un tono valido
17	St/GT	Actúa como un reset para la señal de tiempo constante de dirección
18	VDD	Fuente positiva de voltaje.

3.1.3.1.2 Subsistema de interfaz de usuario

Para la visualización del estado del sistema y configuración del mismo se utiliza una pantalla de cristal líquido (LCD) y un teclado matricial respectivamente. Este subsistema deberá incluir también un decodificador de teclado, el cual será el encargado de decodificar los datos recibidos del teclado y los pondrá a disposición del procesador central para su procesamiento.

3.1.3.1.2.1. Pantalla de cristal líquido

La pantalla LCD es uno de los periféricos más empleados para la presentación de mensajes, variables y casi cualquier información proveniente de un microcontrolador. Gracias a su flexibilidad, buena visibilidad y precio reducido se ha convertido en uno de los estándares de visualización más utilizado en un sistema basado en microcontrolador.

Para mostrar al usuario los menús y submenús que el sistema requiere para su configuración y conocer su estado, se opta por un LCD modelo JHD-162ASTN de 16×2 líneas, 20 caracteres por línea, (figura 3.16) se trata de un LCD inteligente que incluye un controlador, compatible con el HITACHI 44780, que permite una interfaz paralela con un microcontrolador. En la tabla 3.4 se muestra una descripción de pines de este dispositivo.

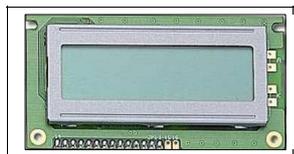
**Figura 3.16.** Pantalla de LCD de 16*2 líneas.

Tabla 3.4. Descripción de los pines de la pantalla de LCD.

PIN	Nombre	Descripción
1	VSS	Tierra
2	VCC	fuelle de alimentación 5-7 Volts
3	VEE	Control de intensidad de despliegue
4	RS	Entrada de datos "H" Entrada de comandos "L"
5	R/W	Lectura/Escritura
6	E	Señal de Habilitación
7	DB0	
8	DB1	
9	DB2	Bus de datos
10	DB3	DB0-DB7 Para operar a 8 Bits
11	DB4	DB4-DB7 Para operar a 4 Bits
12	DB5	
13	DB6	
14	DB7	

3.1.3.1.2.2. Decodificador de teclado

Para enviar información al sistema por parte del usuario, se ha elegido un teclado matricial de 20 teclas, el circuito encargado de determinar cuál tecla ha sido presionada por el usuario e indicárselo al microcontrolador en el decodificador de teclado MM74C923. El MM74C923 es un circuito MSI (*Medium Scale of Integration*) que detecta si una tecla ha sido presionada, establece cuál ha sido, la codifica en un formato binario y finalmente avisa al microcontrolador que existen datos disponibles para su procesamiento. Entre las características más importantes de este dispositivo se pueden mencionar las siguientes:

- Voltaje de alimentación 3-15 volts
- Control de tercer estado.
- Pin de presencia de presión de tecla.
- Bajo consumo de corriente, máximo 2.6 mA.

La configuración de pines de un MM74C923 se puede apreciar en la figura 3.17 y la tabla 3.5 detalla una descripción de los mismos.

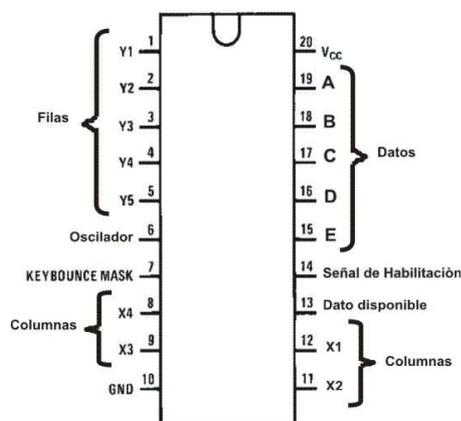


Figura 3.17. Configuración de pines del decodificador de teclado MM74C923.

Tabla 3.5. Descripción de pines del decodificador de teclado MM74C923.

PIN	Nombre	Descripción
1,2,3,4,5	ROW y1-y5	Conexión de las filas Y1,Y2,Y3,Y4 del teclado matricial.
6	Oscillator	Oscilador.
7	keyBounce Mask	Configura el rebote del dato cuando se detecta una tecla presionada
12,11,9,8	Column	Columnas X1,X2,X3,X4.
10	GND	Tierra.
13	Data Available	Señal de dato recibido.
14	Output Enable	Señal de habilitación.
19,18,17,16,15	Data Out	Salida de los datos A,B,C,D,E.
20	Vcc	Alimentación

3.1.3.1.3 Subsistema de entrada/salida

El subsistema de entrada/salida estará compuesto por: elementos de control y elementos de adquisición.

Elementos de control. Estos elementos permitirán al sistema controlar eventos externos, como pueden ser la velocidad y dirección de un motor, el encendido y apagado de luces, el movimiento de un brazo robótico, el desplazamiento de un móvil, etc. Dispositivos que integran a este bloque del sistema son: convertidores digital-analógico (DAC, *Digital to Analog Converter*) y salidas digitales (utilizadas en la interfaz con periféricos externos, señales PWM, etc.).

Elementos de adquisición. Estos elementos permitirán al sistema la toma de muestras de la magnitud física que se desea sea procesada por el elemento central. Dispositivos que integran a este bloque del sistema son: convertidores analógico-digital (ADC, *Analog to Digital Converter*), entradas digitales (utilizadas para interfaz con periféricos externos, señales de interrupción, etc.) y entradas analógicas (comparadores analógicos).

Cabe mencionar que algunos de los elementos mencionados, tanto de control como de adquisición, están integrados en ciertos microcontroladores de la familia AVR, para estos casos, y dependiendo del microcontrolador elegido, se ha definido el subsistema de expansión (apartado 3.1.3.1.5), mediante el cual se tiene acceso a dichos elementos.

3.1.3.1.3.1. Convertidor Digital Analógico, TLV5628

Un DAC es un dispositivo que convierte una entrada digital (generalmente binaria) a una señal analógica (generalmente voltaje). Los conversores digital-analógico son interfaces entre el mundo abstracto digital y la vida real analógica.

El DAC elegido para formar parte del subsistema de entrada/salida es el TLV5628 de la compañía Texas Instruments, este dispositivo tiene las siguientes características:

- Integra a 8 DAC's
- Voltaje de operación 2.7-5.5 V.
- Bajo consumo de potencia.
- Resolución: 8 bits.
- Incorpora un sistema POR (*Power-On Reset*) para asegurar condiciones de arranque estables.
- Fácil comunicación con un microcontrolador a través de una interfaz serial de 3 líneas.
- Voltaje de salida programable: 1 ó 2 veces el valor del voltaje de referencia.

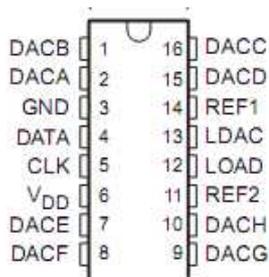


Figura 3.18. Configuración de pines del DAC TLV5628.

Tabla 3.6 Descripción de pines del DAC TLV5628.

PIN	Nombre	Descripción
1	DACB	Salida analógica del DACB
2	DACA	Salida analógica del DACA
3	GND	Tierra
4	DATA	Interfaz serial de datos digitales
5	CLK	GND.
6	V _{DD}	Fuente de voltaje positiva
7	DACE	Salida analógica del DACE
8	DACF	Salida analógica del DACF
9	DACG	Salida analógica del DACG
10	DACH	Salida analógica del DACH
11	REF2	Voltaje de Referencia 2
12	LOAD	Control de carga de la interfaz serial
13	LDAC	Señal de control de latch
14	REF1	Voltaje de referencia 1
15	DACD	Salida analógica del DACD
16	DACC	Salida analógica del DACC

En la figura 3.18 se muestra la configuración de pines del DAC TLV5628 y la tabla 3.6 resume la descripción de cada uno de éstos.

3.1.3.1.3.2. Convertidor Analógico Digital, TLV0838

En el mundo real las señales analógicas varían constantemente, esta variación puede ocurrir lentamente como la temperatura o muy rápidamente como una señal de audio. Las señales analógicas son muy difíciles de manipular, guardar y después recuperar con fidelidad. Si esta información analógica se convierte a información digital, se puede manipular en forma más simple y eficiente.

Un proceso de conversión analógico-digital consiste en la transformación de señales analógicas en señales digitales, con el propósito de facilitar su procesamiento (codificación, compresión, etc.) y hacer la señal resultante (la digital) más inmune al ruido y otras interferencias a las que son más sensibles las señales analógicas.

El ADC elegido para formar parte del subsistema de entrada/salida es el TLV0838 de la compañía Texas Instruments, este dispositivo tiene las siguientes características:

- Se trata de un convertidor de aproximaciones sucesivas.
- Voltaje de alimentación 2.7-3.6 Volts.
- Resolución: 8-bits.
- Fácil interfaz con un microcontrolador o con registros de corrimiento estándares a través de una interfaz serial de 4 líneas.

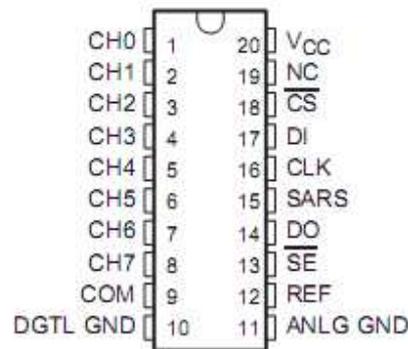


Figura 3.19. Configuración de pines del ADC TLV0838.

- 8 canales multiplexados
- Entradas y salidas compatibles con CMOS y TTL.
- Tiempo de conversión: 32 μ s a 250 khz.

En la figura 3.19 se muestra la configuración de pines del ADC TLV0838 y en la tabla 3.7 se resume la descripción de pines.

3.1.3.1.4 Subsistema de memoria

En diversas aplicaciones, un sistema basado en microcontrolador requiere de un subsistema de memoria cuyo propósito sea fungir como espacio de almacenamiento temporal de los datos adquiridos y/o procesados.

En la familia de microcontroladores AVR existen dispositivos que integran un sistema de memoria de datos (descrito en el apartado 3.1.2.1.1), teniendo un tamaño máximo de 384 kbytes. Este sistema de memoria puede ser extendido mediante el uso de memorias externas, pudiendo direccionar un máximo de 64 kbytes cuando se usan los buses de datos, direcciones y control que el microcontrolador reserva para este propósito. Para el desarrollo del sistema propuesto se presentan dos opciones para formar al subsistema de memoria:

Tabla 3.7. Descripción de pines del ADC TLV0838.

PIN	Nombre	Descripción
1	CH0	canal 0 entrada analógica
2	CH1	canal 1 entrada analógica
3	CH2	canal 2 entrada analógica
4	CH3	canal 3 entrada analógica
5	CH4	canal 4 entrada analógica
6	CH5	canal 5 entrada analógica
7	CH6	canal 6 entrada analógica
8	CH7	canal 7 entrada analógica
9	COM	Señal de referencia – utilizada con algunas configuraciones
10	DGTL GND	Tierra
11	ANLG GND	Tierra
12	REF	Voltaje de referencia
13	SE	Señal para iniciar el envío de los datos digitales
14	DO	Salida de datos
15	SARS	Indica el estado de la conversión
16	CLK	Señal de reloj
17	DI	Señal de control del registro de desplazamiento
18	CS	Señal de activación de circuitos
19	NC	No se conecta
20	V _{ss}	Voltaje de alimentación

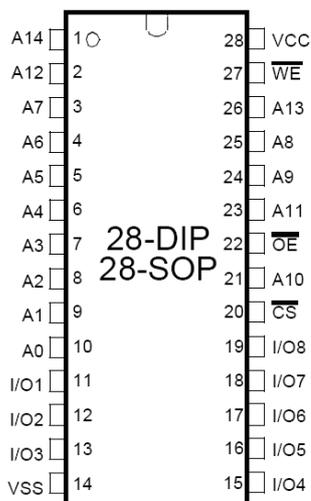


Figura 3.20. Configuración de pines de la memoria KM62256C.

- Memorias de interfaz paralela. Conectadas a través de los buses de datos, direcciones y control del microcontrolador.
- Memorias de interfaz serial. Conectada a través de pines de entrada/salida o de la interfaz serial para periféricos (SPI, *Serial Peripheral Interface*) que algunos microcontroladores AVR integran.

Memorias de interfaz paralela. Para esta propuesta, el subsistema de memoria está integrado por 2 dispositivos KM62256C de la compañía Samsung, se trata de una memoria de acceso aleatorio estática (SRAM) de bajo consumo que tiene una organización de 32k×8 y está fabricada con tecnología CMOS y con tiempos de acceso de 55/70 ns.

Con el uso de dos memorias KM62256C se cubre todo el espacio de memoria externa que un microcontrolador AVR puede direccionar; dependiendo de la aplicación, se puede hacer uso de dispositivos con menor capacidad, por ejemplo una memoria KM6232C que tiene una organización de 4k×8.

La figura 3.20 muestra la configuración de pines de la memoria KM62256C y en la tabla 3.8 se resume la descripción de pines.

Memorias de interfaz serial. Esta propuesta representa una opción más acorde a desarrollo tecnológico actual debido al gran auge que recientemente han tenido periféricos que tienen una interfaz serial con un microcontrolador. En esta opción, el subsistema de memoria está integrado por dispositivos 23A256 de la compañía MicroChip; al igual que la opción anterior, también se trata de una memoria de acceso aleatorio estática (SRAM) de bajo consumo que tiene una organización de 32k×8 y está fabricada con tecnología CMOS y su tiempo de acceso es de 25/50 ns. Además, es un dispositivo que es accedido a través del protocolo SPI y puede realizar operaciones de lectura y escritura por localidad o por páginas.

Tabla 3.8. Descripción de pines de la memoria KM62256C.

Nombre	Función
A0-A14	Entrada de las direcciones
WE	Habilitación de la escritura
CS	Selección del chip
OE	Habilitación de salida
I/O1-I/O8	Datos de entrada/salida
Vcc	Alimentación (5v)
Vss	Tierra

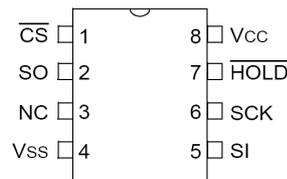


Figura 3.21. Configuración de pines de la memoria 23A256.

La figura 3.21 muestra la configuración de pines de la memoria 23A256 y en la tabla 3.9 se resume la descripción de pines.

3.1.3.1.5 Subsistema de expansión

Dentro de la propuesta de este trabajo de tesis, se ha contemplado la inclusión de los periféricos más comúnmente usados en una aplicación hecha con base en un microcontrolador. Sin embargo, cabe la posibilidad que alguna aplicación requiera un periférico no incluido en el sistema final.

Entonces, la existencia del subsistema de expansión basa su justificación en el hecho que cierta aplicación pueda requerir incluir algún periférico no considerado en el diseño del sistema propuesto.

Por tanto, este subsistema se compone de conectores con las señales necesarias para que otros dispositivos no contemplados dentro del diseño del sistema final, puedan ser conectados y configurados para su utilización dentro del mismo.

Las siguientes señales se ven involucradas en el subsistema de expansión:

- Bus de datos para acceso a RAM externa.
- Bus de direcciones para acceso a RAM externa.
- Bus de control para acceso a RAM externa.
- Pines de entrada/salida de propósito general.
- Interrupciones externas.

3.1.3.2 Definición de los componentes de software

Considerando que la finalidad de este trabajo de tesis es el diseño de un sistema de propósito general para la gestión de recursos remotos mediante el sistema GSM que pueda ser adaptado a una gran diversidad de aplicaciones, resulta simple determinar que la definición de los componentes de software dependen de los elementos que se vean involucrados en el sistema para una aplicación específica y de la aplicación misma.

Por lo tanto, esta fase del diseño se llevará a cabo cuando se defina la aplicación donde será utilizado el sistema propuesto; un ejemplo del desarrollo de esta fase es documentado en el capítulo 4 de este trabajo de tesis.

Tabla 3.9. Descripción de pines de la memoria 23A256 .

Nombre	Función
CS	Selección de chip
SO	Salida de datos seriales
Vss	Tierra
SI	Entrada de datos seriales
SCK	Entrada de reloj
HOLD	Retención de datos
Vcc	Alimentación

3.1.4 Sistema de evaluación

Tomando nuevamente los argumentos vertidos en el apartado anterior y considerando que en esta fase el sistema debe ser evaluado con herramientas especializadas cuando opera para dar solución a una aplicación específica y de esta manera poder predecir su funcionamiento y tener la posibilidad de corregir posibles fallos o modificar algunas funciones, esta fase del diseño también se llevará a cabo una vez definida la aplicación donde será utilizado el sistema propuesto.

3.1.5 Diseño detallado de HW y SW

En la fase de división y diseño del hardware y software son implementados en forma paralela todos los componentes de software y hardware que fueron definidos en las fases anteriores.

3.1.5.1 Componentes de hardware

Con base en el esquema general del sistema, figura 1.4, y de la definición de los componentes que integrarán a cada uno de los subsistemas que formarán al sistema propuesto, se procede a realizar el diseño del sistema de hardware.

3.1.5.1.1 Diseño del subsistema de interfaz con la red GSM

En la sección 3.1.3.1.1 fueron definidos los componentes que integrarán al subsistema de interfaz con la red GSM, se trata de dos elementos, un MODEM G24 de la compañía Motorola y un decodificador de tonos DTMF CM8870.

Considerando las características de estos dispositivos, descritas en las secciones respectivamente 3.1.3.1.1.1 y 3.1.3.1.1.2, se diseña la interfaz de dichos elementos con el microcontrolador AVR.

El MODEM G24 tiene por función permitir al microcontrolador establecer una comunicación a cualquier dispositivo que se encuentre enlazado a la red GSM. La interfaz del microcontrolador con el MODEM G24 se realiza a través del protocolo RS232 utilizando la UART (*Universal Asynchronous Receiver-Transmitter*) que ambos elementos contienen; en el establecimiento de la comunicación entre ambos dispositivos, el protocolo del MODEM G24 tiene un sistema de autobaudrate que permite al G24 detectar automáticamente cualquier velocidad de transferencia a la que la UART del procesador central haya sido configurada. La configuración del protocolo es: 8 bits de datos, 1 bit de paro y sin bit de paridad. Adicionalmente, para que el MODEM G24 tenga asignado un número telefónico dentro de la red GSM, debe conectársele un SIM; para la conexión del SIM, el MODEM cuenta con una comunicación serial a través de sus pines del 44 al 52 [19].

Además, este subsistema contiene un decodificador de tonos DTMF que será conectado al MODEM G24 para convertir los tonos recibidos en información comprensible para el procesador central. Para la interfaz con el dispositivo AVR elegido, el decodificador de tonos CM8870 tiene una interfaz compatible con el procesador, es decir, cuenta con señales especializadas y con un protocolo de interfaz para comunicarse con el microcontrolador AVR.

En la figura 3.22 se muestra el diagrama de tiempos que rige el funcionamiento del CM8870, la señal STD es activada en alto e indica cuando un tono ha sido decodificado, el valor decodificado del tono está disponible en el bus de datos, Q1-Q4, y la señal TOE habilita al CM8870. La tabla 3.10 indica los tiempos que deben ser cumplidos por cada una de las señales mencionadas para una correcta comunicación con el procesador central.

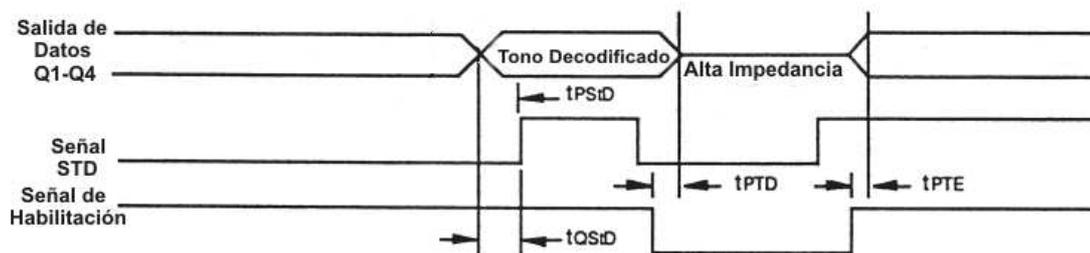


Figura 3.22. Diagrama de tiempos del decodificador de tonos CM8870.

El CM8870 avisa al microcontrolador que existe un tono decodificado mediante la señal STD, conectada a una señal INT, en respuesta el microcontrolador activa la señal TOE, después de 50ns el dato está disponible en el bus Q1-Q4 y puede ser leído por el microcontrolador.

La figura 3.23 muestra las conexiones entre el microcontrolador AVR y el subsistema de interfaz con la red GSM.

Tabla 3.10. Descripción de las señales del CM8870.

Parámetro	Simbolo	Min	Typ	Max	Uni
Tiempo de detección de presencia de tono		5	8	14	mS
Tiempo de detección de ausencia de tonos		.5	3	8.5	mS
Retardo entre el tono decodificado y la señal STD.	tQStD		3.4		μs
Tiempo entre la recepción de un tono y otro	tPSiD		9	16	μs
Retardo entre la señal de deshabilitación y la activación de la alta impedancia.	tPTD		300		nS
Retardo entre la señal de habilitación del bus de datos y la respuesta del bus de datos.	tPTE		50		nS

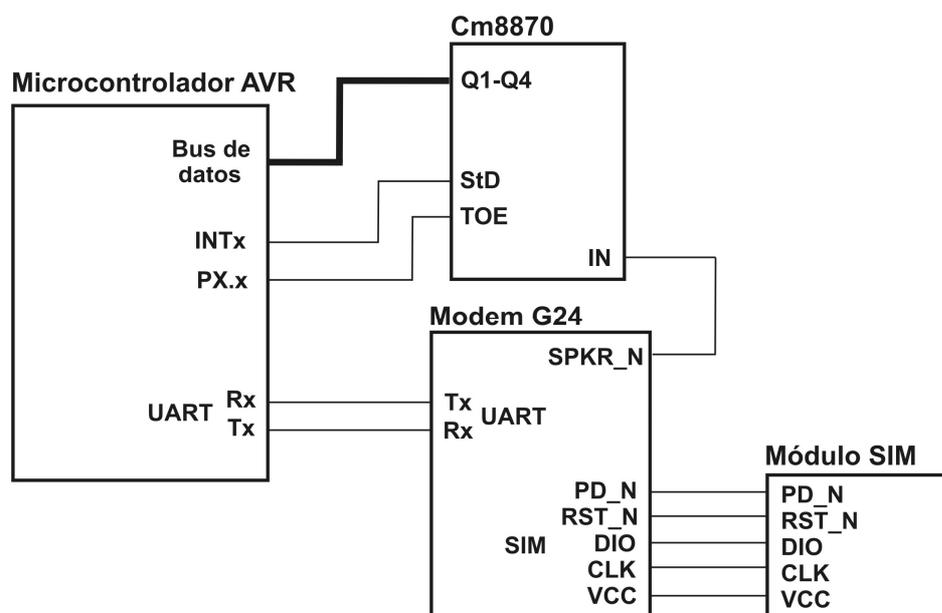


Figura 3.23. Conexiones entre el microcontrolador AVR y el subsistema de interfaz con la red GSM.

3.1.5.1.2 Diseño del subsistema de interfaz de usuario

En la sección 3.1.3.1.2 se definieron los componentes que integran al subsistema de interfaz de usuario, los cuales son: un decodificador de teclado matricial MM74C923 y una pantalla de LCD modelo JHD-162ASTN. Tomando en cuenta las características de estos dispositivos, las cuales se describieron en las secciones 3.1.3.1.2.1 y 3.1.3.1.2.2 respectivamente, se diseña la interfaz de estos dispositivos con el microcontrolador AVR.

El decodificador de teclado matricial tiene por función obtener los datos del teclado matricial y convertirlos a un formato para que el dato pueda ser obtenido por el microprocesador para ser interpretado.

La figura 3.24 muestra el diagrama de tiempos del decodificador de teclados que rige su interfaz con un procesador. Cuando el MM74C923 detecta que una tecla ha sido presionada, activa la señal DA (*Data Available*) después de un tiempo T_1 , esta señal normalmente se conecta a una señal de interrupción del procesador, en respuesta el procesador activa la señal OE (*Output Enable*) y un tiempo t_{pd0} después el dato codificado de la tecla presionada se encuentra en el bus de datos del MM74C923, A-D, y puede ser leído por el procesador para su posterior procesamiento. La tabla 3.11 especifica la duración de los tiempos involucrados en el diagrama de tiempos del MM74C923.

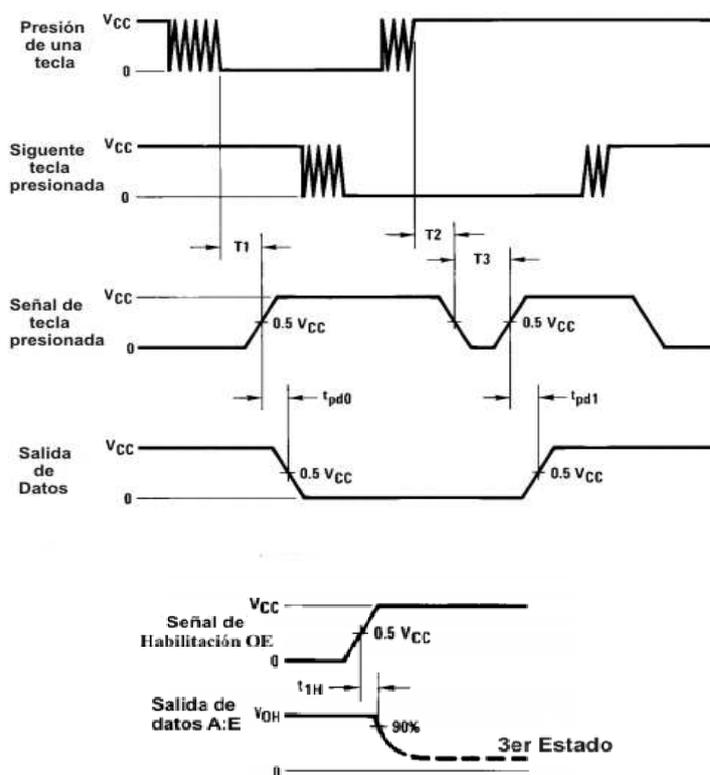


Figura 3.24. Diagrama de tiempos del decodificador de teclado MM74C923.

Tabla 3.11. Descripción de las señales del MM74C923.

Parámetro	Símbolo	Typ	Max	Uni
Tiempo entre la presión de una tecla y el envío De la señal de tecla presionada	T_1	.7RC		
Tiempo entre la señal de presencia de tecla y la Disposición de datos.	t_{pd0}	60	150	ns
Tiempo en entrar en 3er estado con una $R_1=10K$ $V_{cc}=5Volts$	t_{1H}	80	200	ns

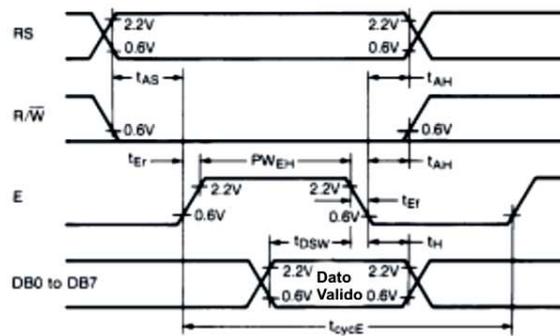


Figura 3.25. Diagrama de tiempos para la escritura del LCD.

Tabla 3.12. Descripción de las señales para el ciclo de escritura del LCD.

Señal	Símbolo	Valor		Unidad
		Min	Max	
Tiempo del ciclo de habilitación	tcycE	1000		
Ancho de pulso de habilitación	PWEH	450		
Tiempo de habilitación en alto/bajo	tEr,tEe		25	
Tiempo de actualización	tAS	140		ns
Tiempo de retención de dirección	tAH	10		
Tiempo de actualización de los datos	tDSW	195		
Tiempo de recepción de datos	tH	10		

Este subsistema también cuenta con un LCD modelo JHD-162ASTN. La función del LCD será imprimir los datos introducidos por el usuario así como menús a través de los cuales el usuario podrá interactuar con el sistema. Algunas características de este elemento fueron mencionadas en la sección 3.1.3.1.2.1, como complemento a estas, se pueden mencionar que el LCD puede ser configurado para operar a 4 bits u 8 bits.

Las señales de control con las que cuenta la pantalla de LCD son: E, R/W/, RS las cuales activarán y desactivarán el procesador central cuando tenga que ser leído o escrito un dato o comando hacia y desde la pantalla de LCD, para el desarrollo del sistema solo se requerirá de la escritura de datos hacia el LCD, el diagrama de tiempos para la escritura del LCD se presenta en la figura 3.25 así como la descripción de estas señales en la tabla 3.12.

Las conexiones entre los elementos del subsistema de interfaz con el procesador central se muestran en la figura 3.26.

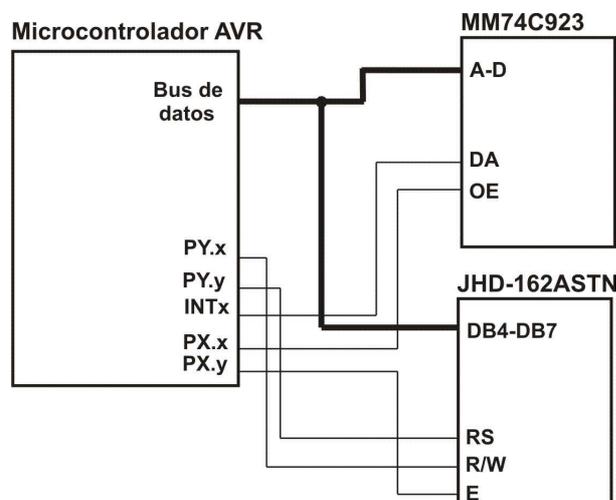


Figura 3.26. Conexiones entre el microcontrolador AVR y el subsistema de interfaz de usuario

3.1.5.1.3 Diseño del subsistema de entrada/salida.

Como se mencionó en la sección 3.1.3.1.3. El subsistema de entrada salida estará compuesto por DAC's (TLV5628) y ADC's (TLV0838). La función de los ADC en el sistema será la adquisición de los parámetros físicos que se requieran dentro del sistema tales como: temperatura, humedad, etc.

El multiplexor de direcciones selecciona las entradas analógicas que serán habilitadas y determina cuando una entrada es de terminación simple o diferencial. Esto significa que cuando la entrada es diferencial, el voltaje será con respecto a una entrada y cuando la entrada sea de terminación simple el voltaje será con respecto a una referencia, como se aprecia en la figura 3.27 esto será determinado por las señales SGL,ODD y SELECT bit 1 y 0, que son enviados después del Bit de inicio, una descripción de estas señales se da en la tabla 3.13. Para iniciar con la conversión analógica a digital. La señal CS debe de ser mantenida en bajo 0 para un completo proceso de conversión, y también deberá de enviarse una señal de reloj las cuales serán conectadas desde el procesador central en cada transición de reloj bajo-alto, el dato en DI es colocado dentro del registro del multiplexor de direcciones, El primer bit en estado alto será el bit de inicio, una palabra de 3-4 bit es seguida del bit de inicio en cada transición de bajo a alto de la entrada de reloj el bit de inicio y la palabra de asignación son movidos a través del registro de traslado, una vez que el bit de inicio es colocado dentro de la posición inicial del registro del multiplexor, el canal de entrada es seleccionado e iniciará la conversión. La señal SARS se pondrá en estado alto para indicar que la conversión está en proceso, y DI es deshabilitado del registro de traslado del multiplexor por la duración de la conversión. Un intervalo de un periodo de reloj será insertado para permitir al canal multiplexado establecerse. DO sale del estado de alta impedancia y provee un estado bajo por un periodo de reloj del tiempo de establecimiento del multiplexor. El comparador SAR compara las sucesivas salidas de las escalas resistivas con las salidas analógicas entrantes. Una vez que la conversión a sido obtenida los datos son enviados por la salida DO, con el bit mas significativo primero (MSB), después de 8 periodos de reloj, la conversión es completada y la señal SARS es puesta en estado bajo.

Tabla 3.13. Descripción de las señales SGL,ODD y SELECT bit 1 y 0.

Multiplexor de Direcciones				Selección del numero de canal								COM	
SGL/DIF	ODD/EVEN	SELECT		0		1		2		3			
		1	0	CH0	CH1	CH2	CH3	CH4	CH5	CH6	CH7		
L	L	L	L	+	-								
L	L	L	H			+	-						
L	L	H	L					+	-				
L	L	H	H							+	-		
L	H	L	L	-	+								
L	H	L	H			-	+						
L	H	H	L					-	+				
L	H	H	H							-	+		
H	L	L	L	+									-
H	L	L	H			+							-
H	L	H	L					+					-
H	L	H	H							+			-
H	H	L	L		+								-
H	H	L	H				+						-
H	H	H	L						+				-
H	H	H	H								+		-

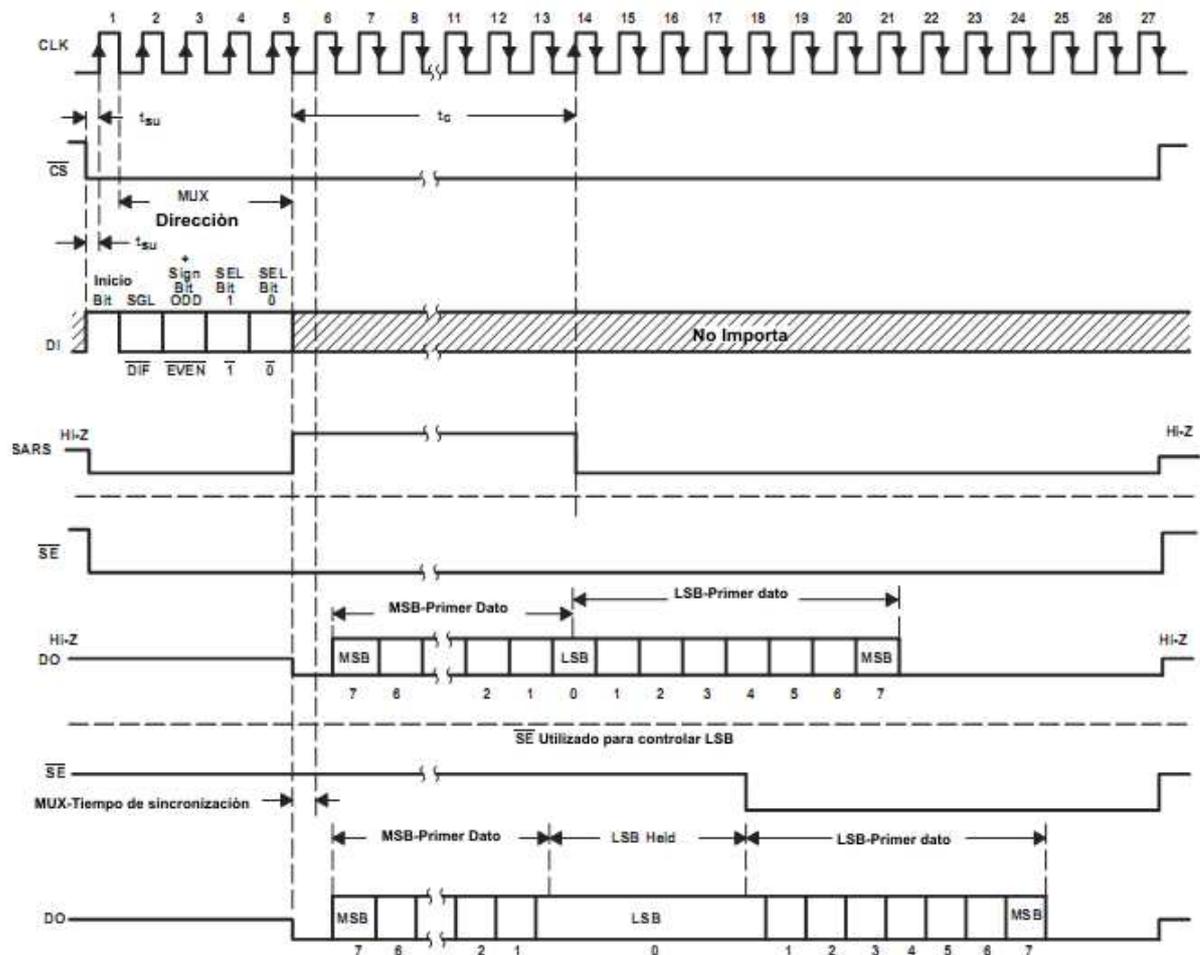


Figura 3.27. Descripción de la secuencia de operación del ADC.

Este subsistema también está compuesto por convertidores Digital-Analógico (DAC) los DAC's en este subsistema tendrán la función de recibir las señales digitales del procesador central y procesarlas para convertirlas en señales analógicas (mundo real), como voz. El DAC utilizado como se mencionó en la sección 3.1.3.1.3.1 será el DAC TLV5628 de la compañía Texas Instruments, para una correcta conversión de los datos se deberán de seguir los siguientes pasos: la señal LOAD deberá estar en estado alto, el dato es colocado dentro de la terminal DATA en cada flanco de caída de la señal CLK, una vez que todos los bits son cargados, la señal LOAD es puesta en estado bajo para transferir los datos al DAC seleccionado, porque como se mencionó en la sección 3.1.3.1.3.1 el TLV5628 cuenta con 8 DAC's. Como se muestra en la figura 3.29, una vez que se ha hecho el procedimiento de la figura 3.28. Cuando la señal LDAC está en estado bajo, el voltaje de salida del DAC seleccionado es actualizado y la señal LOAD es puesta en estado bajo. Cuando la señal LDAC es puesta en estado alto durante la programación serial, el nuevo valor es cargado dentro del dispositivo y puede ser transferido al DAC, un tiempo más tarde a través de un pulso en bajo en LDAC como se muestra en la figura 3.29. Los datos son ingresados primero el bit más significativo y en 2 periodos de 8 ciclos de reloj.

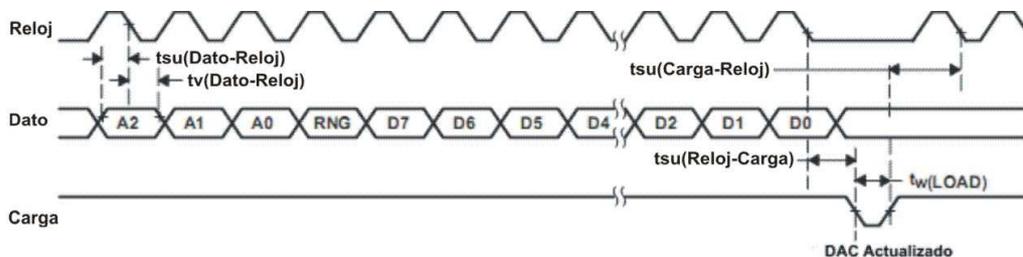


Figura 3.28. Señal LOAD puesta en bajo, se transmite el dato al DAC seleccionado.

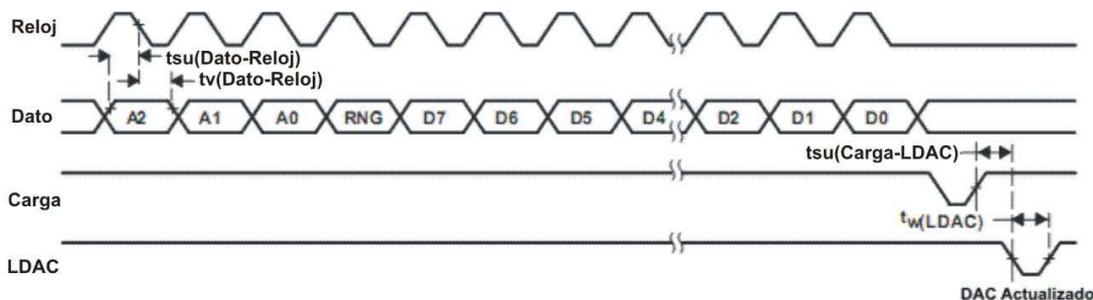


Figura 3.29. El dato es transferido después de que la señal LDAC es puesta en bajo.

La interfaz entre el procesador central y el subsistema de entrada/salida se muestra en la figura 3.30.

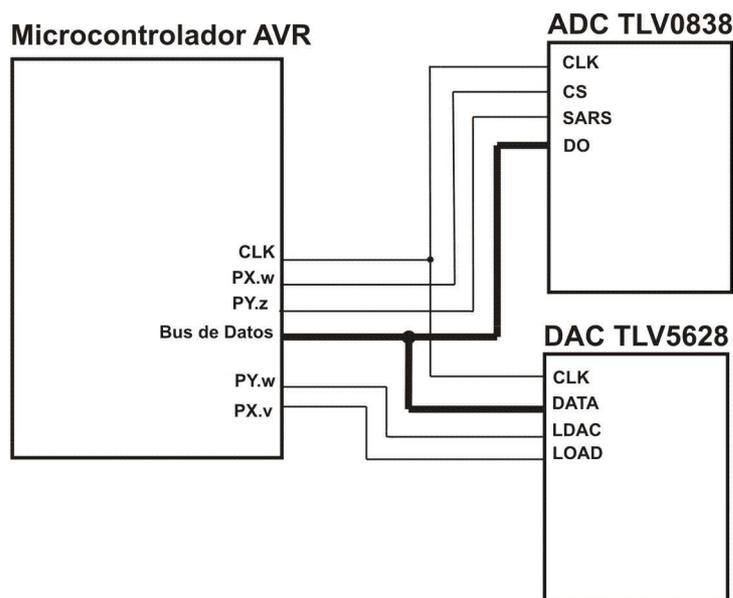


Figura 3.30. Conexiones entre el microcontrolador AVR y el subsistema de entrada/salida.

3.1.5.1.4 Diseño del subsistema de memoria

Como se describió en la sección 3.1.3.1.4 el subsistema de memoria para este sistema podría estar compuesto por una memoria con interfaz en paralelo o por una memoria con interfaz serial, Para el desarrollo de este sistema se utilizará la memoria con interfaz paralela modelo KM62256C de la compañía Samsung de la cuál se dieron sus especificaciones en la sección 3.1.3.1.4. Las señales de control con las cuales cuenta la memoria son: CS, OE, WE, en la tabla 3.14 se da una descripción de las diferentes combinaciones en las señales de control así como de la configuración que la memoria adoptará con cada una de las combinaciones.

El proceso de lectura de la memoria es descrito en el diagrama de tiempos de la figura 3.31 y la tabla 3.15. Una vez establecida en el bus de direcciones la localidad de la cual se leerá el dato, se deben habilitar las señales CS y OE; transcurrido un tiempo t_{CO} los datos estarán disponibles para ser leídos.

Tabla 3.14. Tabla del modo de operación de la memoria KM62256C.

CS	OE	WE	PIN E/S	Modo	Modo de operación
H	X	X	Alta impedancia	Deseleccionado	Estado de espera
L	H	H	Alta impedancia	Salida deshabilitada	Activo
L	L	H	D=Salida	Lectura	Activo
L	X	L	D=Entrada	Escritura	Activo

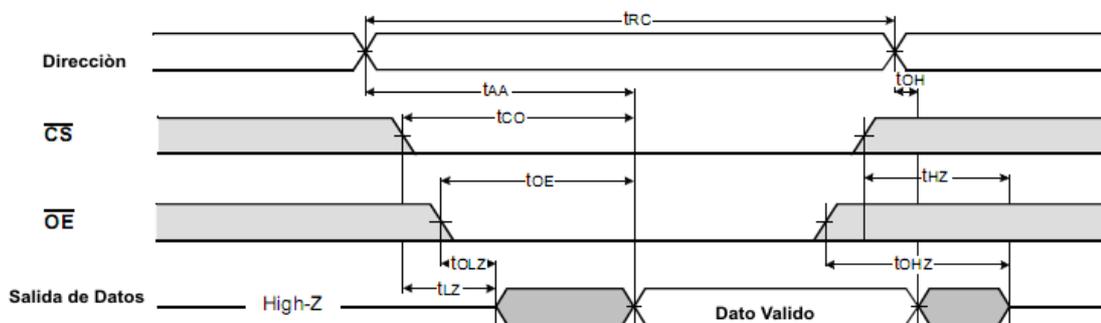


Figura 3.31. Ciclo de lectura de la memoria KM62256C.

Tabla 3.15. Tiempos para el ciclo de lectura de la memoria KM62256C.

Señal	Descripción	Min	Max	Unidades
t_{RC}	Tiempo del ciclo de lectura	55		ns
t_{AA}	Tiempo de acceso a dirección		55	ns
t_{CO}	Selección de chip para la salida		55	ns
t_{OE}	Habilitación de la salida para un dato válido		25	ns
t_{LZ}	Selección del chip para salida low-z	10		ns
t_{OLZ}	Habilitación de salida para low-Z	5		ns
t_{HZ}	Deshabilitación del chip para salida High-Z	0	20	ns
t_{OHZ}	Deshabilitación de la salida para High-Z	0	20	ns
t_{OH}	Retención de la salida desde el cambio de dirección	5		ns

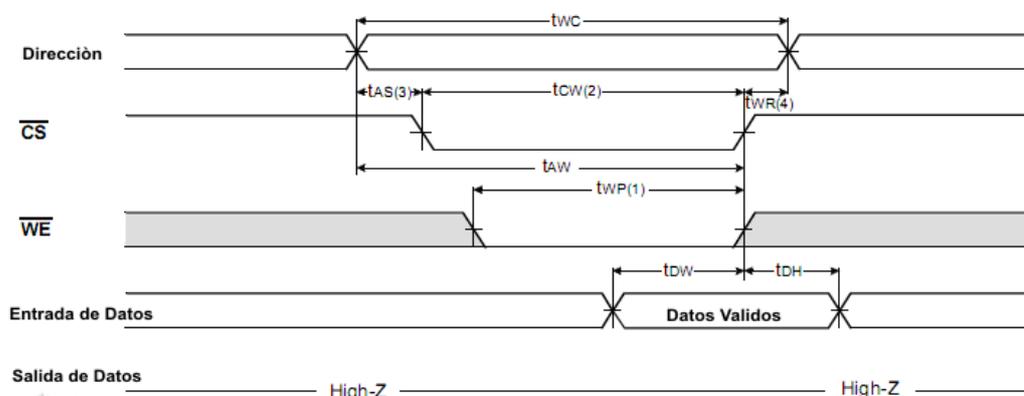


Figura 3.32. Segundo ciclo de escritura de la memoria RAM.

Para la escritura hacia la memoria RAM se deberán cumplir los pasos que se muestran en la figura 3.32. Para iniciar la escritura hacia la memoria RAM el primer paso será indicar la dirección hacia la cual se escribirá en la memoria RAM, la escritura comenzará en la última transición cuando la señal CS va a estado bajo (lógico) y WE en estado bajo (lógico). La escritura finalizará antes de que las señales CS y WE sean puestas en estado alto (lógico), y los datos serán retenidos un tiempo tDH, en la tabla 3.16 se da una descripción más detallada de las señales de la figura 3.32.

Como complemento a la interfaz de memoria externa con un microcontrolador AVR es necesario considerar los diagramas de tiempos de los procesos de lectura y escritura generados por este microcontrolador; la figura 3.33 muestra ambos diagramas y las señales que intervienen en estos procesos. La interfaz entre el procesador central y el subsistema de memoria se describe en la figura 3.34.

A la mitad del primer ciclo de reloj la señal ALE es activada, indicando que en ese momento el bus DA(7:0) contiene la parte baja de la dirección de la memoria que será accedida (el bus A(15:8) contiene la parte alta de esta dirección); a la mitad del segundo ciclo de reloj la señal de ALE se vuelve inactiva; al inicio del tercer ciclo de reloj, dependiendo del proceso a realizar, la señal de /WR o /RD entrará en estado activo, teniendo una duración de 1 ciclo de reloj, un ciclo de reloj después el ciclo de acceso a la memoria externa concluye.

Tabla 3.16. Descripción de tiempos para el ciclo de escritura de la memoria KM62256C.

Señal	Descripción	Min	Max	Unidades
tWC	Tiempo de ciclo de escritura	55		ns
tCW	Selección de chip para el fin de la escritura	45		ns
tAS	Tiempo de actualización de direcciones	0		ns
tAW	Dirección valida para el fin de la escritura	45	20	ns
tWP	Ancho del pulso de escritura	40		ns
tWR	Tiempo de recuperación de la escritura	0		ns
tWHZ	Tiempo de escritura a la salida high-z	0	20	ns
tDW	Tiempo de traslape entre datos a escritura	25	20	ns
tDH	Retención de datos desde el tiempo de escritura	0		ns
tOW	Fin de la escritura para la salida low-Z	5		ns

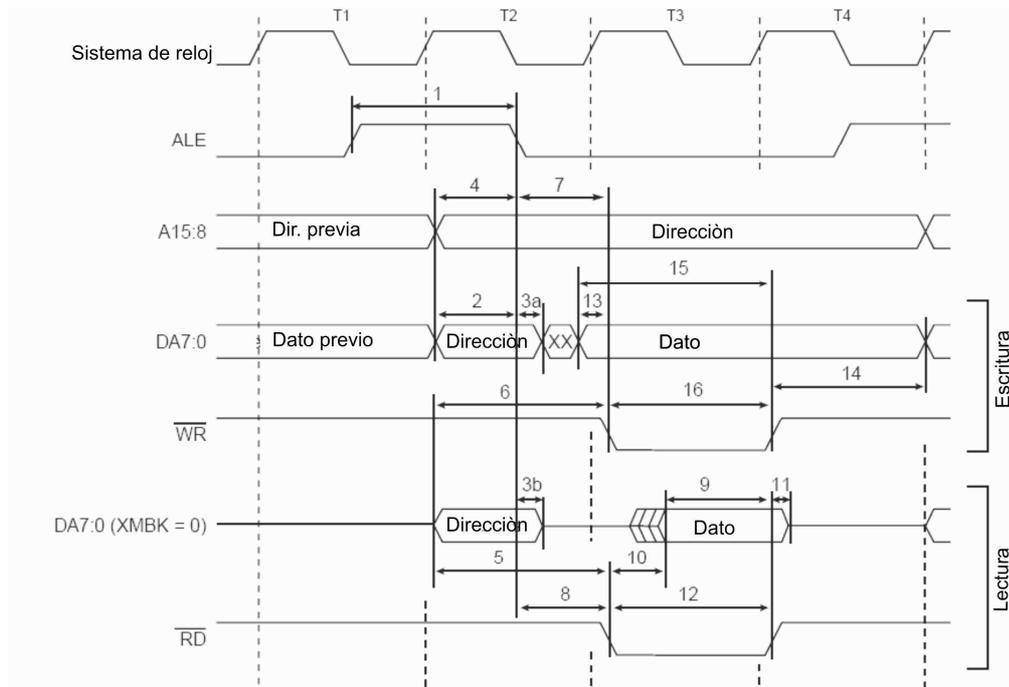


Figura 3.33. Diagrama de tiempos para la escritura/lectura del microcontrolador AVR.

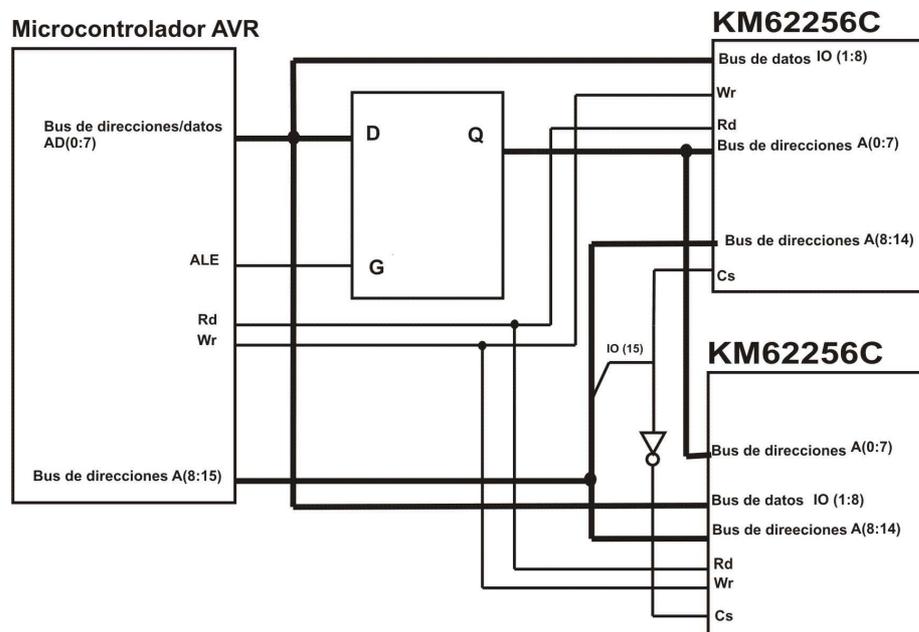


Figura 3.34. Conexiones entre el microcontrolador AVR y el subsistema de memoria.

3.1.5.2 Componentes de software

Como se mencionó en la sección 3.1.3.2, los componentes de software están en función de la aplicación en la que se utilizará el sistema propuesto y de los periféricos que se vean involucrados en la misma.

Sin embargo, con la finalidad de poder dar por concluido el diseño del sistema propuesto, es necesario llevar a cabo las últimas fases del diseño de un sistema empotrado; por tanto, se implementará un componente de software que permita verificar el correcto funcionamiento de los subsistemas básicos, en este caso el subsistema de interfaz con la red GSM, para verificar una correcta comunicación con esta red, y el subsistema de interfaz con el usuario, para verificar que el usuario pueda ser guiado a través del sistema y pueda configurar el sistema de la manera deseada.

3.1.5.2.1 Subsistema de interfaz con la red GSM

Considerando que el MODEM G24 tiene una interfaz con el microcontrolador a través de la USART y que este MODEM ya cuenta con un número telefónico de la red GSM asignado, se realizarán 3 pruebas básicas:

- Se verifica una correcta comunicación entre el microcontrolador y el MODEM.
- Verificar el número telefónico asignado al MODEM.
- Verificar una correcta interfaz del microcontrolador con la red GSM a través del MODEM.

Tomando en cuenta que la comunicación entre el microcontrolador y el MODEM se realiza a través de los comandos AT, éstos serán enviados/recibidos por el microcontrolador en tramas de 8 bits, ya que la interfaz entre el Microcontrolador y MODEM es establecida mediante la USART

Para verificar que la comunicación entre el microcontrolador y el MODEM es la correcta se realizará el siguiente procedimiento (figura 3.35):

- Se deberán de inicializar las variables utilizadas en el software, la USART del microcontrolador a una velocidad de 9600 bps, modo de operación asíncrona, modo de paridad deshabilitada, 1 bit de paro, 8 bits de datos, e inicializar las interrupciones USART-RXC y USART-TXC las cuales se utilizarán durante el programa.
- El siguiente paso es el envío del comando ATZ por parte del microcontrolador al MODEM, que como se explicó anteriormente estos comandos deberán de ser enviados en formato hexadecimal, la trama de dígitos enviada que componen al comando ATZ se muestra en la tabla 3.17.
- Una vez que se ha enviado el comando ATZ, se entrará en un ciclo en donde serán recibidos y almacenados en la memoria RAM cada uno de los datos enviados por el MODEM, en respuesta al comando ATZ. Una vez que todos los datos han sido recibidos y colocados en la memoria RAM, se leerán los datos almacenados y se procesarán; si la respuesta es OK, la comunicación con el MODEM es correcta y se imprimirá en la pantalla de LCD “Comunicación correcta” de lo contrario la comunicación es incorrecta y se imprimirá “Comunicación Incorrecta”. La secuencia de dígitos hexadecimales que forman la trama de respuesta OK se muestra en la tabla 3.18.

Tabla 3.17 Trama de dígitos del comando ATZ en formato hexadecimal.

Trama enviada
41 54 5A 0D

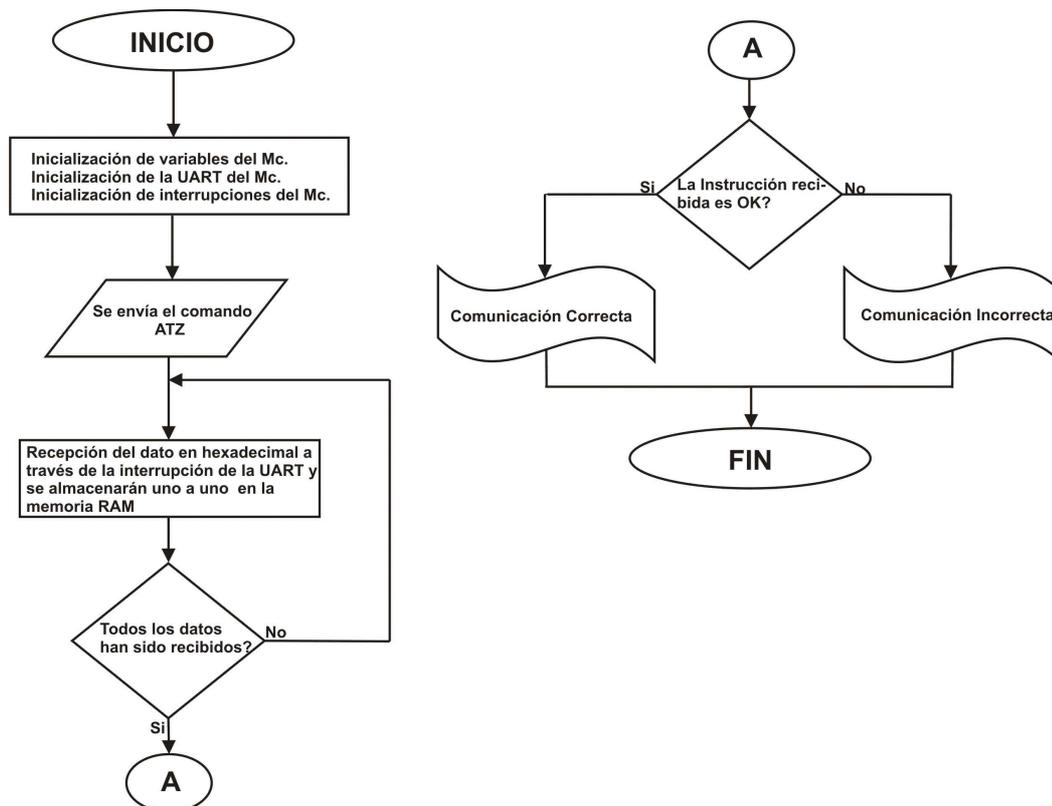


Figura 3.35. Procedimiento para comprobar que existe comunicación entre el MODEM y el procesador central.

Tabla 3.18. Respuesta del MODEM al comando ATZ en formato hexadecimal.

Trama recibida
41 54 5A 0D 0D 0A 4F 4B 0D 0A

La siguiente prueba básica consiste en verificar que el MODEM tenga asignado un número telefónico, lo que indica que existe una correcta comunicación entre el SIM y el MODEM. Para la verificación de lo anteriormente expuesto se lleva a cabo el siguiente procedimiento (figura3.36):

- Se inicializan las variables utilizadas en el software, la USART del microcontrolador a una velocidad de 9600 bps, modo de operación asíncrona, modo de paridad deshabilitada, 1 bit de paro, 8 bits de datos, e inicializar las interrupciones USART-RXC y USART-TXC las cuales se utilizarán durante el programa.
- Se deberá de enviar desde el microcontrolador a través de la USART el comando AT+CNUM. La secuencia de dígitos hexadecimal equivalente a este comando se muestra en la tabla 3.19.
- Se ingresará en un ciclo hasta que todos y cada uno de los datos sean recibidos y almacenados en la memoria RAM.
- Una vez recibidos todos estos datos se decodifica o aísla el número telefónico asignado al SIM y se muestra en la pantalla de LCD.

Tabla 3.19. Trama de dígitos del comando AT+CNUM en formato hexadecimal.

Trama enviada
41 54 2B 43 4E 55 4D 0D

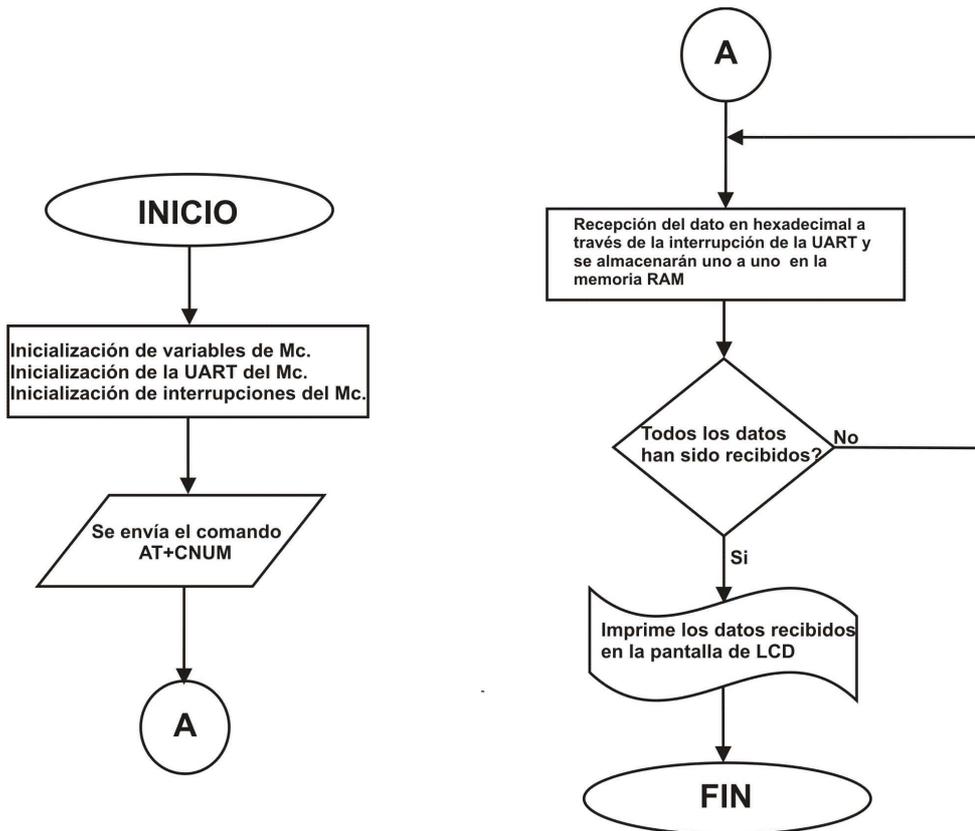


Figura 3.36. Procedimiento para comprobar que existe comunicación entre el Modem y el SIM.

Tabla 3.20. Respuesta recibida al comando AT+CNUM en formato hexadecimal

Trama recibida
41 54 2B 43 4E 55 4D 0D 0D 0A 2B 43 4E 55 4D 3A 20 22 22 2C 22 39 35 31 31 32 34 32 31 36 30 22 2C 31 32 39 0D 0A 2B 43 4E 55 4D 3A 20 22 22 2C 22 22 2C 30 0D 0A 0D 0A 4F 4B 0D 0A

La trama de dígitos hexadecimal recibida durante el proceso anterior se muestra en la tabla 3.20 en la cual aparece el número telefónico asignado al MODEM.

La última prueba básica consiste en verificar que es posible establecer una comunicación entre el microcontrolador y la red GSM; con este propósito, se llevará a cabo el procedimiento mostrado en la figura 3.37, el cual se compone de los siguientes pasos:

- Se inicializan las variables utilizadas en el software, la USART del microcontrolador a una velocidad de 9600 bps, modo de operación asíncrona, modo de paridad deshabilitada, 1 bit de paro, 8 bits de datos, e inicializar las interrupciones USART-RXC, USART-TXC y la interrupción externa INTO las cuales se utilizarán durante el programa,
- Se envía el comando AT+CLIP=1, la trama de dígitos hexadecimal que componen a este comando se muestra en la tabla 3.21. Este comando configurará al MODEM para que la trama de aviso de llamada entrante contenga también el número telefónico del cual proviene la llamada.

Tabla 3.21. Trama de dígitos en hexadecimal para el comando AT+CLIP.

Trama enviada
41 54 2B 43 4C 49 50 3D 31 0D

Tabla 3.22. Trama de dígitos en hexadecimal recibida, cuando hay una llamada entrante.

Trama recibida
0D 0A 52 49 4E 47 0D 0A 0D 0A 0D 0A 2B 43 4C 49 50 3A 20 22 39 35 31 31 33 30 32 30 39 35 22 2C 31 32 62 2C 2C 92 32 62 2C 12 2C 82 0D 0A

- Se esperará la trama del aviso de llamada entrante.
- Una vez que la trama ha sido detectada, se entra a un ciclo hasta que todos y cada uno de los datos sean recibidos y almacenados en la memoria RAM. La secuencia de dígitos recibida cuando una llamada intenta entablar comunicación con el MODEM se muestra en la tabla 3.22, en la cual se encuentra incluido el número telefónico desde el cual proviene la llamada.
- Una vez integrada la trama recibida se verificará si el número telefónico concuerda con alguno autorizado, si es así se enviará el comando ATA al MODEM para contestar la llamada, se imprime en la pantalla de LCD “Conectado”, se abre el canal de comunicación con la red GSM y se canaliza el flujo del programa al procedimiento B; si el número telefónico no corresponde al esperado se enviará al MODEM el comando ATH para colgar la llamada y salir del programa.

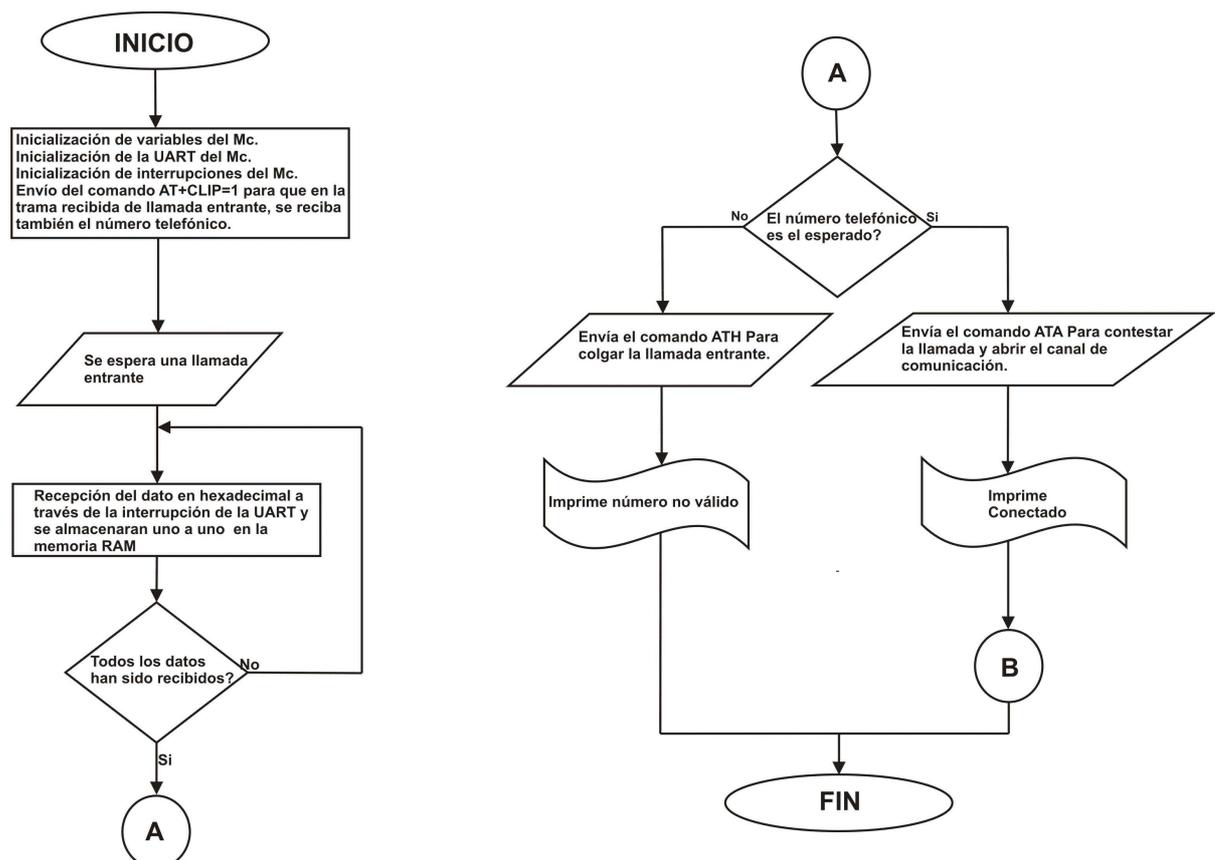


Figura 3.37. Procedimiento para entablar o no comunicación con la red GSM.

Tabla 3.23. Trama de dígitos en formato hexadecimal cuando la comunicación es cortada.

Trama recibida
0D 0A 4E 4F 20 43 41 52 52 49 45 52 0D 0A

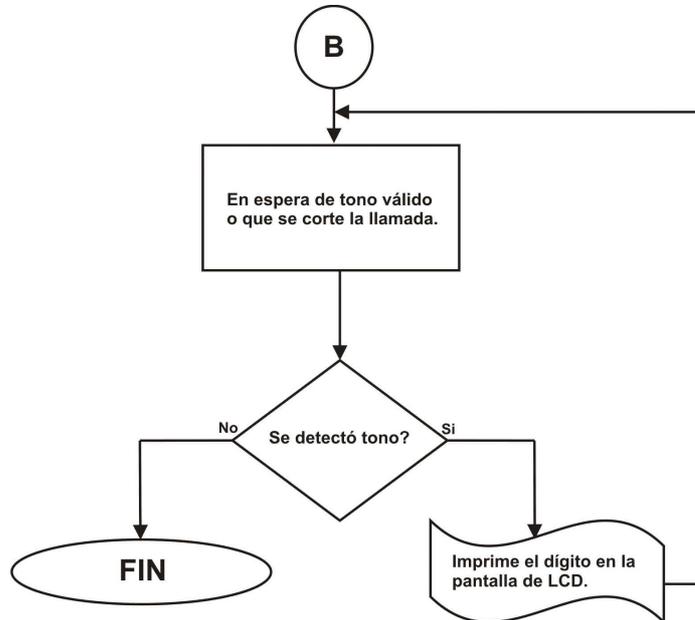


Figura 3.38. Procedimiento para detectar tonos válidos y corte de comunicación.

Si el canal de comunicaciones ha sido abierto entre el MODEM y otro equipo móvil, en el procedimiento B se llevará a cabo lo siguiente (figura 3.38):

- Se entrará en un ciclo hasta que la llamada telefónica sea terminada por el usuario con el cual se estableció conexión.
- Dentro del ciclo, el decodificador de tonos detectará un tono válido, y enviará una señal al procesador central (microcontrolador) a través de la interrupción INT0.
- El procesador central decodificará el tono y lo imprimirá en pantalla.
- La trama de datos que será recibida cuando se de por terminada la llamada por parte del usuario con el que se estableció comunicación es NO CARRIER y su trama de dígitos en formato hexadecimal se muestra en la tabla 3.23.

3.1.5.2.2 Subsistema de interfaz con el usuario

En el desarrollo del software para la interfaz con el usuario se deberá verificar que la recepción de datos a través del teclado matricial funciona adecuadamente, así como la impresión de estos datos en la pantalla de LCD. Para llevar a cabo esta verificación se realizó el procedimiento de la figura 3.39 el cual se compone de los siguientes pasos.

- Se deberán inicializar las variables a utilizar en el software del microcontrolador, se deberá inicializar la interrupción INT1 por medio de la cual el microcontrolador será informado de que una tecla ha sido presionada; también se lleva acabo el proceso de inicialización del LCD para trabajar con una interfaz de 4 bits.
- Se deberá de imprimir en la pantalla de LCD el menú que indicará que se ingresen 10 números.

- Una vez impreso el menú se entrará en un ciclo en donde cada vez que el usuario presione una tecla, esta será impresa en el LCD.

Una vez que se ha comprobado que existe una coherencia entre cada uno de los subsistemas del sistema y que cada uno de ellos cumple con su función de manera independiente, se procederá a realizar las siguientes etapas de un diseño empotrado las cuales se desarrollarán en el siguiente capítulo y las cuales son: integración de todos los componentes de hardware y software, y las pruebas y verificación del producto.

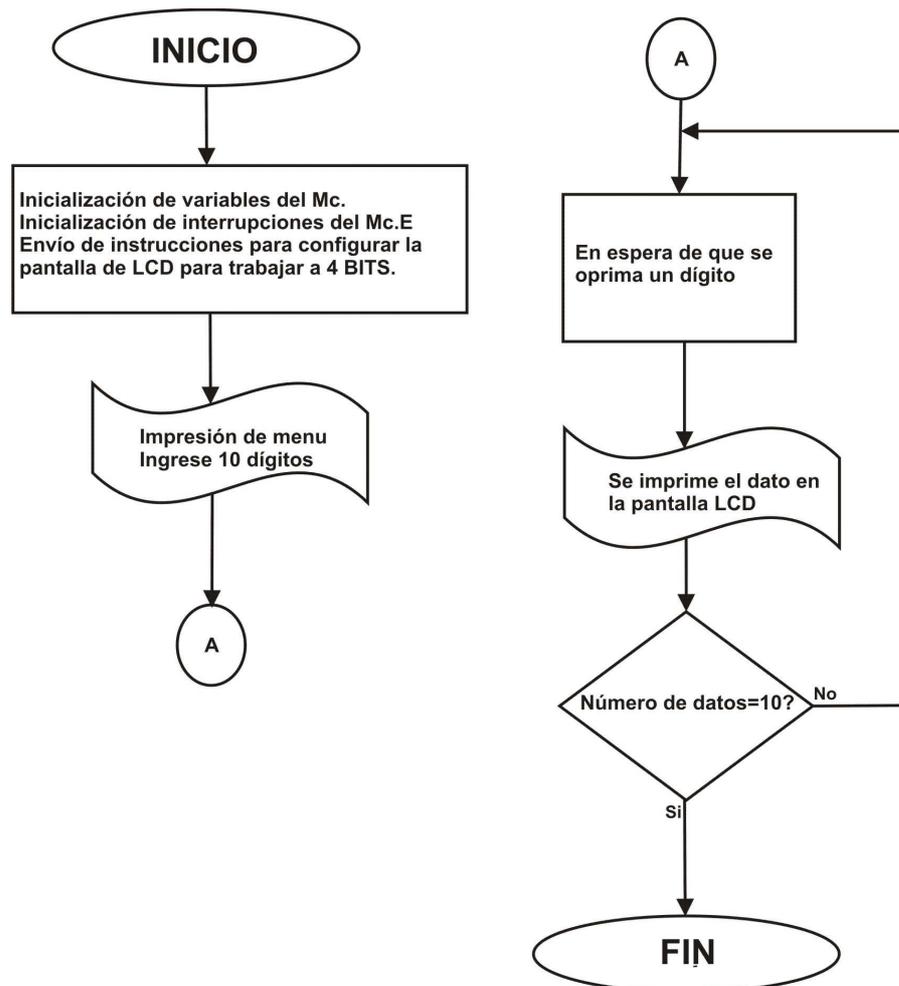


Figura 3.39. Procedimiento para verificar la coherencia del subsistema de interfaz de usuario.

Capítulo 4

Resultados

Con la finalidad de mostrar cómo se puede aplicar el sistema propuesto en este trabajo de tesis en la solución de una aplicación real, este capítulo muestra los resultados obtenidos de la implementación de dicho sistema en una aplicación específica, que consiste en el control remoto de un robot móvil mediante la red GSM; el cual podrá ser manipulado desde un teléfono celular que pueda conectarse a la red GSM.

Considerando que el diseño del sistema propuesto fue hecho siguiendo la metodología de diseño de un sistema empotrado, y que este sistema fue diseñado para facilitar su uso en diversas aplicaciones, la implementación de la aplicación mostrada en este capítulo seguirá la misma metodología.

4.1 Especificaciones del producto

Para el desarrollo del sistema de control remoto de un robot móvil mediante la red GSM se hizo con base en las siguientes especificaciones:

- El sistema debe ser capaz de enlazarse a través de la red GSM, para lo cual cuenta con un subsistema de interfaz con la red GSM que le permite recibir instrucciones desde un teléfono celular o cualquier otro dispositivo que tenga acceso a dicho sistema de comunicaciones. La recepción de instrucciones es realizada mediante dos métodos: el servicio SMS y la decodificación de tonos DTMF.

Tabla 4.1. Funciones realizadas por el sistema al recibir una instrucción.

Tono o mensaje recibido	Función realizada
2	Movimiento hacia adelante
8	Movimiento hacia Atrás
4	Movimiento hacia la Izquierda
6	Movimiento hacia la Derecha
5	Alto total
Otro	Nada

- El sistema debe contar con un subsistema de interfaz de usuario la cual permite al usuario realizar las siguientes operaciones: configurar el sistema a través de un teclado matricial y mostrar los menús correspondientes en la pantalla de LCD.
- El sistema deberá almacenar en memoria el número telefónico del cual podrá ser manipulado y el cual deberá permanecer guardado aun cuando el sistema sea desconectado.
- El sistema debe incluir un subsistema de entrada/salida, formado por elementos de control, el cual permite al sistema la manipulación de 2 motores de CD, estos motores ejecutan las rutinas que se muestran en la tabla 4.1. en función del tono DTMF o mensaje de texto recibido por el sistema.

4.2 Selección del procesador

Como se describió en la sección 3.1.2 el microcontrolador elegido para el desarrollo del sistema propuesto de este trabajo de tesis pertenece a la familia de microcontroladores AVR; para el desarrollo de este sistema de control remoto del robot móvil y con base en las especificaciones del producto se eligió el microcontrolador ATMEGA8 ya que este microcontrolador cuenta con los recursos necesarios para el desarrollo del mismo. Los recursos del ATMEGA8 que son utilizados en el desarrollo de este sistema son los siguientes:

- USART, mediante la cual será establecida la comunicación con el subsistema de interfaz con la red GSM.
- Memoria EEPROM interna, en la que se almacenarán los números telefónicos de los teléfonos celulares que podrán manipular al sistema.
- Memoria flash, utilizada para almacenar el código del programa.
- Interrupciones externas, las que servirán para detectar eventos que provengan del subsistema de interfaz con la red GSM así como del subsistema de interfaz de usuario.
- Puertos de entrada salida, utilizados como bus de datos y de control en la interfaz con los periféricos externos.

4.3 Definición de los componentes de HW/SW

Considerando las especificaciones del producto que se describe en la sección 4.1 y de la definición de componentes de HW/SW de la sección 3.1.3.1 del sistema propuesto en este trabajo de tesis. Los elementos que integran al sistema de control remoto de un robot móvil mediante la red GSM son los siguientes:

- Procesador central. Es el elemento central del sistema el cual se definió en la sección 4.2 y se trata del microcontrolador ATMEGA8; este elemento es el encargado de administrar los recursos del sistema. Algunas de las funciones que realiza son: la

configuración del sistema, el control del enlace solicitado por un usuario y la gestión del acceso a los elementos de control de este sistema.

- Subsistema de interfaz de usuario. Este subsistema estará formado por los siguientes dispositivos: teclado matricial y una pantalla LCD, que servirán como una interfaz con el usuario y le permitirán realizar funciones como: configurar el sistema a través del teclado matricial y mostrar los menús correspondientes en la pantalla de LCD.
- Subsistema de interfaz con la red GSM. Este subsistema conferirá al sistema la posibilidad de conectarse al GSM y le permitirá la recepción de instrucciones desde un teléfono celular o cualquier dispositivo que tenga acceso a dicho sistema de comunicaciones. La recepción de instrucciones podrá ser realizado mediante dos métodos: el servicio SMS, y la decodificación de tonos DTMF, llevada a cabo durante una llamada de voz.
- Subsistema de expansión. Este subsistema está compuesto por conectores que contienen las señales necesarias para conectar al microcontrolador periféricos externos. Para esta aplicación en específico este subsistema será utilizado para conectar un puente H el cual será el encargado de activar los motores de CD del robot móvil.

4.3.1 Definición de los componentes de HW

En la sección 3.1.3.1 se definieron los componentes de hardware utilizados para el desarrollo de un sistema de propósito general, en la cual se describieron todos los elementos que integrarán nuestro sistema de control remoto de un móvil a través de la red GSM, excepto el puente H el cual se describe en esta sección.

4.3.1.1 Subsistema de control de motores

En este sistema se utilizará el puente H L293B, el cual es un driver de 4 canales que proporciona una corriente de hasta 1 ampere por cada canal, cada canal puede ser controlado con entradas compatibles TTL y cada par de canal es controlado con una señal de habilitación (Enable). La señal de alimentación de la lógica del circuito es totalmente independiente de la alimentación de las cargas (V_s). La tabla 4.2 muestra una descripción de los pines del L293B y la figura 4.1 su diagrama de bloques.

Tabla 4.2. Configuración de pines del puente H (L293B).

PIN	Nombre	Descripción
1	Chip Enable 1	Señal de Habilitación de los canales 1 y 2
2	Input 1	Entrada del Canal 1
3	Output 1	Salida del Canal 1
4	GND	Tierra de Alimentación
5	GND	Tierra de Alimentación
6	Output 2	Salida del Canal 2
7	Input 2	Entrada del Canal 1
8	V_s	Alimentación de las cargas
9	Chip Enable 2	Señal de Habilitación de los canales 3 y 4
10	Input 3	Entrada del Canal 3
11	Output 3	Salida del Canal 3
12	GND	Tierra de Alimentación
13	GND	Tierra de Alimentación
14	Output 4	Salida del Canal 4
15	Input 4	Entrada del Canal 4
16	V_{ss}	Alimentación de la lógica del circuito

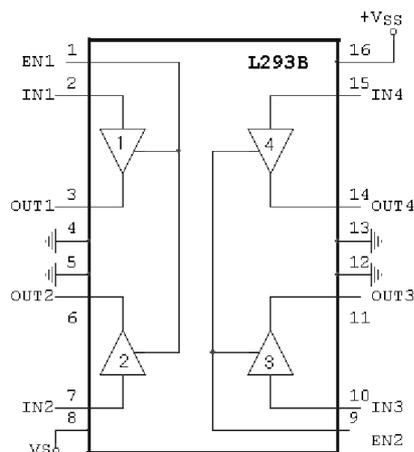


Figura 4.1. Diagrama de bloques del puente H L293B.

Tabla 4.3. Tabla de verdad del L293B.

EN1	IN1	IN2	Acción
H	L	L	Parada rápida del motor
H	H	H	Parada rápida del motor
H	L	H	Giro a la Izquierda
H	H	L	Giro a la derecha
L	X	X	Motor desconectado

En la figura 4.1 podemos observar que las señales EN1 y EN2 son las señales de habilitación para cada uno de los canales del puente H; las señales IN1, IN2, IN3, IN4 son las señales de control que permiten manipular el estado del motor. Una vez conectado el motor de CD al canal y dependiendo de la configuración de las señales de control y de habilitación se obtendrá la respuesta mostrada en la tabla 4.3.

Para un adecuado funcionamiento del puente H se deberá de configurar con las características eléctricas que se muestran en la tabla 4.4.

4.3.2 Definición de los componentes de SW

Los componentes de software para esta aplicación son implementados en el procesador central. Los objetivos de los componentes de software es lograr una sincronización entre los componentes de hardware descritos en la sección anterior así como de realizar las operaciones necesarias para un buen funcionamiento del sistema con base a sus especificaciones descritas en la sección 4.1. Para cumplir con estos objetivos y obtener un manejo más entendible y ordenado de los componentes de software estos son implementados en los siguientes módulos:

Tabla 4.4. Características eléctricas del L293B.

Parámetro	Condición de test	Sim	Min	Max	Uni
Tensión de alimentación de las cargas		VS	V _{SS}	36	V
Tensión de la alimentación de la lógica		V _{SS}	4.5	36	V
Tensión de entrada a nivel bajo		V _{IL}	-3	1.5	V
Tensión de entrada a nivel alto	V _{SS} ≤ 7V	V _{IH}	2.3	V _{SS}	V
Tensión de entrada a nivel alto	V _{SS} > 7V	V _{IH}	2.3	7	V
Corriente de entrada a nivel bajo	V _{IL} = 1.5 V	I _{IL}		-10	μA
Tensión de habilitación a nivel bajo		V _{INH} L	-3	1.5	V
Tensión de habilitación a nivel alto	V _{SS} ≤ 7V	V _{INH} H	2.3	V _{SS}	V
Tensión de habilitación a nivel alto	V _{SS} > 7V	V _{INH} H	2.3	7	V

- Software del subsistema de interfaz con la red GSM.
- Software del subsistema con la interfaz con el usuario.
- Software del subsistema de control de motores.

El software del subsistema de interfaz con la red GSM, en el desarrollo del sistema de control remoto a través de la red GSM, debe cumplir con las siguientes funciones: identificar si el dispositivo que intenta conectarse con el sistema proviene del número telefónico que tiene permitido manipular el sistema, abrir el canal de comunicaciones contestando la llamada proveniente desde un teléfono celular y recibiendo los tonos DTMF o rechazando la llamada si ésta no proviene del número indicado en la configuración, así como recibir los mensajes de texto provenientes de otro dispositivo móvil.

El software de la interfaz con el usuario con base a las especificaciones funcionales del sistema deberá cumplir con las siguientes funciones: deberá permitir al usuario ingresar la configuración del sistema a través del teclado matricial, así como de imprimir los mensajes en la pantalla de LCD que guiarán al usuario en la configuración del sistema, y en la implementación del sistema.

El software del subsistema de control de motores, dependiendo de la instrucción recibida permitirá al microcontrolador enviar las combinaciones de datos y de control, necesarias para cumplir con las funciones que se muestran en la tabla 4.1.

4.3.3 Diseño detallado de HW y SW

En la fase de división y diseño del hardware y software son implementados en forma paralela todos los componentes de software y hardware definidos en las secciones anteriores y que son necesarios para la implementación del sistema de control remoto a través de la red GSM.

4.3.3.1 Componentes de hardware

En el desarrollo del sistema propuesto en este trabajo de tesis se diseñó el hardware para un sistema de propósito general en la sección 3.1, para el desarrollo del sistema de control remoto a través de la red GSM, como se describió en la definición de componentes de hardware de la sección 4.3.1. Se deberá diseñar en esta sección el subsistema de control de motores, el cual está compuesto por un puente H (L293B) descrito en la sección 4.3.1.1. Este dispositivo cuenta con una señal de habilitación y 2 de control. Cada señal de control y de habilitación deberán conectarse al microcontrolador. En la figura 4.2. Se muestra la interfaz del microcontrolador con el puente H.

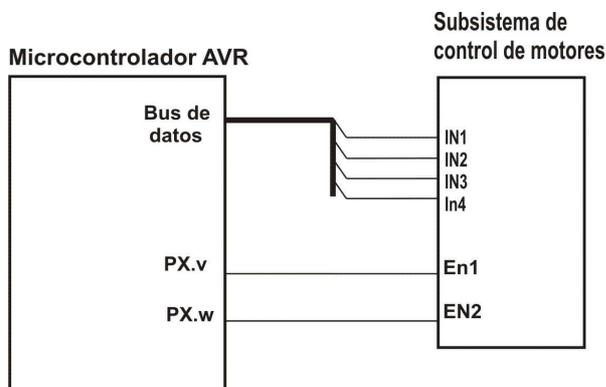


Figura 4.2. Conexión entre el microcontrolador y el subsistema de control de motores.

4.3.3.2 Componentes de Software

4.3.3.2.1 Implementación del software del subsistema de interfaz con la red GSM

El software del subsistema de interfaz con la red GSM es una extensión del software de propósito general desarrollado en la sección 3.1.5.2. El desarrollo del software se basa en las especificaciones del sistema, descritas en la sección 4.1, y en las especificaciones del hardware, descritas en la sección 3.1.3.1.

Cuando la manipulación del sistema se realiza mediante decodificación de tonos a través de una llamada de voz, el software lleva a cabo los siguientes pasos, mismos que son representados en el diagrama de flujo de la figura 4.3.

- Se inicializan:
 - Las variables utilizadas en el software.
 - La USART del microcontrolador con una velocidad de transferencia de 9600 kbps, modo de operación asíncrona, modo de paridad deshabilitada, 1 bit de paro, 8 bits de datos, e inicializar las interrupciones USART-RXC, USART-TXC.
 - La interrupción externa INT0.
- Se envía el comando AT+CLIP=1 al MODEM GSM, esto para que cuando el aviso de llamada entrante sea enviado desde el MODEM GSM hacia el microcontrolador, este aviso contenga el número telefónico del cual proviene la llamada.
- Esperar hasta recibir la trama que indica que una llamada de voz quiere establecer comunicación con el sistema.
- Se verificará si el número telefónico del cual se recibe la llamada está autorizado para la manipulación del sistema.
- Si el número telefónico es incorrecto se enviará el comando ATH el cual colgará la llamada y se regresará al paso 3, si el número es el correcto se abrirá el canal de comunicaciones enviando el comando ATA.
- Una vez abierto el canal de comunicaciones el microcontrolador será avisado de que un tono válido ha sido recibido a través de la interrupción externa, entonces deberá leerlo y procesarlo como lo indica la tabla 4.1.
- Una vez terminada la llamada de voz por parte del controlador del sistema, se regresará al paso inicial.

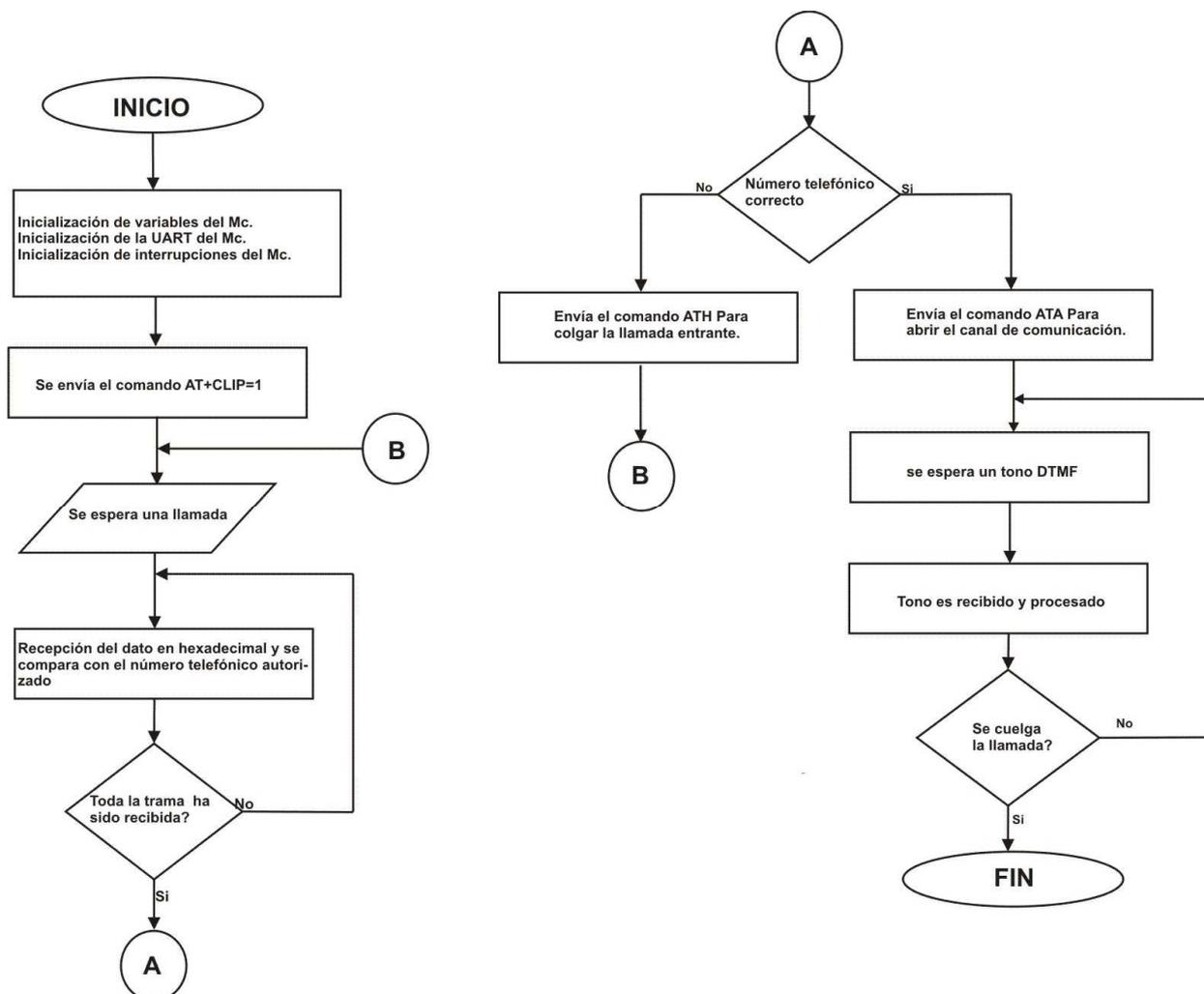


Figura 4.3 Diagrama de flujo de la manipulación del sistema a través de llamada de voz.

Para el caso de que la manipulación del sistema se realice a través de mensajes de texto SMS, se realizan los siguientes pasos, mismos que son representados en el diagrama de flujo de la figura 4.4

- Fase de inicialización:
 - Se inicializan las variables utilizadas en el software.
 - Se inicializa la USART del microcontrolador con una velocidad de transferencia de 9600 bps, modo de operación asíncrona, modo de paridad deshabilitada, 1 bit de paro, 8 bits de datos, e inicializar las interrupciones USART-RXC, USART-TXC.
- Se envía el comando AT+CMGF=1, esto es para configurar el MODEM para recibir la información del mensaje en formato texto.
- Se envía el comando AT+CNMI=,1 para recibir una notificación cuando un mensaje de texto sea recibido.
- Se envía el comando AT+CMGD=1,4 para borrar todos los mensajes que se encuentren en la memoria del MODEM G24.

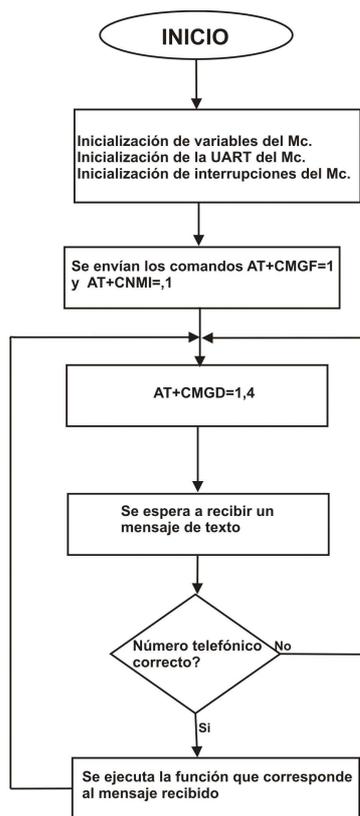


Figura 4.4 Diagrama de flujo de la manipulación del sistema a través de mensajes SMS.

- Se ingresa en un ciclo para esperar a que se reciba la trama de notificación de que un mensaje ha sido recibido. Una vez recibida la trama se verifica si el mensaje proviene del número telefónico correcto, si es así se verifica el contenido del mensaje y se realiza la operación que se muestra en la tabla 4.1.
- Se retorna al paso 3.

4.3.3.2.2 Implementación del Software del subsistema con la interfaz con el usuario.

El software del subsistema con la interfaz de usuario es una adecuación del software del sistema de propósito general desarrollado en la sección 3.1.5.2.2 a la aplicación propuesta. Además, para este propósito se consideran las especificaciones vertidas en la sección 4.1 y de acuerdo con la representación del diagrama de flujo de la figura 4.5. Este software lleva a cabo las siguientes funciones:

- Fase de inicialización:
 - Inicialización de las variables utilizadas en el software.
 - Inicialización de la interrupción Externa INT1.
 - Configuración de la pantalla de LCD para trabajar con una interfaz de 4 bits.
- Se imprime en la pantalla el menú principal el cual contiene las siguientes opciones: 1.- MENU PRINCIPAL, 2.-INGRESAR #VALIDO.
- Se espera a que el usuario ingrese la opción deseada a través del teclado matricial.
- Si la opción es 2, el usuario ingresará 10 dígitos y regresará al inicio.
- Si la opción es 1 se imprime un submenú el cual contiene las siguientes opciones: 1.- SMS, 2.- LLAMADA.

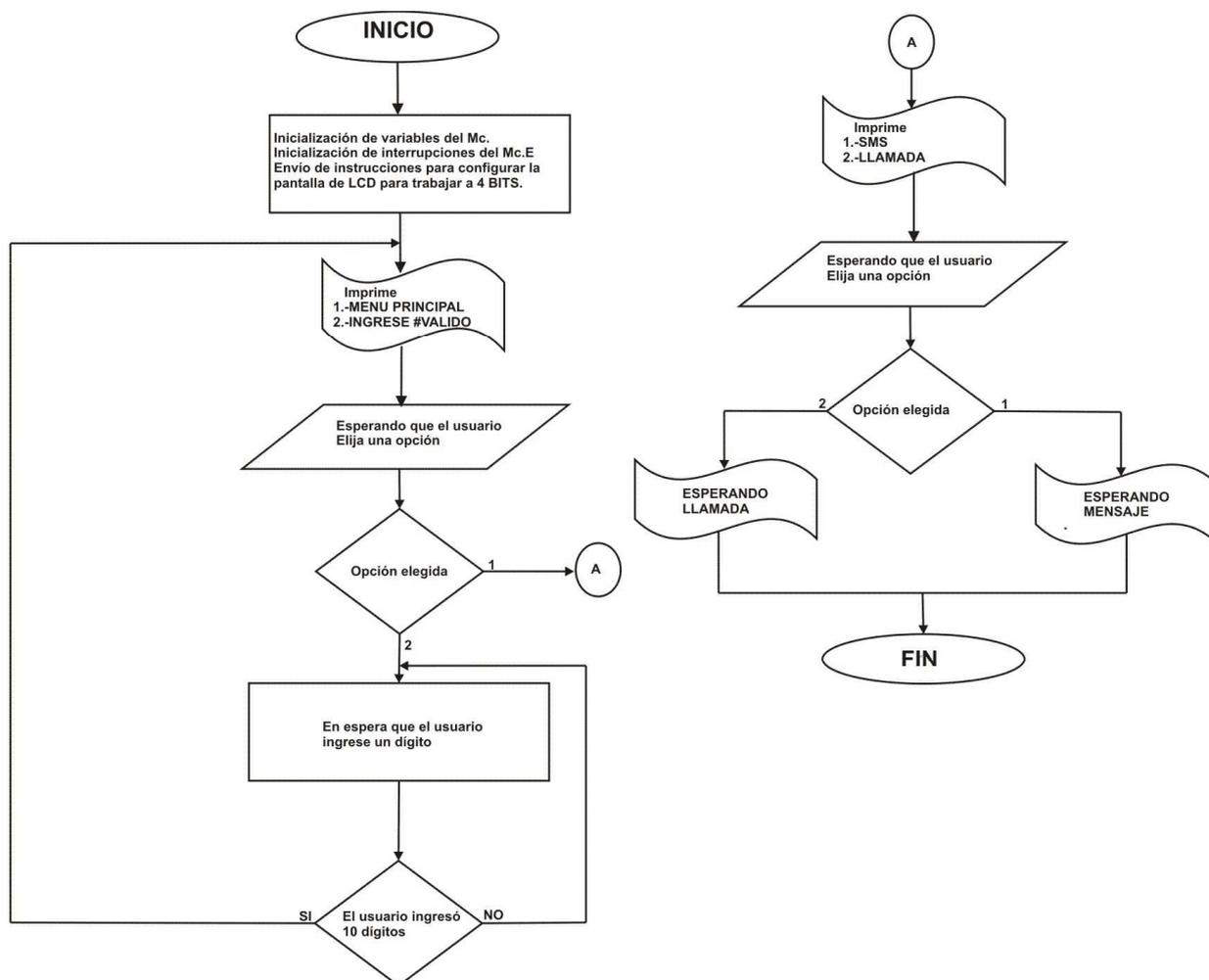


Figura 4.5. Diagrama de flujo de la implementación del subsistema de interfaz de usuario.

- En el submenú si el usuario elige la opción 1 se muestra en la pantalla de LCD el mensaje ESPERANDO MENSAJE.

4.3.3.2.3 Software del subsistema de control de motores.

El software del subsistema de control de motores se encarga de verter las órdenes sobre el hardware que controla la operación de los motores; este software es añadido al software del sistema de propósito general desarrollado en este trabajo de tesis con la finalidad de conseguir la tarea especificada. Considerando las especificaciones vertidas en la sección 4.1 y de acuerdo con la representación del diagrama de flujo de la figura 4.6, se determinó que este software deberá de llevar a cabo las siguientes funciones:

- Fase de inicialización:
 - Se inicializan las variables utilizadas en el software.
- Se decodifica el tono recibido o el mensaje recibido, dependiendo la forma a través de la cual se esta manipulando el sistema.
- Se envían las combinaciones necesarias desde el microcontrolador hacia la etapa de potencia para cumplir con las instrucciones descritas en la tabla 4.1.

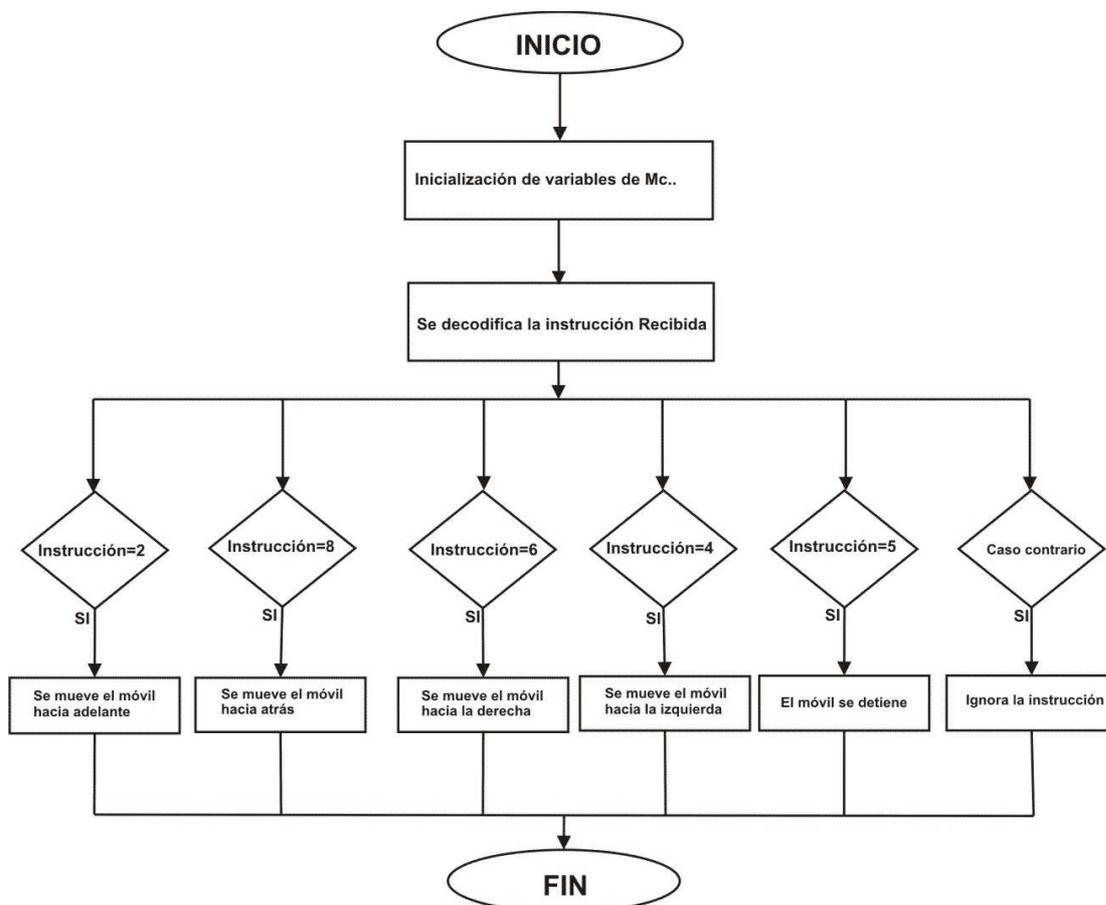


Figura 4.6. Diagrama de flujo para la implementación del subsistema de control de motores.

4.4 Integración de los componentes software y hardware

Con la finalidad de obtener el prototipo que de solución al problema planteado, en esta sección se describe el proceso de integración de los elementos de hardware y software. Para la implementación del sistema de control remoto de un móvil a través de la red GSM, el diseño fue dividido en 3 tarjetas PCB: la primera tarjeta, mostrada en la figura 4.7, está integrada por el subsistema de interfaz con el usuario, el decodificador de tonos y el microcontrolador ATMEGA8. Esta tarjeta funge como la tarjeta central del sistema, cuenta con las interfaces necesarias para conectar a ella la tarjeta que compone al subsistema con la red GSM mostrado en la figura 4.9 y la tarjeta del subsistema de control de motores que se muestra en la figura 4.11. El diseño de la tarjeta PCB del sistema central fue realizada con las herramientas de programación: Livewire y PCB wizard. En la figura 4.7 se muestra el diseño de la tarjeta PCB del sistema central y su esquemático en la figura 4.8.

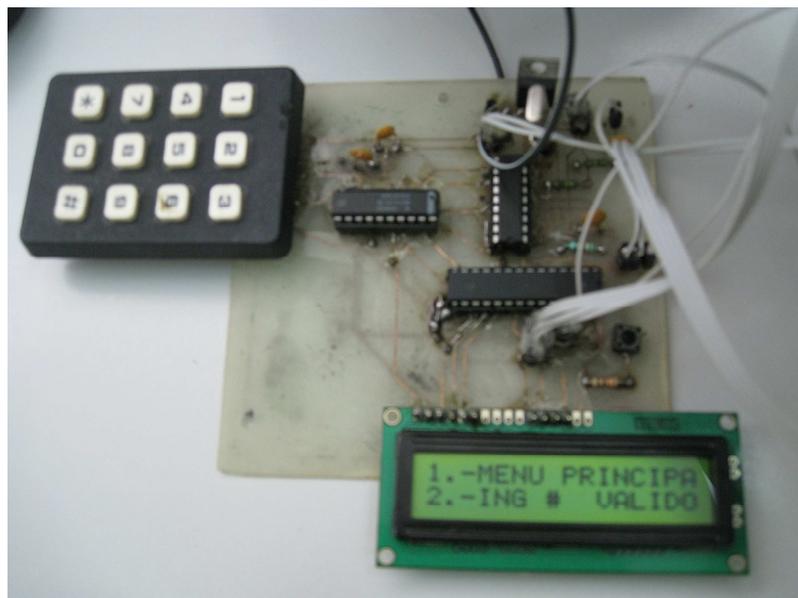


Figura 4.7. Tarjeta principal del sistema.

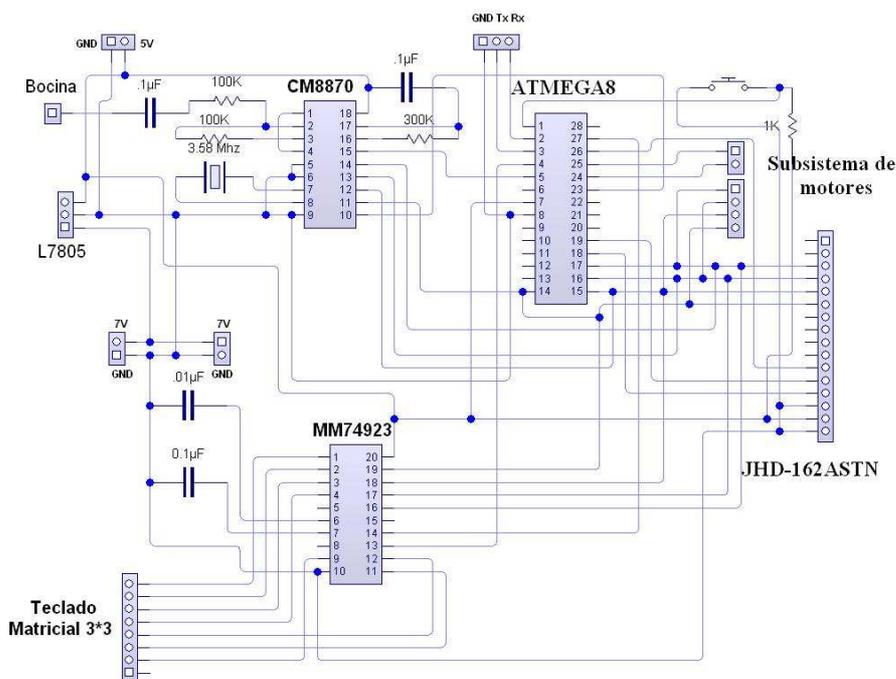


Figura 4.8. Esquemático del sistema central.

La segunda tarjeta que conforma el sistema está compuesta por: el MODEM G24, el SIM, y la batería de alimentación para ambos. Esta tarjeta fue diseñada para un sistema de propósito general y cuenta con la interfaz para ser conectada a la tarjeta del sistema central u otro dispositivo que tenga una interfaz tipo USART, así como una interfaz para conectarse a un decodificador de tonos; la implementación física de la tarjeta es mostrada en la figura 4.9. La función de esta tarjeta es la de mantener la interacción con la red GSM de cualquier sistema que desee conectarse a través de una interfaz USART o por medio de tonos DTMF. Para el diseño de la placa de circuito impreso (figura 4.10, esquemático) fue utilizada la herramienta PCB Wizard y los diseños de los componentes en este software tuvieron que realizarse manualmente ya que el software no contiene este circuito entre sus librerías.



Figura 4.9. Tarjeta que contiene parte del subsistema con la red GSM.

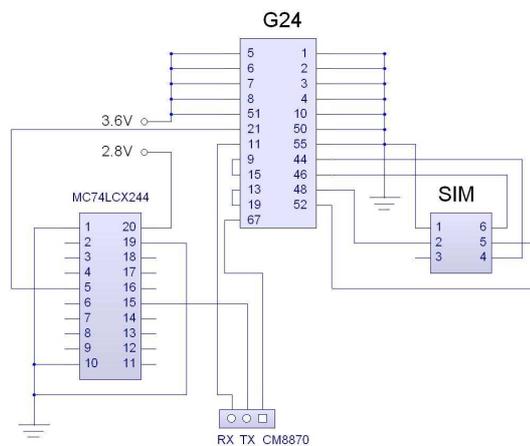


Figura 4.10. Esquemático del subsistema con la red GSM.

La última tarjeta que compone al sistema de control remoto a través de la red GSM es la tarjeta del subsistema de control de motores. Esta tarjeta es agregada al sistema de propósito general desarrollado en este trabajo de tesis para poder cumplir con un propósito específico: el control de un robot móvil mediante la red GSM. Considerando las especificaciones de la sección 4.1, en esta tarjeta se integran los siguientes recursos: una interfaz para la conexión de la tarjeta hacia el sistema central y una etapa de control para los motores del móvil. En la figura 4.11 se aprecia la implementación física de esta tarjeta; como puede observarse, además, la tarjeta incluye ocho diodos que funcionan como protección del puente H, el cual es el encargado de sincronizar los movimientos de los motores en función de las señales recibidas desde el sistema central.

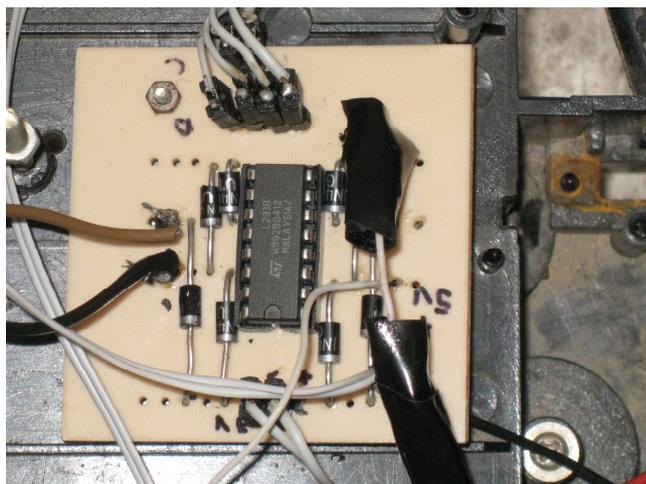


Figura 4.11. Tarjeta del subsistema de control de motores.

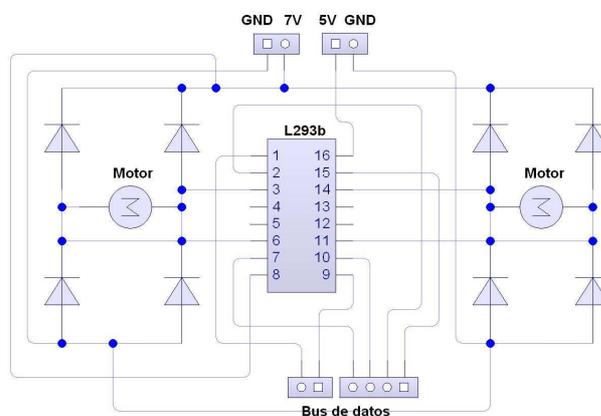


Figura 4.12. Esquemático del subsistema de control de motores.

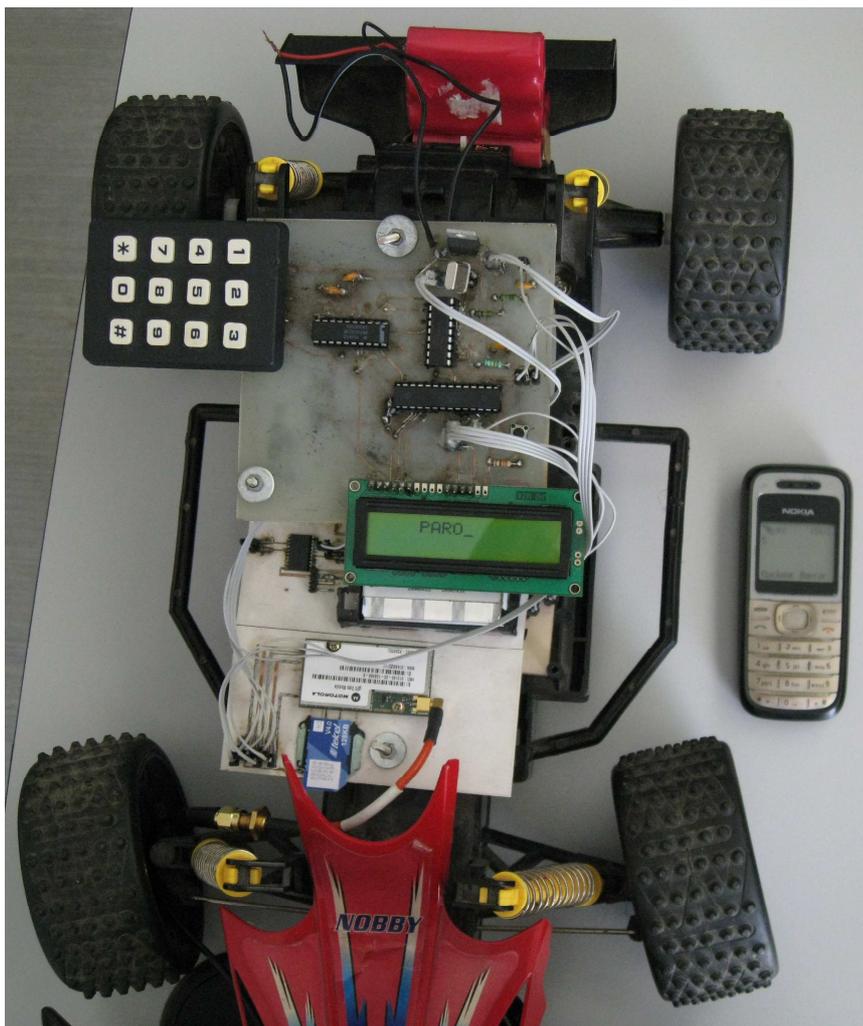


Figura 4.13. Sistema de control remoto a través de la red GSM

4.5 Prueba y verificación del producto

Una vez que se ha concluido con la integración del sistema (figura 4.13) se procede a realizar las pruebas de verificación del producto, para verificar su correcto funcionamiento e identificarlo como un sistema terminado. Las pruebas efectuadas en este sistema fueron las siguientes:

- Para corroborar el correcto funcionamiento de la interfaz con el usuario, se eligió la opción de ingresar el número válido del menú principal, y se ingresó un número de 10 dígitos, el cual se va imprimiendo en la pantalla de LCD conforme se van ingresando los dígitos, estos dígitos son almacenados en la memoria del sistema, para después ser utilizados para corroborar el número telefónico desde el cual podrá ser manipulado el sistema.
- Se realizó desde un teléfono celular cualquiera una llamada telefónica para verificar la correcta conexión, entre el MODEM, SIM, ANTENA, y la alimentación del sistema, en el resultado de esta prueba se escucharon tonos de llamada en espera, eso significa que el sistema está conectado a la red GSM y que todos los dispositivos están conectados correctamente, si no lo estuvieran la llamada hubiera sido desviada hacia el buzón de voz.

Una vez que han sido realizadas las 2 pruebas anteriores se procedió a realizar las pruebas para manipular el sistema a través de una llamada de voz y a través de mensajes de texto de las cuales se obtuvieron los siguientes resultados.

4.5.1 Resultados de la manipulación del sistema a través de llamada de voz

Se ingresó el número telefónico del cual serían recibidas las instrucciones y se realizaron llamadas desde otro número telefónico, y el sistema rechazó estas llamadas.

Cuando se realizó la llamada desde el número telefónico desde el cual podía ser manipulado el sistema, el sistema abrió el canal de comunicaciones obteniéndose los resultados que se muestran en la tabla 4.5 al enviar los tonos DTMF.

4.5.2 Resultados de la manipulación del sistema a través de mensajes de texto.

Se enviaron mensajes de texto desde un número telefónico que no contaba con la autorización para manipular el sistema, estos mensajes fueron procesados y rechazados por el sistema, no llevando a cabo ninguna función o continuando con la función que se estaba realizando anteriormente.

Después se le enviaron mensajes de texto desde el número telefónico con autorización para manipular el sistema, obteniendo los resultados que se muestran en la tabla 4.5.

Tabla 4.5. Resultados obtenidos con la manipulación a través de mensajes de texto y llamada de voz.

Mensaje recibido	Función realizada
2	Movimiento hacia adelante
8	Movimiento hacia Atrás
4	Movimiento hacia la Izquierda
6	Movimiento hacia la Derecha
5	Alto total
Otro	Nada

Capítulo 5

Conclusiones y perspectivas

Este capítulo contiene las conclusiones obtenidas en el desarrollo de este trabajo de tesis, dichas conclusiones versan sobre dos temas. Primero se mencionan aquellas conclusiones relacionadas con el diseño e implementación del sistema de propósito general para la gestión de recursos remotos mediante el sistema global de comunicaciones móviles; segundo, se discuten las conclusiones generadas de emplear el sistema propuesto en una aplicación de propósito específico, el control de un robot móvil.

Finalmente, se presentan las perspectivas que darán seguimiento a este trabajo de tesis.

5.1 Conclusiones

El diseño del sistema de propósito general para la gestión de recursos remotos mediante el sistema global para las comunicaciones móviles se basó en la metodología de desarrollo de sistemas empotrados propuesta en [4]. El uso de dicha metodología, basado en su ciclo de vida de desarrollo especificado, permitió la implementación eficiente del sistema propuesto cumpliendo con los requerimientos y funciones del sistema planteados en la propuesta de este trabajo de tesis; así mismo garantiza un fácil re-diseño del sistema o la integración de nuevos elementos no contemplados y que serían necesarios en el desarrollo de aplicaciones específicas.

El diseño del sistema propuesto con base en una familia de microcontroladores, AVR de la compañía Atmel, en lugar de hacerlo considerando un solo microcontrolador, otorga al usuario

utilizar el sistema propuesto en una amplia gama de aplicaciones; dependiendo de las especificaciones de la aplicación, ésta se podrá implementar haciendo uso de los microcontroladores de la familia mencionada que contenga los recursos que la aplicación demanda.

El uso de la tecnología GSM en el desarrollo de este trabajo de tesis como medio de transferencia de información, permite al sistema tener áreas de coberturas mayores a las que se podrían tener utilizando otro tipo de tecnología, esto debido a que es difícil encontrar otra tecnología que nos proporcione la infraestructura y servicios con la que cuenta actualmente la red GSM y en donde los costos de acceso sean relativamente bajos.

El sistema de propósito general desarrollado en este trabajo, si las especificaciones del problema lo requieren, permite el procesamiento de datos dentro del sistema, ya que el dispositivo utilizado como elemento central cuenta con las características para procesar y almacenar datos.

El sistema propuesto tiene la característica de ser adaptable a sistemas de adquisición comerciales como los sistemas tipo SCADA (*Supervisión, Control y Adquisición de datos*) los cuales son diseñados para controlar y supervisar procesos a distancia, a través de redes de comunicación como: red LAN, ondas de radio, señales satelitales, etc.

Se introdujo el microcontrolador ATMEGA8 perteneciente a la familia de microcontroladores AVR en la implementación del sistema de propósito específico, ya que basado en las especificaciones, cuenta con los recursos suficientes para funcionar como parte del sistema central, mostrando así la compatibilidad del sistema de propósito general con la familia de microcontroladores AVR

En este trabajo de tesis se diseña de manera independiente una tarjeta que interactúa con la red GSM la cual puede ser adaptada u ocupada por cualquier dispositivo que cuente con una UART, proporcionando a los diseñadores una herramienta para el desarrollo de aplicaciones de control y adquisición de datos a distancia.

El sistema de propósito específico de control remoto de un robot móvil a través de la red GSM, muestra la facilidad que tiene el sistema desarrollado en este trabajo de tesis para adaptarse a otros dispositivos que requieran una mejora en su radio de cobertura, así como también muestra que con algunas modificaciones en el software y hardware se podría realizar un sistema autónomo que permita la recolección y envío de datos de alguna zona o espacio específico.

5.2 Perspectivas

Con el fin de dar continuidad a este trabajo de tesis, se proponen las siguientes perspectivas:

- El sistema de propósito general desarrollado en este trabajo de tesis puede ser utilizado o formar parte de sistemas más complejos de propósito específico, se propone el uso de este sistema en el desarrollo aplicaciones en las siguientes ramas: domótica, seguridad, control meteorológico, medicina.
- El envío y recepción de video a través de la red GSM, utilizando como medio de interacción con la red GSM, la tarjeta GSM diseñada en este trabajo de tesis.
- Se propone el envío de posicionamiento GPS a través de la red GSM, realizando un software que muestre la posición y trayectoria del objeto con la ayuda de alguna herramienta de mapas como el Google map.

Apéndice A

Descripción de pines del MODEM G24

PIN	Nombre	Descripción
	Tierra	
1,2,3,4	GND	Tierras del MODEM G24
	Vcc	
5,6,7,8	Vcc	Señales de Alimentación del MODEM G24
	Control	
27	VREF	Salida del regulador de referencia
16	WKUPI_N	Señal para despertar el G24.
26	WKUPO_N	Salida hacia la red
25	RESET_N	Señal de salida de reset
53	ON_N	Swicht On/Off
51	IGN	Señal de encendido
39	TXEN_N	Indicador de transmisión
41	ANT_DET	Indicador de presencia de antena
49	GPRS	Indicador de cobertura GPRS/EGPRS
	UART1	
21	TXD_N	UART1 TXD
11	RXD_N	UART1 RXD
9	RTS_N	UART1 RTS
15	CTS_N	UART1 CTS
19	DTR_N	UART1 DTR
13	DSR_N	UART1 DSR
17	DCD_N	UART1 DCD
23	RI_N	UART1 RI

	UART2	
29	RXD2_N	UART2 RXD
31	TXD2_N	UART2 TXD
33	RTS2_N	UART2 RTS
35	CTS2_N	UART2 CTS
	USB	
10	USB_VBUS	USB bus power
12	USB_DP	USB bus serial data
14	USB_DN	USB bus serial data
	Tarjeta SIM	
50	SIM_PD_N	
48	SIM_VCC	
44	SIM_RST_N	
52	SIM_DIO	
46	SIM_CLK	
	Audio Digital	
18	PCM_DIN	Receptor de audio digital
20	PCM_DOUT	Transmisor de audio digital
22	PCM_CLK	Reloj de audio digital
24	PCM_FS	Trama de audio digital
	Audio	
67	SPKR_N	Entrada de bocina invertida
69	SPKR_P	Entrada positiva de bocina
63	ALRT_N	Alerta de bocina salida invertida
65	ALRT_P	Alerta de bocina salida positiva
61	MIC	Micrófono
59	AGND	Tierra del audio
57	HDST_MIC	Entrada del micrófono de manos libres
55	HDST_INT_N	Interrupción de detección del manos libres
	A/D	
37,43,47	ADC	A/D propósito general
45	UID	
	Display	
54	CLI_CS	
60	LCD_RS	
56	LCD_DATA	
58	LCD_CLK	
	Data Logger	
70	SPI_CS	
62	SPI_IRQ_N	
64	SPI_DIN	
68	SPI_DOUT	
66	SPI_CLK	
28,30,32,34,36,38,40,42	GPIO	Entradas/salidas de propósito general.

Apéndice B

Acrónimos

ADC, *Analog to Digital Converter*- Convertidor analógico-digital.

ADC, *Administration Centre*- Centro de administración.

ALE, *Address Latch Enable*- Cierre de direcciones activado.

ALU, *Arithmetic Logic Unit*- Unidad aritmético lógica.

AOC, *Advice of Charge*- Aviso de la carga.

ARDAMS, *Automatic Remote Data Acquisition Monitoring System*- Sistema automático de adquisición de datos remotos.

AuC, *Authentication Centre*- Centro de autenticación.

BOOTES, *Burst Observer and Optical Transient Exploring System*- Sistema de exploración-observador de brotes de fuentes ópticas transitorias.

BSC, *Base Station Controller*-Controlador de las estaciones base.

BSS, *Base Station Subsystem*-Subsistema de estación base.

BTS, *Base Transceiver Station*-Estación base transmisora/receptora.

CEPT, *Conférence Européene des Postes et Télécommunications*- Conferencia Europea de Administraciones de Correos y Telecomunicaciones.

CPU, *Central Process Unit*-Unidad central de proceso.

CSD, *Circuit Switched Data*- Conmutación de datos por circuitos.

DAC, *Digital to Analog Converter*- Convertidor digital-analógico.

DAQ, *Data Acquisition*- Adquisición de datos.

DCS1800, *Digital Cellular System 1800*- Variante del GSM en los 1800 MHz.

DTE, *Data Terminal Equipment*- Equipo terminal de datos.

EDA, *Electronic Design Automation*- Entorno de diseño electrónico para la automatización.

ETSI, *European Telecommunications Standards Institute*- Instituto Europeo de normas de Telecomunicaciones.

GMSC, *Gateway MSC's*- Puerta de enlace MSC.

GPRS, *General Packet Radio Service*- Servicio general de paquetes vía radio.

GSM, *Global System for Mobile communications* – Sistema global para las comunicaciones móviles.

GSMA, *GSM Association*- Asociación GSM.

GSM PLMN, *GSM Public Land Mobile Network*- Red móvil terrestre pública GSM.

HLR, *Home Location Register* - Registro de localización.

IMSI, *International Mobile Subscriber Identity*- Identidad de suscriptor móvil internacional.

INTA, Instituto nacional de técnica aeroespacial.

Ki, *Subscribers Secret Key*- Contraseña secreta del suscriptor.

LCD, *Liquid crystal display*- Pantalla de cristal líquido.

ME, *Mobile Equipment*- Equipo Terminal.

MS, *Mobile Station*- Estación móvil.

MSC, *Mobile Switching Centre*- Centro de conmutación móvil.

MSI, *Medium Scale of Integration*- Integración a media escala.

MSISDN, *Mobile Station Inter ISDN*- Número de estación móvil internacional ISDN.

NMC, *Network Management Centre*- Centro de manejo de red.

NMT, *Nordic Mobile Telephone*- Telefonía móvil de los países escandinavos.

NSS, *Network Subsystem*- Subsistema de red.

OMC, *Operations and Maintenance Centre*- Centro de operación y mantenimiento.

OSS, *Operation Subsystem*- Subsistema de operación.

PC, *Program Counter*- Contador de programa.

PDA, *Personal Digital Assistan*- Asistente Digital Personal.

PLMN, *Public Land Mobile Network*- Red móvil terrestre pública.

PSTN, *Public Switched Telephone Network*- Conmutador de red de telefonía pública.

RAM, *Random Access Memory*- Memoria de acceso aleatorio.

RISC, *Reduced Instruction Set Computer*- Computadora con Conjunto de Instrucciones Reducidas.

SCADA, *Supervisory Control and Data Acquisition System*- Sistema de supervisión de control y adquisición de datos.

SFWMD, *The South Florida Water Managment District*- El administrador de agua del distrito del sur de la florida.

SIM, *Subscriber Identity Module*-Módulo de identidad de suscriptor.

SMS, *Short Message Service*- Servicio de mensajes cortos.

SP, *Stack Pointer*- Puntero de pila.

SPI, *Serial Peripheral Inteface*- Bus serial de interfaz de periféricos.

TACS, *Total Access Communication System*- Sistema analógico de comunicación.

TE, *Terminal Equipment*-Equipo terminal.

UART, *Universal Asynchronous Receiver-Transmitter*- Transmisor-Receptor Asíncrono Universal.

USSD, *Unstructured Supplementary Services Data*- Servicio de Datos Desestructurado.

TMN, *Telecommunications Management Network*-Administrador de red de telecomunicaciones

VLR, *Visitor Location Register*- Registro de localización del visitante.

Referencias

- [1] Arnold Ivan Johnson and Carlos A. Fernández-Jáuregui *Hydrology in the humid tropic environment*. IAHS publication.1998. ISBN 1901502708.
- [2] Atmel Corporation. *ATmega8 Datasheets*. Atmel Corporation, USA, 2006.
- [3] ATMEL Corporation. *Introducing the AVR Family*. AVR Documents, 2010.
- [4] Ball S. *Embedded microprocessor system real world design*. 2nd edition, Ed. Newnes, 2000. ISBN: 0750675349.
- [5] Barr M. *Programming Emdeded Systems in C and C++*. O'Reilly & Associates, Inc. 1999. ISBN: 1565923545.
- [6] Berger A. *Embedded Systems Design: An Introduction to Processes, Tools, and Techniques*. CMP Books, 2002. ISBN: 1578200733.
- [7]Bodic G. *Mobile Messaging Technologies and Services: SMS, EMS and MMS*. 2nd Edition, John Wiley & Sons, France 2003. ISBN: 9780470011430.
- [8] Castro Tirado Alberto, *Astrofísica Robótica en España*, Equipo Sirius, Madrid España, 2005, ISBN: 8495495643.
- [9] Catsoulis, J. *Designing Embedded Hardware*. O'Reilly Publishing, 2005. ISBN: 0596007558.
- [10] Dhananjay Gadre, *Programming and Customizing the AVR Microcontroller*, McGraw-hill /TAB Electronics, 2000.
- [11] Grimblantt, Víctor. *Sistemas Embebidos Semiconductor Products Sector*, Motorola Electro Industria, 2002.

- [12] GSM Association. Universal Access. *How Mobile can Bring Communications to All*. GSM Association Universal Access Report, London, United Kingdom. 2006.
- [13] Harte L. and Bowler D. Introduction To Mobile Telephone Systems: 1G, 2G, 2.5G, and 3G Wireless Technologies and Services. ALTHOS Publishing. 2004. ISBN: 0974694320.
- [14] Hillebrand F. *GSM and UMTS: The Creation of Global Mobile Communication*. John Wiley & Sons, England 2001. ISBN: 9780470843222.
- [15] Jim Turley, Atmel AVR Brings RISC to 8-Bit World, Better Performance Than Other 8-Bit Chips With Same Low Cost. Microprocessor Report 11, Micro Design Resources. 1997.
- [16] Mehrotra A. *Gsm System Engineering*. Artech House Publisher, USA 1997. ISBN: 0890068607.
- [17] Mircea Dobriceanu, Alexandru Bitoleanu, Mihaela Popescu, Sorin Enache, Eugen Subtirelu "SCADA System for Monitoring Water Supply Networks", Faculty of Electromechanical, Environmental and Industrial Informatics Engineering, University of Craiova, 2008.
- [18] Morton John. *AVR: An introductory Course*, Editorial Newnes, 2002 ISBN: 0750656352.
- [19] Motorola G24, *hardware description datasheet*. Motorola USA.
- [20] Mouly M. and Pautet M-B. *The GSM System for Mobile Communications*. Editorial Telecom. 1992. ISBN: 0945592159.
- [21] Peter Marwedel. *Embedded System Design*. Editorial Springer, 2006. ISBN 0387292373.
- [22] Petersen Julie. *The Telecommunications Illustrated Dictionary*. Editorial CRC PRESS, segunda edición 2002. ISBN: 9780849311734
- [23] Raymond Steele, Chin-Chun Lee y Peter Gould. *GSM, cdmaOne and 3G Systems*, John Wiley & Sons Ltd, 2001. ISBN: 0471491853.
- [24] Rodríguez Penin Aquilino, *Sistemas Scada: Guía practica*, Marcombo S.A., España 2007, ISBN: 8426714552.
- [25] Roig O., Valenzuela J. y Agustín R. *Principios de Comunicaciones Móviles*. Ediciones UPC, 2003. ISBN: 8483017156.
- [26] The 3rd Generation Partnership Project (3GPP). *Digital cellular telecommunications system (Phase 2+); Technical realization of the Short Message Service (SMS) Point-to-Point (PP)* (3GPP TS 03.40 version 7.5.0 Release 1998).
- [27] The 3rd Generation Partnership Project (3GPP). *Digital cellular telecommunications system (Phase 2+); AT Command set for GSM Mobile Equipment (ME)* (3GPP TS 07.07 version 7.8.0 Release 1998).
- [28] Tomasi, Wayne. *Sistemas de comunicaciones electrónicas*. Editorial Pearson 2003. ISBN: 9688806749

Referencias de recursos electrónicos

- [URL1] Agelectronica <<http://www.agelectronica.com>> [Consulta: 16 de abril de 2010].
- [URL2] Aplicaciones automotrices, Notas de Aplicación de ATMEL < http://www.atmel.de/automotive_application_area/?source=home > [Consulta: 25 de marzo de 2010].
- [URL3] ATMEL <http://www.atmel.com/dyn/products/param_table.asp?family_id=607&OrderBy=part_no&Direction=ASC#760 > [Consulta: 25 de marzo de 2010].
- [URL4] ATMEL <http://www.atmel.com/dyn/resources/prod_documents/doc4064.pdf> [Consulta: 25 de marzo de 2010].
- [URL5] Centro de soporte Motorola <https://support.developer.motorola.com/cgi-bin/motodev.cfg/php/enduser/home.php?md_data=dXJsPWh0dHBzJTNBjTjGjTjGZGV2ZWxvcGVyLm1vdG9yb2xhLmNvbQ%3D%3D> [consulta: 25 de marzo de 2010].
- [URL6] CEPT website. European Conference of Postal and Telecommunications Administrations [Malta]. < <http://www.cept.org/>> [Consulta: 25 de marzo de 2010].
- [URL7] Control de acceso remoto, notas de aplicación de ATMEL. <http://www.atmel.com/products/AVR/rac/?family_id=607> [Consulta: 25 de marzo de 2010].
- [URL8] Control de motores De CD, notas de aplicación de ATMEL. <http://www.atmel.com/products/avr/mc/default.asp?family_id=607> [Consulta: 25 de marzo de 2010].
- [URL9] European Telecommunications Standards Institute (ETSI). <<http://www.etsi.org/WebSite/homepage.aspx> > [Consulta: 14 noviembre 2008].
- [URL10] Futureelectronics <Futureelectronics <http://www.futureelectronics.com/en/>> [Consulta: 25 de marzo de 2010].
- [URL11] Futureelectronics herramienta de desarrollo. <<http://www.futureelectronics.com/en/technologies/development-tools/microcontroller-microprocessor/8-bit-eval-board/Pages/3478112-Z8FMC160100KIT.aspx> > [Consulta: 8 de mayo de 2009].
- [URL12] GSM Association. GSM World statistics [London]. < <http://www.gsmworld.com/news/statistics/index.shtml> > [Consulta: 14 noviembre 2008].
- [URL13] GSM Association. About GSM Association [London]. < <http://www.gsmworld.com/about/index.shtml>> [Consulta: 14 noviembre 2008].
- [URL14] GSM Association GSM World statistics [London]. <<http://www.gsmworld.com/newsroom/press-releases/2008/1108.htm#nav-6>> [Consulta: 8 abril 2009].
- [URL15] GSM WORLD <<http://gsmworld.com/newsroom/pressreleases/2008/1108.htm#nav-6>> [Consulta: 13 de mayo de 2009].
- [URL16] International Telecommunication Union (ITU). <<http://www.itu.int/ITU-D/ict/newslog/Worldwide+Mobile+Cellular+Subscribers+To+Reach+4+Billion+Mark+Late+2008.aspx>>. [Consulta: 25 de marzo de 2010].
- [URL17] Jose Bohigues, *Supervisión de una instalación de cámaras de conservación. LabVIEW como entorno de desarrollo de las aplicaciones de monitorización de procesos industriales, Desarrollo de Sistemas de Instrumentación y Control*, S.L., <<http://digital.ni.com/worldwide/spain.nsf/web/all/afc0b85f2d1a363cc1256b6f004c0c4d>> [Consulta: 25 de marzo de 2010].

[URL18] Juan Navarro Delgado, "SIRAM", IRIS CONTROL SYSTEMS, S.L., <<http://sine.ni.com/cs/app/doc/p/id/cs-11170>> > [Consulta: 25 de marzo de 2010].

[URL19] Livingston, V., 3G Americas. Two Billion GSM Customers Worldwide [Washington]. <<http://www.prnewswire.com/cgi-bin/stories.pl?ACCT=109&STORY=/www/story/06-13-2006/0004379206&EDATE=>> [Consulta: 14 noviembre 2008].

[URL20] Microchip. <<http://www.microchip.com/ParamChartSearch/chart.aspx?branchID=1004&mid=10&lang=en&pageId=74>> [25 de marzo de 2010]

[URL21] Mobile Planet TV conecting the world <<http://www.gsmtwenty.com/about.asp?id=1>> [Consulta: 25 de marzo de 2010].

[URL22] National Instruments. < <http://digital.ni.com/worldwide/latam.nsf/web/all/D275FD9CA656670286256F930061491D> > [Consulta: 25 de marzo de 2010].

[URL23] PonyProg serial device programmer < <http://www.lancos.com/prog.html>> [Consulta: 25 de marzo de 2010].

[URL24] S.K. Nandhini, Apna Technologies & Solutions Pvt. Ltd. <<http://sine.ni.com/cs/app/doc/p/id/cs-11334>> [Consulta: 25 de marzo de 2010].

[URL25] Tomas de J.mateo Sanguino, Labview Data Acquisition, Space/Avionics, < <http://sine.ni.com/cs/app/doc/p/id/cs-11171>> > [Consulta: 25 de marzo de 2010]

[URL26] ZILOG. <http://www.zilog.com/index.php?option=com_product&Itemid=26&mode=showFamilyDetails&familyId=13&parent_id=113> [Consulta: 25 de marzo de 2010]